

POLSKA AKADEMIA NAUK  
KOMITET ELEKTRONIKI I TELEKOMUNIKACJI

KWARTALNIK  
ELEKTRONIKI I TELEKOMUNIKACJI

ELECTRONICS AND  
TELECOMMUNICATIONS  
QUARTERLY

TOM 51 — ZESZYT 4

WARSZAWA 2005

# RADA REDAKCYJNA

## *Przewodniczący*

Prof. dr hab. inż. STEFAN HAHN  
czł. rzecz. PAN

## *Członkowie*

prof. dr hab. inż. DANIEL JÓZEF BEM — czł. koresp. PAN, prof. dr hab. inż. MICHAŁ BIAŁKO — czł. rzecz. PAN, prof. dr hab. inż. MAREK DOMAŃSKI, prof. dr hab. inż. ANDRZEJ HAŁAŚ, prof. dr hab. inż. JÓZEF MODELSKI, prof. dr inż. JERZY OSIOWSKI, prof. dr hab. inż. EDWARD SĘDEK, prof. dr hab. inż. MICHAŁ TADEUSIEWICZ, prof. dr hab. inż. WIESŁAW WOLIŃSKI — czł. koresp. PAN, prof. dr inż. MARIAN ZIENTALSKI

## REDAKCJA

### *Redaktor Naczelny*

prof. dr hab. inż. WIESŁAW WOLIŃSKI

### *Zastępca Redaktora Naczelnego*

doc. dr inż. KRYSTYN PLEWKO

### *Sekretarz Odpowiedzialny*

mgr ELŻBIETA SZCZEPANIAK

## ADRES REDAKCJI

00-665 Warszawa, ul. Nowowiejska 15/19 Politechnika, pok. 470  
Instytut Telekomunikacji, Gmach im. prof. JANUSZA GROSZKOWSKIEGO

Dyżury Redakcji: środa i piątki, godz. 14–16  
tel/fax (022) 660 77 37

Telefony domowe: Redaktora Naczelnego: 812 17 65  
Zast. Red. Naczelnego: 826 83 41  
Sekretarza Odpowiedzialnego: 633 92 52

|                                  |                |                                    |
|----------------------------------|----------------|------------------------------------|
| Ark. wyd. 10,5                   | Ark. druk. 9,0 | Podpisano do druku w lipcu 2005 r. |
| Papier offset. kl. III 80 g. B-1 |                | Druk ukończono w lipcu 2005 r.     |

Skład, druk i oprawa: Warszawska Drukarnia Naukowa PAN  
00-656 Warszawa, ul. Śniadeckich 8  
Tel./fax: 628-87-77

## Szanowni Autorzy

„Kwartalnik Elektroniki i Telekomunikacji” — Electronics and Telecommunications Quarterly jest kontynuatorem tradycji powstałego 51 lat temu kwartalnika p.t. „Rozprawy Elektrotechniczne”.

Kwartalnik jest czasopismem Komitetu Elektroniki i Telekomunikacji Polskiej Akademii Nauk. Wydawany jest przez Warszawską Drukarnię Naukową PAN. Kwartalnik jest czasopismem naukowym, na którego łamach są publikowane artykuły i komunikaty prezentujące wyniki oryginalnych prac teoretycznych i doświadczalnych, a także przeglądowych. Związane są one z szeroko rozumianymi dziedzinami współczesnej elektroniki, telekomunikacji, mikroelektroniki, oproelektroniki, radiotechniki i elektroniki medycznej.

Autorami publikacji są wybitni naukowcy, znani specjaliści o wieloletnim doświadczeniu, a także młodzi badacze — głównie doktoranci.

Artykuły charakteryzują się oryginalnym ujęciem zagadnienia, interesującymi wynikami badań, krytyczną oceną teorii lub metod, omówieniem aktualnego stanu, lub postępu danej gałęzi techniki oraz omówieniem perspektyw rozwojowych. Sposób pisania matematycznej części artykułów zgodny jest z wytycznymi IEC (International Electronics Commision) oraz ISO (International Organization of Standarization).

Wszystkie publikowane w Kwartalniku artykuły są recenzowane przez znanych krajowych specjalistów, co zapewnia że publikacje te są uznawane jako autorski dorobek naukowy. Opublikowane w kwartalniku wyniki prac naukowych zrealizowanych w ramach „GRANTów” Komitetu Badań Naukowych spełnia więc jeden z wymogów stawianych tym pracom.

Czasopismo dociera do wszystkich zajmujących się elektroniką i telekomunikacją krajowych ośrodków naukowych oraz technicznych, a także szeregu instytucji zagranicznych. Jest ponadto prenumerowane przez liczne grono specjalistów i biblioteki.

Każdy Autor otrzymuje bezpłatnie 20 egzemplarzy nadbitek swojego artykułu, co ułatwia przesłanie go do indywidualnych wybranych przez Autora osób i instytucji w kraju lub za granicą. Ułatwia to dodatkowo fakt, że w Kwartalniku są publikowane artykuły w języku angielskim.

Nadesłane do redakcji artykuły są publikowane w terminie około pół roku, w przypadku sprawnej współpracy Autora z Redakcją. Wytyczne dla Autorów dotyczące formy publikacji są zamieszczone w zeszytach Kwartalnika, można je także otrzymać w siedzibie Redakcji.

Artykuły można dostarczać osobiście, lub pocztą pod adresem zamieszczanym na stronie redakcyjnej w każdym zeszycie.

Redakcja

S

S

V

J

R

I

I

I

I

S

V

V

J

J

J

J

J

J

J

J

J

J

J

J

J



## SPIS TREŚCI

|                                                                                                                                                                                              |     |
|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| S. Bujnowski, B. Dubalski, A. Zabłudowski: Analiza własności transmisyjnych pierścieni cięciwowych trzeciego stopnia .....                                                                   | 521 |
| S. Szczepański, S. Kozieł: Aktywny przestrzalny rezystor liniowy i jego zastosowanie do linearyzacji wzmacniacza transkonduktancyjnego CMOS realizowanego w konfiguracji „feedforward” ..... | 541 |
| W. Pogribny, B. Marciniak: Realizacja splotów w formatach mieszanych z wykorzystaniem operacji przesunięcia .....                                                                            | 555 |
| J. Zarębski, K. Górecki, K. Posobkiewicz: Elektrotermiczny makromodel monolitycznego impulsowego regulatora napięcia L296 dla programu SPICE .....                                           | 571 |
| K. Górecki: Przyspieszona analiza dławikowych przetwornic DC-DC o sterowaniu PWM w programie SPICE .....                                                                                     | 587 |
| D. Krzemieniecki: Badanie i optymalizacja szerokopasmowego transformatora czterokierunkowego ..                                                                                              | 603 |
| Roczny spis treści .....                                                                                                                                                                     | 639 |
| Lista recenzentów .....                                                                                                                                                                      | 645 |
| Informacje dla Autorów (w jęz. polskim) .....                                                                                                                                                | 651 |

## CONTENTS

|                                                                                                                                                            |     |
|------------------------------------------------------------------------------------------------------------------------------------------------------------|-----|
| S. Bujnowski, B. Dubalski, A. Zabłudowski: Analysis of transmission properties of 3 <sup>rd</sup> degree chordal rings .....                               | 521 |
| S. Szczepański, S. Kozieł: Active Linear Tunable Resistance Element and Application to Feed-forward Linearization of CMOS Transconductance Amplifier ..... | 541 |
| W. Pogribny, B. Marciniak: Convolutions realization in mixed formats using shift operation .....                                                           | 555 |
| J. Zarębski, K. Górecki, K. Posobkiewicz: The electrothermal model of the switched voltage regulator L296 for SPICE .....                                  | 571 |
| K. Górecki: Fast analysis of PWM controlled DC-DC choppers in SPICE .....                                                                                  | 587 |
| D. Krzemieniecki: Analysis and optimization of broadband four-directional transformer .....                                                                | 603 |
| Year contents of Electronics and Telecommunications Quarterly .....                                                                                        | 639 |
| The List of the reviewers .....                                                                                                                            | 645 |
| Information for the Authors (w jęz. ang.) .....                                                                                                            | 655 |



# Analysis of transmission properties of 3<sup>rd</sup> degree chordal rings

ŚLAWOMIR BUJNOWSKI, BOŻYDAR DUBALSKI, ANTONI ZABŁUDOWSKI

*Instytut Telekomunikacji  
Akademia Techniczno-Rolnicza  
Al. Kaliskiego 7, 85-796 Bydgoszcz  
slawb@atr.bydgoszcz.pl,  
dubalski@atr.bydgoszcz.pl,  
antoni.zabludowski@atr.bydgoszcz.pl*

*Otrzymano 2004.04.05  
Autoryzowano 2005.02.01*

A method of evaluating transmission abilities of 3<sup>rd</sup> degree chordal rings with the use of adjacent matrix analysis is presented in the paper.

*Keywords:* distributed switching system, network topology, chordal ring, adjacent matrix, transmission abilities

## 1. INTRODUCTION

Currently existing telecommunication systems are usually built as distributed. Such systems contain several identical intelligent modules that communicate with each other via interconnection network. The critical issue in designing distributed telecommunication systems is choosing the topology of interconnection network as it has the biggest impact on the entire system transmission ability [1].

The necessity of rapid growth of the network capacity is mostly due to the growth of traffic, especially of data. This in turn is the cause of accelerated development of the Internet, commercial applications of graphic and video information exchange and the growth of worldwide business, which leads to the growth of worldwide traffic [2].

Optical transmission systems allow to build high-bandwidth, error-free communication networks, with extremely higher capacities than traditional networks. The high data transmission rate is achieved by transmitting information by optical signals, and maintaining the signal in optical form, thus avoiding the need of temporarily converting it into electronic form. The appearance of Optical Add/Drop Multiplexers and Optical

Cross-Connects was the reason for creating full-optical networks [3]. In such networks, information between nodes of the network is transmitted as light on fiber-optic lines without being converted into electronic form in between. The switches are capable of redirecting incoming streams based on wavelengths, without changing the wavelengths. Different messages may use the same link concurrently if they are assigned to distinct wavelengths. Messages assigned to the same wavelength must have edge-disjoint paths [4].

Optical networks may be modeled by symmetric digraphs, that is, a directed graph  $G$  with vertex set  $V(G)$  and edge set  $E(G)$  such that if  $[v_i, v_j]$  is in  $E(G)$ , then  $[v_j, v_i]$  is also in  $E(G)$ . Thus any edge of digraph connected vertex  $v_i$  and  $v_j$  can be replaced by two directed edges  $[v_i, v_j]$  and  $[v_j, v_i]$ . In physical realization, this means that two nodes are connected by two fiber optic cables or one with bi-directional transmission [5].

As it was mentioned before, the topology of interconnection network that joins the distributed modules has big impact on transmission properties of the entire telecommunication system.

The survey of the known topologies has been presented in [6]. From the analyzed topologies that could be used to design the distributed structures we have chosen the chordal rings, as they seemed to be very simple, extensible and of quite good transmission abilities [7].

## 2. PRELIMINARY NOTES

At the beginning, the necessary information concerning chordal rings will be given. At first the definition of 3<sup>rd</sup> degree chordal ring will be reminded [8].

### Definition 1

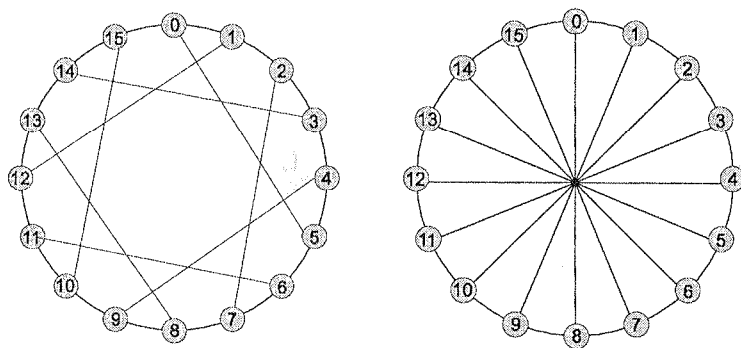


Fig. 1. Examples of the chordal rings 3<sup>rd</sup> degree with 16 nodes and chord length  $s = 5$  and 8

Rys. 1. Przykłady szesnastowęzłowych pierścieni cięciwowych trzeciego stopnia o długości cięciw  $s = 5$  i 8

The 3<sup>rd</sup> degree chordal ring is a regular graph of degree 3 with all the nodes connected via ring and additionally by the link that is called a chord. As the degree of each node in chordal ring is equal to 3 and graph is symmetrical, the number of nodes has to be even. The nodes are indexed 0, 1, 2, ...,  $w - 1$  around the  $w$ -node ring. Each odd-numbered node  $v_i$ , i.e. node indexed (1, 3, 5, ...,  $w - 1$ ) is connected to a node with index  $v_{(i+s) \bmod(w)}$ , where number  $s$  denotes the chord length, and is assumed to be positive, odd and fulfils  $s \leq w/2$ .  $\square$

Further in the paper the chordal ring will be denoted as  $G(w; 1, s)$  [9].

For the analysis of chordal ring the following parameters would be taken into account, namely: diameter of the graph and the average length of the paths. These parameters would be treated as the main measure of communication ability of analyzed networks [10].

#### Definition 2

The graph diameter is defined as follows:

$$d(G) = \max_{v_i v_j} \{d_{\min}(v_i, v_j)\} \quad (1)$$

it is the largest length of the path among all of the shortest path lengths between any pair of nodes.

The average path length between all pairs of nodes is defined by the formula:

$$d_{av} = \frac{1}{w(w-1)} \sum_{i=0}^{w-1} \sum_{j=0}^{w-1} d_{\min}(v_i, v_j). \quad (2)$$

As the chordal ring topology is symmetrical, it is sufficient to calculate the average path length for one node according to:

$$d_{av} = \frac{\sum_{i=1}^{w-1} d_{\min}(v_0, v_i)}{w-1}. \quad (3)$$

Each graph may be described by adjacent matrix  $[b_{ij}]$ , which define mode of nodes connection [11].

#### Definition 3

The chordal ring adjacent matrix  $[b_{ij}]$  is a square matrix of dimension  $w \times w$  ( $w$  means number of the nodes) with coefficients  $b_{ij}$ , which are equal to:

- $b_{ij} = 1$  if there exist link joining nodes  $v_i$  and  $v_j$ ,
- $b_{ij} = 0$  otherwise.  $\square$

The adjacent matrix may be used for finding the diameter of the graph and average path length. One can evaluate those parameters by powering the chordal ring adjacent matrix.

## Definition 4

The road is an alternate sequence of the nodes and edges where each node and each edge may appear many times. The number of edges  $l$ , the road consists of, is the length of the road.  $\square$

The element of  $k$ -th power of adjacent matrix  $[b_{ij}]^k$  describes the number of the roads of length  $k$  joining nodes  $v_i$  and  $v_j$ . [11]. The use of roads number for analysis of chordal ring transmission ability relies on the observation that the number of roads connecting adjacent nodes form strictly described numerical sequences. The sequences obtained for inspected graphs will be compared with the pattern sequences of reference graphs. We will show now that the difference between analyzed and reference sequences allows to choose chordal ring with better transmissions abilities.

3. DISTRIBUTION OF THE ROADS IN CHORDAL RINGS  $2^{\text{nd}}$  DEGREE

Finding the sequence of roads number in chordal ring requires first of all to evaluate the roads number that occur between two adjacent nodes in the ring. We will show that this number is strictly connected to the numbers that form Catalan sequence [12].

Theorem 1 In chordal ring of  $2^{\text{nd}}$  degree, the roads number  $L_l$  with length  $l \leq 2d(G)-1$  connecting two neighboring nodes is equal to:

- if  $l$  is odd then  $L_l = lC_{\frac{l-1}{2}}$
  - if  $l$  is even then  $L_l = 0$ ,
- (4)

where:  $C_{\frac{l-1}{2}}$  means Catalan number  $C_n = \binom{2n}{n} \frac{1}{n+1} = \frac{(2n)!}{n!(n+1)!}$ .

Proof: In Hamiltonian cycle (chordal ring  $2^{\text{nd}}$  degree) the roads consist of even number of edges connecting neighboring nodes do not appear, which proves the second part of the theorem.

If the roads length have consist of odd number of edges, we can present the length  $l$  in the form:

$$l = 2n + 1 \quad (5)$$

where  $n = \{1, 2, \dots\}$ .

In order to form the roads of length  $l$  between two adjacent nodes  $v_0$  (source node) and  $v_1$  (destination node) we choose  $l$  consecutive edges. From the side of node  $v_0$  we take  $\frac{l-1}{2}$  edges, and from the other side where node  $v_1$  appears, we take  $\frac{l+1}{2}$  edges (together with edge  $(v_0, v_1)$ ).

In all roads the edge  $(v_0, v_1)$  has to be chosen at least one time (it can be used also many times), so in each road the remaining edges (taking into account edge  $(v_0, v_1)$ ) are used even number of times (we have to pass each edge at least twice), so it can

form the roads consisting of take  $\frac{l+1}{2}$  edges. If we take all combinations of edges we will get number of all roads connecting adjacent nodes in the form:

$$L_l = \left( \frac{l}{\frac{l-1}{2}} \right) \quad (6)$$

The edge  $(v_0, v_1)$  can appear no more than take  $\frac{l-1}{2}$  times.

Transforming the formula (6) we get:

$$L_l = \left( \frac{2n+1}{n} \right) = \frac{(2n+1)!}{n!(n+1)!} = \frac{(2n+1)(2n)!}{n!(n+1)!} = (2n+1)C_n = lC_{\frac{l-1}{2}} \quad (7)$$

which proves theorem 1.  $\square$

In example shown in the fig. 2 for  $l = 5$  we obtain the roads as follows:  $e_3, e_3, e_3, e_3, e_3; e_3, e_4, e_4, e_4, e_4; e_3, e_3, e_3, e_4, e_4; e_3, e_4, e_4, e_3, e_3; e_3, e_4, e_5, e_5, e_4; e_3, e_3, e_2, e_2, e_3; e_2, e_2, e_3, e_3, e_3; e_2, e_1, e_1, e_2, e_3; e_2, e_2, e_3, e_4, e_4; e_2, e_2, e_2, e_2, e_3$ .

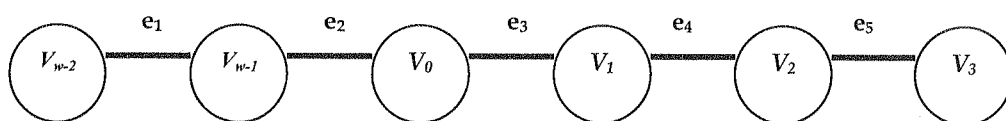


Fig. 2. Illustration of the theorem 1 when  $l = 5$

Rys. 2. Ilustracja twierdzenia 1 dla  $l = 5$

For the explanation of theorem 1, the sequence of road numbers connecting any two adjacent nodes of the ring has been shown in table 1. It is seen that number of roads of length  $l_i$  is equal to the product of  $l_i$  and Catalan number related to rule  $C_{\frac{l_i-1}{2}}$ .

Table 1

Distribution of the roads connecting any source node with adjacent nodes in ring 2<sup>nd</sup> degree

Rozkład marszrut łączących dowolny węzeł źródłowy z sąsiednimi węzłami w grafie pierścieniowym

| $l_i$ | $L_i$ |           |
|-------|-------|-----------|
| 1     | 1     | 1 * 1     |
| 2     | 0     | 0         |
| 3     | 3     | 3 * 1     |
| 4     | 0     | 0         |
| 5     | 10    | 5 * 2     |
| 6     | 0     | 0         |
| 7     | 35    | 7 * 5     |
| 8     | 0     | 0         |
| 9     | 126   | 9 * 14    |
| 10    | 0     | 0         |
| 11    | 462   | 11 * 42   |
| 12    | 0     | 0         |
| 13    | 1716  | 13 * 132  |
| 14    | 0     | 0         |
| 15    | 6435  | 15 * 429  |
| 16    | 0     | 0         |
| 17    | 24310 | 17 * 1430 |

#### 4. DISTRIBUTION OF THE ROADS IN CHORDAL RINGS 3<sup>rd</sup> DEGREE WHEN CHORD LENGTH $s = w/2$

The distribution of roads consisting of odd number of edges is the characteristic attribute of 3<sup>rd</sup> degree chordal rings with chord of length equal to  $w/2$ . Using calculations we have obtained the number of roads connecting adjacent nodes. The results of calculations are presented in table 2.

##### Theorem 2

In chordal rings of 3<sup>rd</sup> degree with chord of length  $s = w/2$  ( $w$  — number of nodes), the numbers of roads connecting adjacent nodes with length  $l$  ( $l$  is odd and  $l < w/2$ ) create:

- on the ring — the sequence of numbers that are related to  $l$  Centered Trinomial Coefficients appearing for odd numbers in column  $k = 0$  of the triangle [13];
- across the chord — the sequence of numbers that are related to  $l$  Centered Trinomial Coefficients appearing for odd numbers in the column  $k = 1$  or  $k = -1$ .

Proof:

Centered Trinomial Coefficients (CTC) are given by formula [14]:

$$T[n, k] = T[n - 1, k - 1] + T[n - 1, k] + T[n - 1, k + 1] (n \geq 1).$$

Mostly CTC are depicted as a triangle:



Table 2

Number of roads with the length  $l$  connecting adjacent nodes in chordal ring 3<sup>th</sup> degree if  
chord length  $s = w/2$

Liczba marszrut o długości  $l$  łączących sąsiednie węzły w pierścieniu cięciwowym trzeciego stopnia jeśli  
długość cięciwy wynosi  $w/2$

| $l_i$         | $L_i$   |           |           |
|---------------|---------|-----------|-----------|
| 1             | 1       | 1*1       | 1         |
| 3             | 6       | 3*2       | 7         |
| 5             | 45      | 5*9       | 51        |
| 7             | 357     | 7*51      | 393       |
| 9             | 2907    | 9*323     | 3139      |
| 11            | 24068   | 11*2188   | 25653     |
| 13            | 201643  | 13*11551  | 212941    |
| 15            | 1704510 | 15*113634 | 1787607   |
| $s_1 = \pm 1$ |         |           | $s = w/2$ |

Table 3

Centered Trinomial Coefficients triangle

Trójkąt scentralizowanych współczynników trójmianowych

| k  |    |    |    |     |     |     |     |     |     |     |    |    |   |   |
|----|----|----|----|-----|-----|-----|-----|-----|-----|-----|----|----|---|---|
| -7 | -6 | -5 | -4 | -3  | -2  | -1  | 0   | 1   | 2   | 3   | 4  | 5  | 6 | 7 |
|    |    |    |    |     |     |     | 1   |     |     |     |    |    |   |   |
|    |    |    |    |     |     | 1   | 1   | 1   |     |     |    |    |   |   |
|    |    |    |    |     | 1   | 2   | 3   | 2   | 1   |     |    |    |   |   |
|    |    |    |    | 1   | 3   | 6   | 7   | 6   | 3   | 1   |    |    |   |   |
|    |    |    | 1  | 4   | 10  | 16  | 19  | 16  | 10  | 4   | 1  |    |   |   |
|    |    | 1  | 5  | 15  | 30  | 45  | 51  | 45  | 30  | 15  | 5  | 1  |   |   |
|    | 1  | 6  | 21 | 50  | 90  | 126 | 141 | 126 | 90  | 50  | 21 | 6  | 1 |   |
| 1  | 7  | 28 | 77 | 161 | 266 | 357 | 393 | 357 | 266 | 161 | 77 | 28 | 7 | 1 |

For  $n = l-1$  and  $k = 0$  the values  $T[n,k]$  are equal to the number of roads connecting two adjacent nodes on the ring, and for  $n = l-1$  and  $k = \pm 1$  the values  $T[n,k]$  are equal to number of roads connecting two adjacent nodes across the chord.  $\square$

### Theorem 3

In chordal rings of 3<sup>rd</sup> degree, with chord length equal to  $s = w/2$ , the number of roads with length  $l$  ( $l$  is and  $l < w/2$ ) that connect adjacent nodes on the ring — create sequence number, with elements that are the product of length of the road and coefficient appearing in the column  $k = 1$  of the Motzkin triangle [14].

Proof:

At the third column of table 5 the calculation results of road numbers are given as the product of two numbers: the first one that is equal to the length of road and the second one that is equal to element from column  $k = 1$  of Motzkin triangle, defined by formula:

$$M[n, k] = M[n-1, k-1] + M[n-1, k] + M[n-1, k+1] (n \geq 1). \square$$

Motzkin triangle is mostly presented in the form shown in table 4.

Table 4

| Motzkin triangle |    |     |     |     |     |     |   |    |    |    |    |    |   |   |
|------------------|----|-----|-----|-----|-----|-----|---|----|----|----|----|----|---|---|
| Trójkąt Motzkina |    |     |     |     |     |     |   |    |    |    |    |    |   |   |
| k                |    |     |     |     |     |     |   |    |    |    |    |    |   |   |
| -7               | -6 | -5  | -4  | -3  | -2  | -1  | 0 | 1  | 2  | 3  | 4  | 5  | 6 | 7 |
|                  |    |     |     |     |     |     | 0 |    |    |    |    |    |   |   |
|                  |    |     |     |     |     | -1  | 0 | 1  |    |    |    |    |   |   |
|                  |    |     |     |     | -1  | -1  | 0 | 1  | 1  |    |    |    |   |   |
|                  |    |     |     | -1  | -2  | -2  | 0 | 2  | 2  | 1  |    |    |   |   |
|                  |    |     | -1  | -3  | -5  | -4  | 0 | 4  | 5  | 3  | 1  |    |   |   |
|                  |    | -1  | -4  | -9  | -12 | -9  | 0 | 9  | 12 | 9  | 4  | 1  |   |   |
|                  | -1 | -5  | -14 | -25 | -30 | -21 | 0 | 21 | 30 | 25 | 14 | 5  | 1 |   |
| -1               | -6 | -20 | -44 | -69 | -76 | -51 | 0 | 51 | 76 | 69 | 44 | 20 | 6 | 1 |

For  $w \neq 4i$ ,  $i = (1, 2, \dots)$  for length  $l > w/2$  the number of roads having even length is zero for any  $l$ . However, the odd length roads do not fulfill the theorems for  $l < w/2$ .

For  $w = 4i$ ,  $i = (1, 2, \dots)$  the number of even roads is equal to zero only for  $l < w/2$ . However, the numbers for odd length roads fulfill the theorems for any  $l$ .

In table 5 the results of calculations that focus limitations of theorems 2 and 3 are given:

Table 5

The examples of extension of the using theorems 2 and 3

Przykłady ilustrujące rozszerzenie stosowania twierdzeń 2 i 3

| l  | L <sub>1</sub> |         |         |         |
|----|----------------|---------|---------|---------|
|    | w=24           |         | w=26    |         |
| 1  | 1              | 1       | 1       | 1       |
| 2  | 0              | 0       | 0       | 0       |
| 3  | 6              | 7       | 6       | 7       |
| 4  | 0              | 0       | 0       | 0       |
| 5  | 45             | 51      | 45      | 51      |
| 6  | 0              | 0       | 0       | 0       |
| 7  | 357            | 393     | 357     | 393     |
| 8  | 0              | 0       | 0       | 0       |
| 9  | 2907           | 3139    | 2907    | 3139    |
| 10 | 0              | 0       | 0       | 0       |
| 11 | 24068          | 25653   | 24068   | 25653   |
| 12 | 12             | 2       | 0       | 0       |
| 13 | 201643         | 212941  | 201656  | 212943  |
| 14 | 560            | 210     | 0       | 0       |
| 15 | 1704510        | 1787607 | 1705190 | 1787847 |
|    | s = ± 1        | s = w/2 | s = ± 1 | s = w/2 |

## 5. EVALUATION OF THE TRANSMISSION ABILITIES OF THE CHORDAL RINGS 3<sup>rd</sup> DEGREE WHEN CHORD LENGTH $s < w/2$

Analyzing elements of matrix  $[b_{ij}]^i$  which are the  $i$ -th power of adjacent matrix and describe the number of roads in 3<sup>rd</sup> degree chordal rings with chord length  $s < w/2$ , we have concluded that the sequence number of roads connecting adjacent nodes may be used for evaluation of network transmission abilities.

Using calculation we have obtained the number of roads for non existing, specific reference graph, that we have called ideal graph. We have assumed that ideal graph is defined as 3<sup>rd</sup> degree chordal ring with chord length  $s < w/2$ , which has the following features [7]:

1. The number of nodes  $w_d$  in a  $d$ -th layer (the layer means the subset of nodes that are reached from any source node with the use of  $d$  edges), is given by the formula:

$$w_{di} = 3d \quad (8)$$

2. The total number of nodes  $w_i$  in the graph with a diameter  $d(G)$  is equal to:

$$w_i = 1 + 3 \sum_{d=1}^{d(G)} d = 1 + 3 \frac{d(G)[d(G) + 1]}{2} \quad (9)$$

3. The diameter of the graph with the  $w_i$  nodes:

$$d(G)_i = \frac{\sqrt{(24w_i - 15)} - 3}{6} \quad (10)$$

4. The average length of the path:

$$d_{avi} = 3 \frac{\sum_{d=1}^{d(G)} d^2}{w-1} = d(G) \frac{[d(G)+1][2d(G)+1]}{2(w-1)} = \frac{2d(G)+1}{3} \cdot \square \quad (11)$$

The ideal graph has a characteristic distribution of the odd length roads given in table 6. The even roads do not appear.

Table 6

The distribution of the roads in optimal graph

Rozkład marszrut w grafie optymalnym

| $l$ | $L_l$     |
|-----|-----------|
| 1   | 1         |
| 3   | 5         |
| 5   | 31        |
| 7   | 213       |
| 9   | 1551      |
| 11  | 11723     |
| 13  | 90945     |
| 15  | 719253    |
| 17  | 5773279   |
| 19  | 46889355  |
| 21  | 384487665 |

This sequence is described by following formula [15]:

$$L_1 = 1; L_n = 9L_{(n-1)} - 2\text{sum}(k=0, n, \text{Catalan}_n C(n, k)^2) \quad (12)$$

where  $\text{Catalan}_n = \frac{(2n)!}{n!(n+1)!}$  and  $C(n, k) = \frac{n!}{k!(n-k)!}$ .

Analyzing the obtained results we have observed that the sequence of number of roads depends on the choice of chord length. It can be more or less closer to the presented above sequence of road numbers calculated for ideal graph. Moreover the transmission ability expressed by the value of call rejection depends also on the distribution of roads number and reaches the minimal value when this distribution is closer to the distribution of roads of ideal graph. Taking these observations into account, we suggest the following hypothesis:

### Hypothesis

The distribution of paths connecting the adjacent nodes in chordal rings has a significant impact on transmission abilities of such ring. If the distribution of road numbers of examined graphs is closer to the road numbers distribution of ideal graph then the probability of call rejection reaches smaller value.  $\square$

This hypothesis was verified by the inspection of many simulation results for 3<sup>rd</sup> degree chordal rings with different number of nodes, and we have not found any example that denies this hypothesis.

To examine the transmission abilities of the networks we have used the computer simulation tests using Monte-Carlo Method. The following assumptions were taken into account:

- for the same number of nodes the different chordal rings (interconnection networks) with the same transmission capacity of the links were compared;
- the multicommodity flow (Poisson, exponential) among the nodes were studied;
- the value of the traffic generated in each node was increased. For fixed value of the traffic several thousands of attempts were done;
- in each attempt with fixed traffic the source and destination nodes were generated with the use of uniform distribution;
- the traffic was carried by the shortest paths between source and destination. In the case of a few possible paths between the nodes, the least loaded path was chosen;
- probability of call rejection was calculated by the formula  $p_{cr} = \frac{\sum PN}{\sum GP}$ , where

$\sum PN$  — rejected call number,  $\sum GP$  — total call number.

## 6. OBTAINED RESULTS

Now, we will discuss the examples of results for some chordal rings. The calculated results concerning the diameter and average path length of chordal ring are given in the tables but results of simulations are presented in figures.

### Example 1

In table 7 the distribution of the number of roads in the best chordal rings with 56 nodes is shown.

Explanations of indexes appearing in table 7:  $l$  — length of roads,  $L_r$  — number of roads of ideal graph,  $L_1$  and  $L_2$  — number of roads connecting the adjacent nodes of examined graph on the ring ( $s = \pm 1$ ),  $L_3$  — number of roads connecting the adjacent nodes across the chord,  $\sigma$  — mean square deviation in reference to the distribution of roads number of ideal graph calculated according to the formula:

$$\sigma_l = \sqrt{\frac{\sum_{j=1}^3 (L_r - L_j)^2}{3}} \quad (13)$$

Table 7

Distribution of the roads in the best chordal rings with 56 nodes  
Rozkład marszrut w pierścieniach cięciwowych 56 węzłowych o najlepszych  
własnościach transmisyjnych

| <i>l</i> | <i>L<sub>r</sub></i>  | <i>L<sub>1</sub></i> | <i>L<sub>2</sub></i> | <i>L<sub>3</sub></i> | $\sigma$ | <i>L<sub>1</sub></i> | <i>L<sub>2</sub></i> | <i>L<sub>3</sub></i> | $\sigma$ | <i>L<sub>1</sub></i> | <i>L<sub>2</sub></i> | <i>L<sub>3</sub></i> | $\sigma$ |
|----------|-----------------------|----------------------|----------------------|----------------------|----------|----------------------|----------------------|----------------------|----------|----------------------|----------------------|----------------------|----------|
| 1        | 1                     | 1                    | 1                    | 1                    | 0        | 1                    | 1                    | 1                    | 0        | 1                    | 1                    | 1                    | 0        |
| 3        | 5                     | 5                    | 5                    | 5                    | 0        | 5                    | 5                    | 5                    | 0        | 5                    | 5                    | 5                    | 0        |
| 5        | 31                    | 31                   | 31                   | 31                   | 0        | 31                   | 31                   | 31                   | 0        | 31                   | 31                   | 31                   | 0        |
| 7        | 213                   | 213                  | 213                  | 213                  | 0        | 213                  | 214                  | 214                  | 0.81     | 213                  | 213                  | 213                  | 0        |
| 9        | 1551                  | 1555                 | 1561                 | 1557                 | 7.1      | 1561                 | 1581                 | 1581                 | 25.2     | 1556                 | 1552                 | 1555                 | 3.7      |
|          | Grap                  | G(56; 1,11)          |                      |                      |          | G(56; 1,13)          |                      |                      |          | G(56; 1,9)           |                      |                      |          |
|          | <i>d</i> ( <i>G</i> ) | 8                    |                      |                      |          | 7                    |                      |                      |          | 7                    |                      |                      |          |
|          | <i>d<sub>av</sub></i> | 4.25                 |                      |                      |          | 4.29                 |                      |                      |          | 4.18                 |                      |                      |          |

The simulation results depicted in fig. 3 have shown that despite the bigger diameter of graph G(56; 1,11) in comparison to the diameter of graph G(56; 1,13), it possesses smaller average path length and better transmission properties. In turns, the distribution of road numbers in graph G(56; 1,9) shows that it is much closer to the distribution of road numbers of ideal graph, so according to the hypothesis, graph G(56; 1,11) should possess the best transmission ability. The simulation results confirm that fact.

End of example 1.□

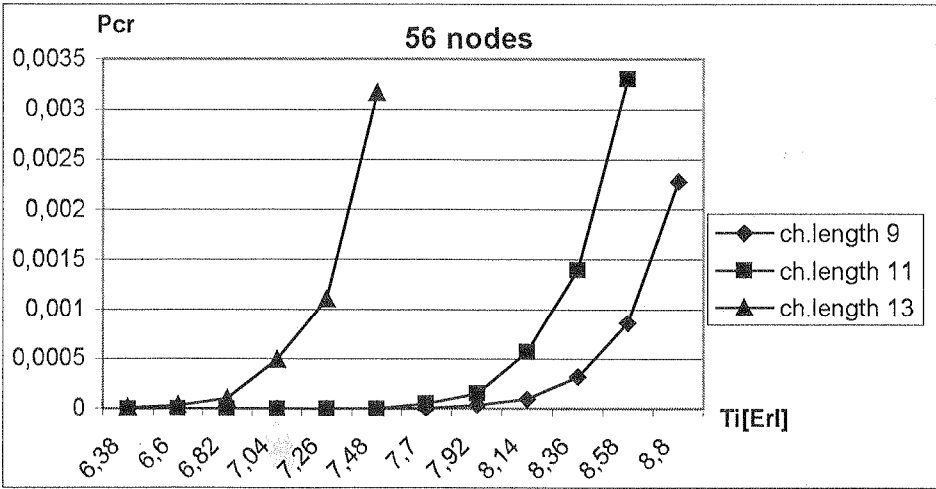


Fig. 3. Results of simulation. Ti — total value intensity of traffic in each node,  
Pcr — probability of call rejection  
Rys. 3. Wyniki symulacji. Ti — natężenie ruchu generowanego w każdym z węzłów,  
Pcr — prawdopodobieństwo odrzucenia realizacji zgłoszenia

Example 2

During inspection of 48 nodes chordal ring we could see that chordal ring  $G(48; 1,19)$  with smaller diameter and average path length has worse transmission abilities compared to the chordal ring  $G(48; 1,9)$ . It is illustrated in table 8 and figure 4.

Table 8

Results of the examination of the graphs with 48 nodes

Wyniki badania grafów 48 węzłowych

| $l$      | $L_r$ | $L_1$        | $L_2$ | $L_3$ | $\sigma$ | $L_1$         | $L_2$ | $L_3$ | $\sigma$ |
|----------|-------|--------------|-------|-------|----------|---------------|-------|-------|----------|
| 1        | 1     | 1            | 1     | 1     | 0        | 1             | 1     | 1     | 0        |
| 3        | 5     | 5            | 5     | 5     | 0        | 5             | 5     | 5     | 0        |
| 5        | 31    | 31           | 31    | 31    | 0        | 31            | 31    | 31    | 0        |
| 7        | 213   | 213          | 213   | 213   | 0        | 213           | 213   | 213   | 0        |
| 9        | 1551  | 1557         | 1559  | 1557  | 6.73     | 1555          | 1557  | 1561  | 7.12     |
| Graph    |       | $G(48; 1,9)$ |       |       |          | $G(48; 1,19)$ |       |       |          |
| $d(G)$   |       | 7            |       |       |          | 6             |       |       |          |
| $d_{av}$ |       | 3.87         |       |       |          | 3.83          |       |       |          |

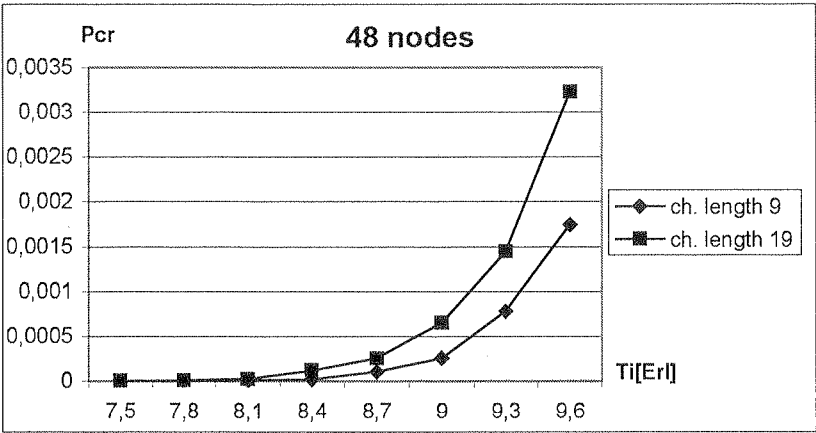


Fig. 4. Results of simulation

Rys. 4. Wyniki symulacji

End of example 2.□

Example 3

Testing 60 nodes chordal rings we have obtained some interesting results. Three of 60 nodes chordal rings, namely  $G(60; 1,11)$ ,  $G(60; 1,13)$  and  $G(60; 1,25)$  had identical basic parameters: diameter and average paths length. So, at the beginning we

assumed that those graphs were isomorphic, but the results of simulation have shown that transmission abilities of those graphs were slightly different (fig 5).On the basis the results of calculation showing in the table 9, we can conclude:

The chordal rings are isomorphic if their distributions of the roads connecting adjacent nodes are equal. End of example 3. □

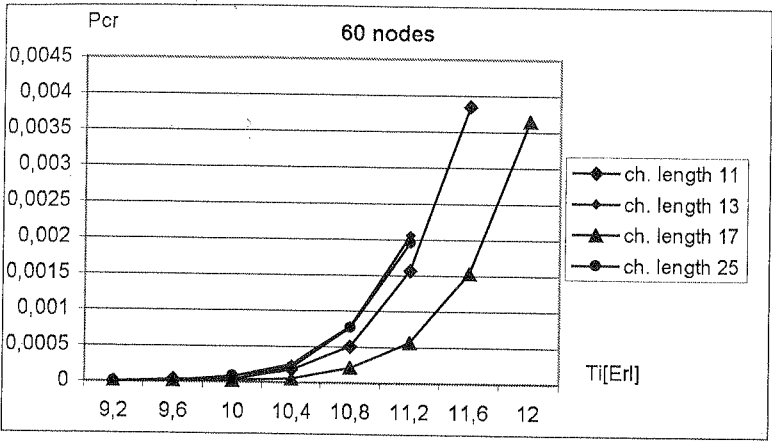


Fig. 5. Results of simulation  
Rys. 5. Wyniki symulacji

Table 9

Results of the examination of the graphs with 60 nodes

Wyniki badania grafów 60 węzłowych

| $l$ | $L_{\tau}$      | $L_1$       | $L_2$ | $L_3$ | $\sigma$ | $L_1$       | $L_2$ | $L_3$ | $\sigma$ | $L_1$       | $L_2$ | $L_3$ | $\sigma$ |
|-----|-----------------|-------------|-------|-------|----------|-------------|-------|-------|----------|-------------|-------|-------|----------|
| 1   | 1               | 1           | 1     | 1     | 0        | 1           | 1     | 1     | 0        | 1           | 1     | 1     | 0        |
| 3   | 5               | 5           | 5     | 5     | 0        | 5           | 5     | 5     | 0        | 5           | 5     | 5     | 0        |
| 5   | 31              | 31          | 31    | 31    | 0        | 31          | 31    | 31    | 0        | 31          | 31    | 31    | 0        |
| 7   | 213             | 213         | 213   | 213   | 0        | 213         | 213   | 213   | 0        | 213         | 213   | 213   | 0        |
| 9   | 1551            | 1551        | 1552  | 1552  | 0.81     | 1552        | 1551  | 1552  | 0.81     | 1551        | 1551  | 1552  | 0.81     |
| 11  | 11723           | 11742       | 11770 | 11767 | 38.8     | 11770       | 11750 | 11775 | 43.4     | 11775       | 11770 | 11750 | 43.4     |
|     | Graph           | G(60; 1,11) |       |       |          | G(60; 1,13) |       |       |          | G(60; 1,25) |       |       |          |
|     | d(G)            | 7           |       |       |          | 7           |       |       |          | 7           |       |       |          |
|     | d <sub>av</sub> | 4.305       |       |       |          | 4.305       |       |       |          | 4.305       |       |       |          |

Example 4

We have observed a similar situation inspecting chordal rings with 82 nodes. Graphs G(82; 1,23), G(82; 1,31) and G(82; 1,35) have the same basic parameters and the distributions of the roads connecting adjacent nodes. So we can say that they are isomorphic, what confirm the results of the simulations (fig. 6).



Table 10

Results of the examination of the graphs with 82 nodes

Wyniki badania grafów 82 węzłowych

| $l$             | $L_w$   | $L_1$      | $L_2$   | $L_3$   | $L_1$      | $L_2$   | $L_3$   | $L_1$      | $L_2$   | $L_3$   |
|-----------------|---------|------------|---------|---------|------------|---------|---------|------------|---------|---------|
| 1               | 1       | 1          | 1       | 1       | 1          | 1       | 1       | 1          | 1       | 1       |
| 3               | 5       | 5          | 5       | 5       | 5          | 5       | 5       | 5          | 5       | 5       |
| 5               | 31      | 31         | 31      | 31      | 31         | 31      | 31      | 31         | 31      | 31      |
| 7               | 213     | 213        | 213     | 213     | 213        | 213     | 213     | 213        | 213     | 213     |
| 9               | 1551    | 1551       | 1551    | 1551    | 1551       | 1551    | 1551    | 1551       | 1551    | 1551    |
| 11              | 11723   | 11723      | 11723   | 11723   | 11723      | 11723   | 11723   | 11723      | 11723   | 11723   |
| 13              | 90945   | 90986      | 90975   | 90986   | 90986      | 90986   | 90975   | 90975      | 90986   | 90986   |
| 15              | 719253  | 720807     | 720513  | 720807  | 720807     | 720807  | 720513  | 720513     | 720807  | 720807  |
| 17              | 5773279 | 5808147    | 5803401 | 5808153 | 5808147    | 5808153 | 5803401 | 5803401    | 5808153 | 5808147 |
| Graph           |         | G(82,1,23) |         |         | G(82,1,31) |         |         | G(60,1,13) |         |         |
| d(G)            |         | 8          |         |         | 8          |         |         | 8          |         |         |
| d <sub>av</sub> |         | 4,97531    |         |         | 4,97531    |         |         | 4,97531    |         |         |

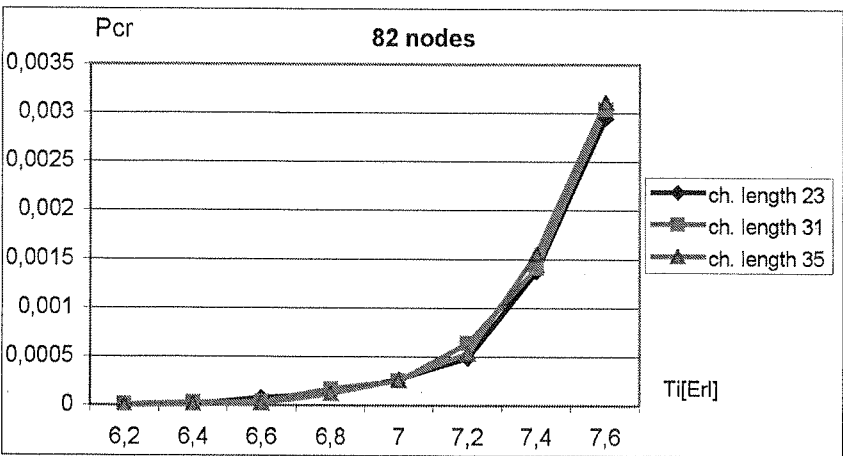


Fig. 6. Results of simulation

Rys. 6. Wyniki symulacji

End of example 4. □

## 7. CONCLUSIONS

The method of evaluation of transmission properties of 3<sup>rd</sup> degree chordal rings with the use of adjacent matrix analysis was presented in the paper. At the beginning we evaluated the number of roads that occur between two adjacent nodes in the ring. In the

second part of the paper we presented the theorems, which describe the distributions of the roads connecting the adjacent nodes in the chordal ring when the chord length is equal to  $w/2$ . In the third part, the evaluation of transmission abilities of chordal rings with chord length  $s < w/2$  was presented. Thereafter ideal graphs were defined which have characteristic distribution of the odd length roads connecting adjacent nodes, therefore we suggested using this distribution as a reference for evaluation of transmission properties of any analysed chordal ring.

On the basis of presented analysis and obtained results of simulations given at the end of the paper we concluded that:

- Distribution of the roads has bigger impact on chordal rings transmission properties than their diameter and average path length;
- Chordal rings are isomorphic if their distributions of the roads connecting adjacent nodes are equal.

## 8. REFERENCES

1. L. N. Bhuyan: *Interconnection Networks for Parallel and Distributed Processing*. IEEE Computer Vol. 20 No. 6, 1987, pp. 9-12.
2. G. Yanovsky: *Evolution and Convergence in Telecommunications*. [www.ssgrr.it/en/ssgrr2002s/papers/262.pdf](http://www.ssgrr.it/en/ssgrr2002s/papers/262.pdf).
3. A. Jajszczyk: *Optyczne Sieci Szerokopasmowe. Szerokopasmowe sieci światłowodowe*. XVI Krajowa Szkoła Optoelektroniki. Z. 3, Zakopane 2001, ss. 1-38.
4. L. Narayanan, J. Opatrny, D. Sotteau: *All-To-All Optical Routing in Chordal Rings of Degree 4*. Algorithmica Vol. 31, 2001, pp. 155-178.
5. M. M. Freire and H. J. A. da Silva: *Assessment of Blocking Performance in Bidirectional WDM Ring Networks with Node-To-Node and Full-Mesh Connectivity*. European Conference on Networks and Optical Communications (NOC'99), Delft, 1999.
6. G. Kotsis: *Interconnection Topologies and Routing for Parallel Processing Systems*. ACPC, Technical Report Series, ACPC/TR92-19, 1992.
7. S. Bujnowski: *Analysis & Synthesis Homogeneous Structure Networks Connecting Communications Modules — Ph. D. Dissertation*. ATR Bydgoszcz 2003.
8. W. Arden, H. Lee: *Analysis of Chordal Ring Network*. IEEE Transactions on Computers Vol. 30 No. 4, 1981, pp. 291-295.
9. S. Bujnowski, B. Dubalski, A. Zabłudowski: *The Method of Searching for Chordal Rings Minimizing Probability of Call Rejection*. Advanced School and Workshop on Mathematical Techniques and Problems in Telecommunications, Tomar 2003, pp. 257-279.
10. J. C. Bermond, F. Comellas, D. Hsu: *Distributed Loop Computer Networks: A Survey*. Journal of Parallel and Distributed Computing, No. 24, 1995, 2-10.
11. K. A. Ross, Ch. R. B. Wright: *Discrete Mathematics*. Prentice Hall Inc. 1992.
12. R. L. Graham, D. E. Knuth, O. Patashnik: *Concrete Mathematics*. Addison-Wesley Comp. Inc. 1994.
13. F. R. Bernhart: *Catalan, Motzkin, and Riordan Numbers*. Discrete Mathematics, 204, 1999, pp. 73-112.
14. J. L. Arregui: *Tangent and Bernoulli Numbers Related to Motzkin and Catalan Numbers by Means of Numerical Triangles*. Mathematics Subject Classification, 1991.
15. On-Line Encyclopedia of Integer Sequences - A087457.

S. BUJNOWSKI, B. DUBALSKI, A. ZABŁUDOWSKI

ANALIZA WŁASNOŚCI TRANSMISYJNYCH  
PIERŚCIENI CIĘCIWOWYCH TRZECIEGO STOPNIA

## Streszczenie

Systemy telekomunikacyjne, w których zarówno transmisja jak i komutacja odbywa się na drodze optycznej, umożliwiają przesyłanie dużych bloków informacji z bardzo dużymi prędkościami, gdyż cechują je znacznie większe przepływności aniżeli te, które występują w tradycyjnych sieciach przesyłających sygnały elektryczne. Konieczność zwiększenia szybkości transmisji została spowodowana znaczącym wzrostem zapotrzebowania na szerokopasmowy dostęp do Internetu, co umożliwia przesyłanie użytkownikom indywidualnym i biznesowym dużych ilości danych.

W sieciach optycznych stosowane są systemy zwielokrotnienia falowego WDM (Wavelength-Division Multiplexing) zwiększające stopień wykorzystania możliwości transmisyjnych mediów, jakimi są światłowody. W nieodległej przyszłości powstaną sieci całkowicie optyczne, w których wszystkie informacje przesyłane są w postaci fali świetlnej bez konwersji ich w sygnały elektryczne. Tego typu systemy mogą być modelowane przy wykorzystaniu grafów skierowanych, a dokładniej przy użyciu grafów symetrycznych. To oznacza, że graf skierowany  $G$  o zbiorze wierzchołków  $V(G)$  i zbiorze krawędzi  $E(G)$ , charakteryzuje się tym, że jeśli krawędź  $[v_i, v_j]$  należy do zbioru  $E(G)$ , wówczas i krawędź  $[v_j, v_i]$  należy do tego zbioru. Zatem krawędź digrafu łącząca węzły  $v_i$  i  $v_j$  może być zastąpiona przez dwie krawędzie skierowane  $[v_i, v_j]$  oraz  $[v_j, v_i]$ , co odpowiada w realizacji fizycznej sieci optycznej połączeniu dwóch dowolnych węzłów dwoma włóknami światłowodowymi, z których jedno służy do przesyłania sygnałów pomiędzy węzłami  $v_i$  oraz  $v_j$ , zaś drugie — pomiędzy  $v_j$  oraz  $v_i$ .

Wielu autorów w swych pracach porusza problem określania routingu oraz oceny ich wpływu na sprawność transmisji informacji przesyłanych w sieciach. Prace te odnoszą się zarówno do sieci komputerowych, jak i telekomunikacyjnych sieci optycznych. W przypadku sieci optycznych problem routingu polega na określeniu ścieżki oraz przydzieleniu odpowiedniej długości fali świetlnej dla każdego wywołania spośród całego zbioru wywołań. Przez wywołanie rozumiana jest uporządkowana para węzłów  $(v_i, v_j)$ , która odpowiada informacji wysłanej z węzła  $v_i$  do węzła  $v_j$ . Zadanie, które stoi przed projektantem sieci, polega na przyjęciu takiego rozwiązania, które wyeliminuje możliwość pojawienia się dwóch wywołań wykorzystujących to samo łącze i transmitowanych przy użyciu tej samej długości fali. Ponieważ koszt optycznych komutatorów jest proporcjonalny do liczby przełączanych długości fal, zatem zaleca się by ta liczba była minimalna. Zatem określenie routingu w sieciach optycznych polega na rozwiązaniu skorelowanych ze sobą dwóch zadań — przydziału drogi oraz długości fali świetlnej dla każdego wywołania. Problem ten został określony jako problem klasy NP-trudny, zatem może być on rozwiązany jedynie dla specyficznych przypadków.

Na własności transmisyjne analizowanego systemu telekomunikacyjnego w istotny sposób wpływa zastosowana topologia połączeń pomiędzy modułami komutacyjnymi. W pracy [6] dokonano przeglądu szeregu znanych struktur połączeniowych pod względem: minimalnego kosztu sieci — wyrażonego sumaryczną liczbą łączy; minimalnego opóźnienia przysyłania informacji — miarą tego parametru jest wielkość średnicy oraz średnia długość ścieżki; odporności na uszkodzenia, którą charakteryzuje liczba niezależnych ścieżek pomiędzy dwoma węzłami albo minimalna liczba węzłów lub krawędzi, po usunięciu których sieć przestaje być spójna; regularności i symetrii; prostoty routingu; skalowalności.

Na podstawie tej i innych prac, dotyczących sieci opisanych przy pomocy grafów symetrycznych, sformułowano wniosek, że korzystne dla modelowania sieci optycznych, ze względu na prostotę i przejrzystość topologii, odporność na uszkodzenia oraz dobrą skalowalność, będzie stosowanie struktur zwanych pierścieniami cięciwowymi. Prekursorami wykorzystania tego typu sieci do budowy multi-komputerów byli Arden i Lee [8]. Zdefiniowali oni ten typ struktur następująco:

Pierścieniem cięciwowym stopnia 3 nazywany jest graf regularny, w którym każdy parzysty węzeł o numerze  $i = 0, 2, 4, \dots, w-2$  jest połączony z węzłem o numerze  $(i-s) \bmod w$  lub, co jest równoznaczne, każdy nieparzysty węzeł  $j = 1, 3, 5, \dots, w-1$  jest połączony z węzłem o numerze  $(i+s) \bmod w$ , gdzie  $s \leq w/2$  oznacza długość cięciwy, która z założenia jest wartością dodatnią i nieparzystą, a  $w$  określa liczbę węzłów.

Pierścienie cięciwowe  $k$ -tego stopnia są opisywane notacją  $G(w; s_1, s_2, \dots, s_k)$ , gdzie  $w$  oznacza liczbę węzłów występujących w grafie, zaś  $s_i$  — długości cięciw, przy czym  $s_1 = 1$ . W przypadku pierścieni stopnia trzeciego notacja ta posiada postać  $G(w; 1, s)$ .

Przedmiotem artykułu jest zaprezentowanie metody oceny własności transmisyjnych sieci opisanych grafami cięciwowymi trzeciego stopnia przy wykorzystaniu macierzy przyległości (sąsiedztwa).

Macierz sąsiedztwa określa przyległość między sobą (incydencję) węzłów grafu [11]. Macierz opisująca pierścień cięciwowy jest macierzą kwadratową wymiaru  $w \times w$  ( $w$  oznacza liczbę węzłów w grafie), o współczynnikach  $b_{ij}$ , które przyjmują wartości ze zbioru  $\{0, 1\}$ , przy czym:

- $b_{ij} = 1$ , wtedy, gdy istnieje krawędź łącząca węzły  $v_i$  oraz  $v_j$ ,
- $b_{ij} = 0$ , wtedy, gdy nie istnieje krawędź łącząca węzły  $v_i$  oraz  $v_j$ .

Potęgi macierzy sąsiedztwa umożliwiają obliczenie liczby marszrut o długości równej wykładnikowi tej macierzy łączących dowolne węzły grafu. Marszrutą nazywany jest dowolny ciąg naprzemienny węzłów i krawędzi, w którym zarówno każdy węzeł jak i krawędź mogą pojawić się dowolną liczbę razy [13].

Macierz sąsiedztwa można wykorzystać dla wyznaczenia minimalnych długości dróg łączących poszczególne wierzchołki grafu oraz jego średnicy stanowiącej największy element zbioru dróg minimalnej długości. Badanie potęg macierzy sąsiedztwa może również posłużyć, co zostało pokazane w artykule, do określenia własności transmisyjnych pierścieni cięciwowych, gdyż obliczone rozkłady marszrut łączące sąsiednie węzły tworzą ciągi liczbowe, które można porównać z rozkładem charakterystycznym dla grafu odniesienia, nazwanego grafem optymalnym.

Jako wprowadzenie do analizy tych rozkładów, w pracy podano twierdzenie określające liczby marszrut występujące pomiędzy dwoma przyległymi węzłami w pierścieniu stopnia 2, czyli dla cyklu Hamiltona. Wykazano, że liczba tych marszrut jest ściśle związana z liczbami tworzącymi ciąg Catalana [12].

Pokazano, że cechą charakterystyczną pierścieni cięciwowych trzeciego stopnia, w których długość cięciwy  $s_2$  jest równa  $w/2$ , są rozkłady marszrut o długości równej nieparzystej liczbie krawędzi. Udowodniono, że liczba marszrut o długości  $l$  łączących sąsiednie węzły będącej nieparzystą wielokrotnością liczby krawędzi:

- leżące na pierścieniu — tworzy ciąg, którego wyrazami są odpowiadające liczbie krawędzi  $l$  zcentralizowane współczynniki trójmianowe (Centered Trinomial Coefficients) [14] występujące w kolumnie  $k = 0$ ;
- poprzez cięciwę — tworzą ciąg, którego wyrazami są odpowiadające liczbie krawędzi  $l$  zcentralizowane współczynniki trójmianowe występujące w kolumnach  $k = 1$  lub  $k = -1$ .
- liczba marszrut, o długości będącej nieparzystą wielokrotnością liczby krawędzi łączących sąsiednie węzły leżące na pierścieniu, tworzy ciąg liczbowy, którego wyrazy są iloczynem długości tych marszrut i odpowiadającej im współczynników występujących w kolumnie  $k = 1$  trójkąta Motzkina [15];
- marszruty o długości będącej parzystą wielokrotnością liczby krawędzi nie występują.

Analizując elementy potęg macierzy sąsiedztwa opisujące rozkłady marszrut w grafach trzeciego stopnia, w których długość cięciwy  $s$  jest mniejsza od  $w/2$ , stwierdzono, iż liczby marszrut o określonej długości, łączących węzły oddalone od siebie o długość jednej krawędzi, tworzą ciągi liczbowe, które można wykorzystać do oceny własności transmisyjnych badanych struktur.

Na podstawie analizy otrzymanych wyników postawiono hipotezę, że obok średnicy oraz średniej długości ścieżki, istotną rolę odgrywa rozkład liczby marszrut określonej długości, który będzie odnoszony do rozkładu charakterystycznego dla grafu idealnego. Im mniej różni się on od rozkładu liczby marszrut wyznaczonego dla grafu optymalnego, tym prawdopodobieństwo odrzucenia realizacji połączenia jest mniejsze.

Dla sprawdzenia prawdziwości tej hipotezy przetestowano szereg pierścieni cięciwowych odnosząc otrzymane wyniki do ich własności transmisyjnych wyznaczonych dzięki badaniom symulacyjnym. Rezultaty te nie zaprzeczyły słuszności tej hipotezy, a na ich podstawie można stwierdzić, iż rozkład marszrut łączących sąsiednie węzły grafu w większym stopniu decyduje o własnościach transmisyjnych pierścieni cięciwowych niż średnica oraz średnia długość drogi w tym grafie. Ponadto stwierdzono, że odgrywa on decydującą rolę w badaniu izomorfizmu analizowanych struktur sieciowych.

*Słowa kluczowe:* system telekomunikacyjny, sieć optyczna, pierścień cięciwowy, macierz sąsiedztwa, własności transmisyjne

A

tra  
ele  
co  
lin  
  
co  
di

# Active Linear Tunable Resistance Element and Application to Feedforward Linearization of CMOS Transconductance Amplifier

STANISŁAW SZCZEPAŃSKI, SŁAWOMIR KOZIEL

*Faculty of Electronics, Telecommunications and Informatics,  
Gdańsk University of Technology, 80-952 Gdańsk, Poland  
e-mail: stanisla@pg.gda.pl, koziel@ue.eti.pg.gda.pl.*

*Otrzymano 2004.03.02  
Autoryzowano 2005.09.10*

In the paper, a novel linear tunable active resistive element using MOS transistors operating in triode region is proposed. Its application to linearization of differential-pair based operational transconductance amplifier (OTA) is described. The linearization concept exploits active-error feedforward technique. SPICE simulation results show improved linearity of the single-input two-output OTA. For the circuit working with a  $\pm 1.25\text{V}$  power supply, total harmonic distortion (THD) at  $0.6\text{V}_{pp}$  is less than 0.35% in comparison to 9.5% without linearization. Moreover, the input voltage range of linear operation is increased. Power consumption of the overall circuit is 0.6mW. The circuit exhibits very good transconductance tuning capability.

*Keywords:* active MOS resistance element, operational transconductance amplifier, feedforward linearization

## 1. INTRODUCTION

Design techniques of grounded and floating resistive elements based on MOS transistors working in non-saturation region are well known in literature [1]-[8]. These elements are widely used in circuit realization of linearized CMOS operational transconductance amplifiers (OTAs) [9], [10]. This makes it possible to obtain improved linearity of amplifiers without degrading speed performance.

In this work, a new circuit realization of linearized CMOS OTA in feedforward configuration is proposed [11]-[16]. The circuit uses, as basic building blocks, simple differential pair transconductors. The linearization follows by employing active-error

feedforward scheme. The error signal is generated using an additional differential pair transistor and a resistor which is assumed to be linear. In the proposed circuit, this resistor is implemented as an active and tunable one, using MOS transistors working in their linear region. This concept requires maintaining constant drain-source voltages of transistors in linear region, which is realized using classical common-mode feedback technique (CMFB).

The paper is organized as follows. In Section 2, a concept of active implementation of tunable floating resistor is described. In Section 3, the simulation results, including tuning capability of the resistor are shown. Section 4 deals with the example of application of this resistive element to feedforward linearization of CMOS OTA. Section 5 concludes the paper.

## 2. ACTIVE LINEAR TUNABLE RESISTANCE ELEMENT

The structure of the proposed active resistor is shown in Fig. 1. Transistors  $Q_1$  and  $Q_2$  are biased in their linear regions. Transistors  $Q_3$  and  $Q_4$ , working in negative feedback loop, act as source followers and allow us to shift voltage at the gates of transistors  $Q_1$  and  $Q_2$ , and, as a consequence, to tune the drain-source voltage of these transistors. This results in tuning the resistance of the whole circuit. We assume that  $Q_3$  and  $Q_4$  are in saturation.

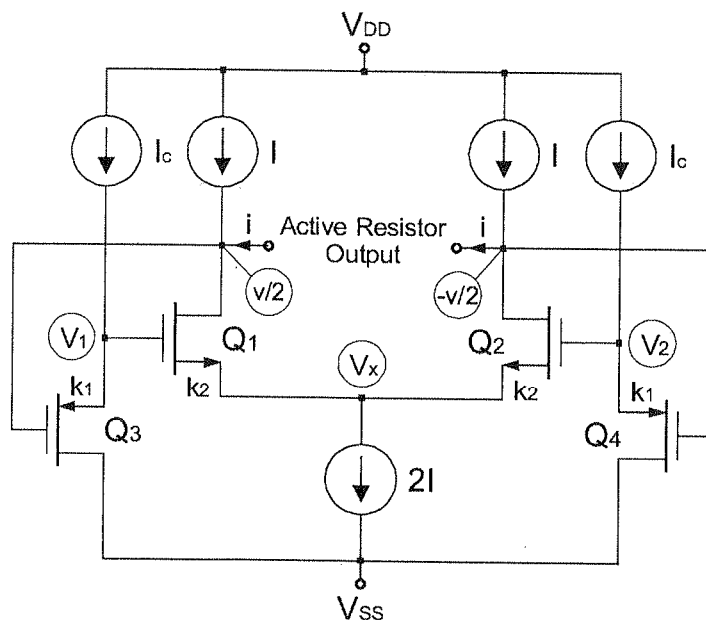


Fig. 1. Simplified circuit structure of proposed active resistor

Rys. 1. Uproszczona struktura rezystora aktywnego



Using square-law models of MOS transistors and the notation introduced in Fig. 1 we can write:

$$V_1 = \sqrt{\frac{I_c}{k_1}} + |V_{Tp}| + \frac{\nu}{2} \quad (1a)$$

$$V_2 = \sqrt{\frac{I_c}{k_1}} + |V_{Tp}| + \frac{\nu}{2} \quad (1b)$$

where  $\nu$  is the incremental voltage induced by the current  $i$ . Drain currents of transistors  $Q_1$  and  $Q_2$  can be written as

$$I_{Q1} = I + i = k_2 \left[ (V_1 - V_x - V_{Tn})(\nu/2 - V_x) - \frac{(\nu/2 - V_x)^2}{2} \right] \quad (2a)$$

$$I_{Q1} = I + i = k_2 \left[ (V_2 - V_x - V_{Tn})(\nu/2 - V_x) - \frac{(\nu/2 - V_x)^2}{2} \right] \quad (2b)$$

Now, it follows from (2a) and (2b) that

$$2i = k_2 \left[ (V_1 - V_x - V_{Tn})(\nu/2 - V_x) - \frac{(\nu/2 - V_x)^2}{2} \right] - \left[ (V_2 - V_x - V_{Tn})(-\nu/2 - V_x) - \frac{(-\nu/2 - V_x)^2}{2} \right] \quad (3)$$

Hence

$$2i = k_2(V - V_x - V_{Tn})\nu \quad (4)$$

where

$$V = \sqrt{\frac{I_c}{k_1}} + |V_{Tp}| \quad (5)$$

Thus, the output resistance of the circuit in Fig. 1 equals

$$R = \frac{\nu}{i} = \frac{2}{k_2(V - V_x - V_{Tn})} \quad (6)$$

Throughout the above considerations we have assumed that voltage  $V_x$  is independent of current  $i$ . However, we should take into account that voltage  $V_x$  depends on the control current  $I_c$ . This dependence can be calculated using the equation for drain current of transistor  $Q_1$  in operating point. We have:

$$I = k_2 \left[ (V - V_x - V_{Tn})(-V_x) - \frac{(-V_x)^2}{2} \right] \quad (7)$$

Using (7) one can calculate  $V_x$ , which is

$$V_x = V - V_{Tn} - \sqrt{(V - V_{Tn})^2 + \frac{2I}{k_2}} \quad (8)$$

Now, substituting (8) into (6), one gets:

$$R = \frac{2}{k_2 \sqrt{(V - V_{Tn})^2 + 2I/k_2}} \quad (9)$$

Eventually, using (5) we obtain the explicit formula for  $R$ :

$$R(I_c) = \frac{2}{k_2 \sqrt{(\sqrt{I_c/k_1} + |V_{Tp}| - V_{Tn})^2 + 2I/k_2}} \quad (10)$$

It is seen from (10) that the tuning range of resistance  $R$  is limited from above by the difference  $|V_{Tp}| - V_{Tn}$  and the biasing current  $I$ . Although the first factor is constant for the given technology, one can increase the range of tuning by reducing the current  $I$ . It can be shown, however, that reduction of the current  $I$  causes degradation of the linearity of the resistance element so a trade-off concerning tuning range and linearity of resistor  $R$  should be established. On the other hand, equation (10) gives no limit of resistance  $R$  tuning range from below. This limit follows, however, from the fact that voltages  $V_1$  and  $V_2$  cannot be larger than supply voltage minus some voltage needed by current sources  $I_c$ .

### 3. SIMULATION RESULTS

In Fig. 2 a circuit implementation of the active tunable resistance element discussed in Section 2 is shown. The active resistor will be used in feedforward path of linearized OTA (see Section 4), so it is required that the signal applied at the differential input of the error-amplifier should be balanced around zero. Due to this and the fact that drain-source voltage of transistors  $Q_1$  and  $Q_2$  should be maintained at low level (so that these transistors are biased in deep triode region), the additional CMFB circuit shown in Fig. 3 has to be used.

The complete circuit in Fig. 2 was designed for the  $0.35 - \mu\text{m}$  AMS process and simulated using SPICE. All p-channel and n-channel transistors have their bulks connected to  $V_{DD}$  and  $V_{SS}$ , respectively. The W/L ratios for transistors in Fig. 2 are: 3/1 for  $Q_{1,2}$ , 2/1 for  $Q_{3,4}$ , 10/1 for  $Q_5, 6, 10, 11$  and 50/1 for  $Q_{7,8,9}$ . Channel length is  $0.5\mu\text{m}$  for all transistors. The circuit was simulated with  $V_{DD} = -V_{SS} = 1.25\text{V}$ .

Fig. 4 shows the tuning characteristics of active resistor in Fig. 2 with biasing current  $I$  as a parameter for  $I = 1, 2, 4, 8$  and  $16\mu\text{A}$ . Fig. 5. shows transfer characteristics of active resistor in Fig. 2 for biasing current  $I = 2\mu\text{A}$ . It follows from the results that resistor in Fig. 2 can be tuned in quite wide range. Note that linearity of resistance is better for low values of  $R$  and that linear range of operation decreases with the increase of  $R$ . This is not a serious drawback, however, because for application in the linearized OTA (see Section 4) wide linear range of active resistor is required only for large transconductance values (see Fig. 15).

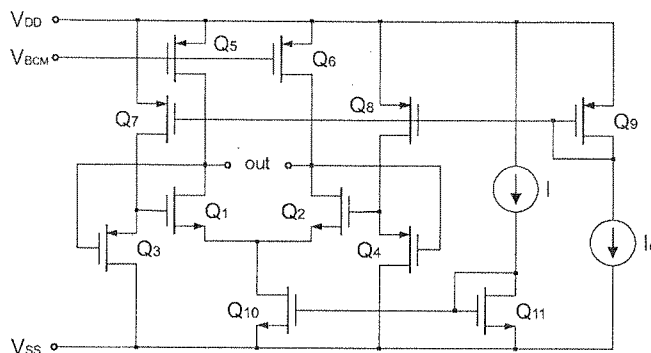


Fig. 2. Complete schematic diagram of proposed active resistor

Rys. 2. Kompletny schemat rezystora aktywnego

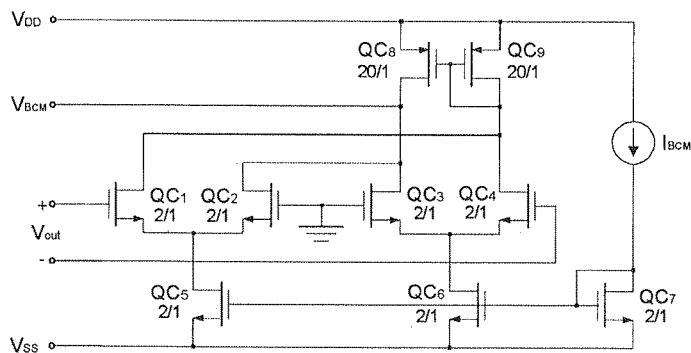
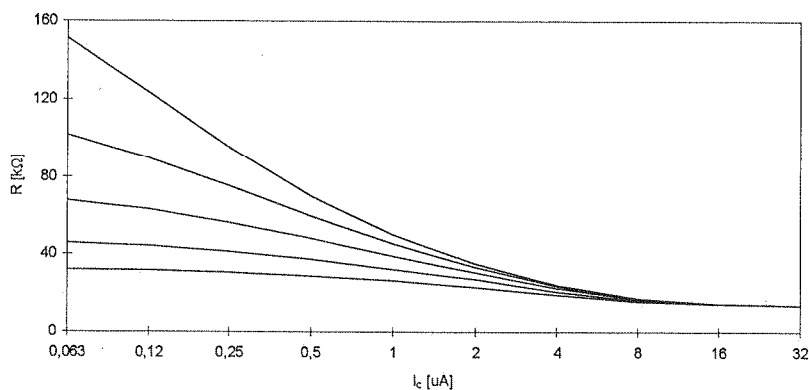


Fig. 3. Common-mode feedback circuit for circuit in Fig.2

Rys. 3. Układ stabilizacji składowej stałej napięcia wyjściowego dla układu z Rys.2

Fig. 4. Tuning characteristics of active resistor in Fig.2 with biasing current  $I$  as a parameterRys. 4. Charakterystyka przestrajania rezystora aktywnego z Rys.2 z prądem  $I$  jako parametrem

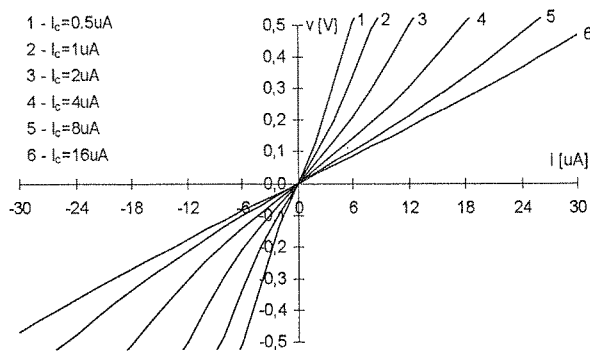


Fig. 5. Transfer characteristics of active resistor in Fig.2 for biasing current  $I = 2\mu\text{A}$

Rys. 5. Charakterystyki przejściowe rezystora aktywnego z Rys.2. dla prądu  $I = 2\mu\text{A}$

#### 4. APPLICATION EXAMPLE — LINEARIZATION OF CMOS OTA

For the purpose of illustration we will consider the feedforward linearization technique which requires linear reference resistor. We start from recalling some basic facts concerning power series modeling of nonlinear transfer characteristic of transconductors. Let  $i_G$  denotes the output current of the transconductor, while  $v_{IN}$  is the differential input voltage of the transconductor as shown in Fig. 6. Then we have

$$i_G(v_{IN}) = \sum_{n=1}^{\infty} g_n v_{IN}^n(t) = G(v_{IN}) \quad (11)$$

where coefficients  $g_n$  are defined as

$$g_n = \frac{1}{n!} \left. \frac{d^n G(v_{IN})}{dv_{IN}^n} \right|_{v_{IN}=0} \quad (12)$$

By definition, coefficient  $g_1$  is the transconductance  $g_m$  of the amplifier.

Consider the simple CMOS differential pair transconductor shown in Fig. 7. It can be shown, using square-law MOS transistor modeling, (e.g. [17]) that its normalized transfer characteristic around zero is:

$$i_G(x) = 2I_S x \sqrt{1 - x^2} \quad (13)$$

where  $x$  is a normalized input voltage defined as  $x = v_{IN}/2(V_{GS} - V_T)$ , with  $v_{IN}$  being a differential input voltage,  $V_{GS}$  and  $V_T$  — gate-source DC voltage and threshold voltage, respectively;  $I_S$  is the biasing current of the differential pair. Actually, formula (13) is valid for  $|x| \leq \sqrt{2}/2$ . For larger  $x$  the transfer characteristic saturates. The corresponding power series expansion is of the form:

$$i_G(x) = 2I_S \left( x - \frac{1}{2}x^3 - \frac{1}{8}x^5 - \frac{1}{16}x^7 - \frac{1}{128}x^9 \dots \right) \quad (14)$$

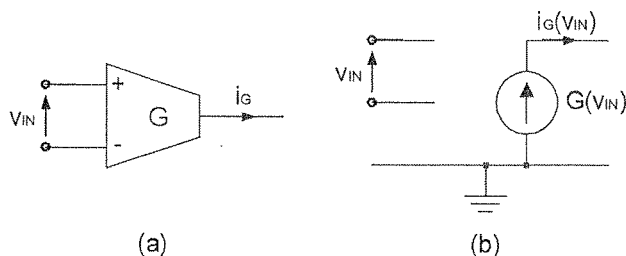


Fig. 6. Nonlinear model of transconductance element: symbolic representation (a), AC-equivalent model (b)

Rys. 6. Nieliniowy model elementu transkonduktancyjnego: reprezentacja symboliczna (a), odpowiadający model zmiennoprądowy (b)

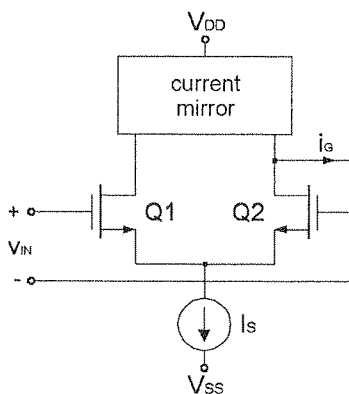


Fig. 7. Simple CMOS differential pair transconductor

Rys. 7. Prosty transkondaktor oparty na parze różnicowej CMOS

Fig. 8. shows the concept of transconductance amplifier linearization based on active-error feedforward method. All amplifiers  $G^{<1>}$ ,  $G^{<2>}$ ,  $G^{<3>}$ , modeled as in Fig. 6, are assumed to be identical. Their transfer characteristics are described by the power series expansion (11). Moreover, it is assumed that resistor  $R$  in Fig. 8 is linear and equal to  $1/g_m$ . In practice, e.g. in integrated circuit implementations some technologies offer high resistive poly which can be used to realize resistor  $R$ . Alternatively, such a resistor can be treated as an external (discrete) element. In this work, resistor  $R$  will be realized as an active element described in Section 2.

Using (11), the output current  $i_{OUT}$  of the overall circuit in Fig. 8. can be written as follows:

$$i_{OUT}(t) = \sum_{n=1}^{\infty} g_n [v_{IN}(t)]^n + \sum_{n=1}^{\infty} g_n [v_{IN}(t) - v_R(t)]^n \quad (15)$$

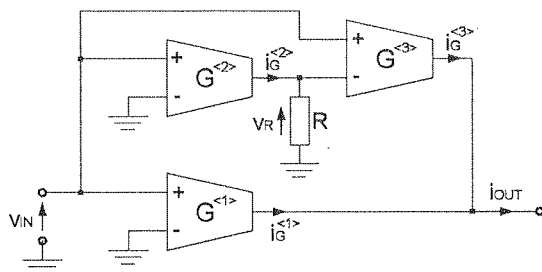


Fig. 8. Three-block feedforward transconductance amplifier

Rys. 8. Trzybłokowy wzmacniacz transkonduktancyjny ze sprzężeniem typu „feedforward”

where

$$v_R(t) = g_1^{-1} \sum_{n=1}^{\infty} g_n [v_{IN}(t)]^n \quad (16)$$

This means that the voltage at the input of the transconductor  $G^{<3>}$  (working as an error amplifier) equals  $v_{IN}(t) - v_R(t) = v_{IN}(t) g_1^{-1} \sum_{n=1}^{\infty} g_n [v_{IN}(t)]^n = -g_1^{-1} \sum_{n=2}^{\infty} g_n [v_{IN}(t)]^n$ .

Hence, we obtain

$$i_{OUT}(t) = \sum_{n=1}^{\infty} g_n [v_{IN}(t)]^n + \sum_{n=1}^{\infty} g_n \left[ -g_1^{-1} \sum_{k=2}^{\infty} g_k [v_{IN}(t)]^k \right]^n \quad (17)$$

Normally,  $v_{IN}(t) - v_R(t)$  is much smaller than the input voltage of transconductors  $G^{<1>}$  and  $G^{<2>}$ , which allows us to neglect the higher order terms in the output current of  $G^{<3>}$ . This leads to the following approximation:

$$i_{OUT}(t) \cong \sum_{n=1}^{\infty} g_n [v_{IN}(t)]^n - \sum_{n=2}^{\infty} g_n [v_{IN}(t)]^n = g_1 v_{IN}(t) \quad (18)$$

which shows the perfect cancellation of nonlinearities of the overall transconductance amplifier in Fig. 8.

One can calculate THD for both original and linearized circuit assuming the transfer characteristic (13) for all transconductors (in particular, we no longer neglect higher order terms in the output current of  $G^{<3>}$  as in (18)). The results of numerical calculations are presented in Figs. 9 and 10. Fig. 9 shows theoretical THD characteristics for the considered circuits. Fig. 10 shows theoretical transconductance characteristics. It is worth noting that using the active-error feedforward technique one can obtain not only significant reduction of THD but also considerable increase of linear range of operation (recall that the transfer characteristic for differential pair transconductor saturates for  $x \approx 0.7$ ; for linearized circuit it happens for  $x \approx 1.2$ ).

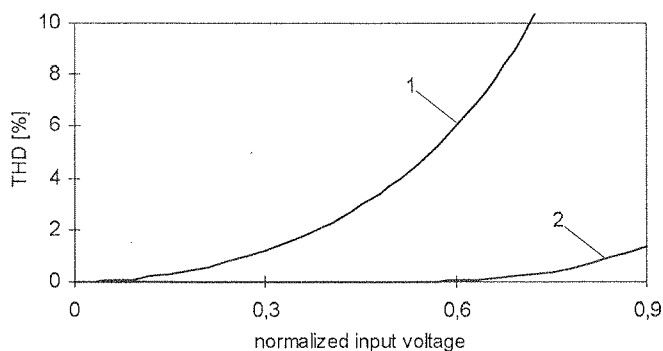


Fig. 9. Theoretical THD characteristics for simple differential pair transconductor (1), and linearized transconductor (2)

Rys. 9. Teoretyczne charakterystyki THD dla prostego transkonduktora (1), oraz ranskonduktora linearyzowanego (2)

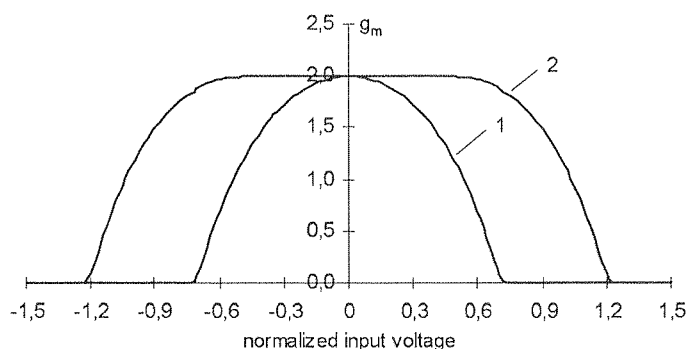


Fig. 10. Theoretical transconductance characteristics for simple differential pair transconductor (1), and linearized transconductor (2)

Rys. 10. Teoretyczne charakterystyki transkonduktancji dla prostego transkonduktora (1), oraz transkonduktora linearyzowanego (2)

In Fig. 11 a circuit implementation of the active-error feedforward linearization concept in Fig. 8 is shown. The common mode feedback circuit (CMFB) is shown in Fig. 12. Note that the circuit in Fig. 11 is a differential-input two-output OTA, which follows from the fact that such a configuration is more suitable for filtering applications. Thus, it is a slight modification of the concept presented in Fig. 8. Transistors  $Q_{1,2,7,8}$  form classical differential source-coupled pairs with current sink realized by transistor  $Q_{23}$ . Actually, the pair  $Q_1, Q_2$  implements two-output counterpart of transconductor  $G^{<1>}$  in Fig. 8. Transistors  $Q_7, Q_8$  implement the counterpart of transconductor  $G^{<2>}$  loaded by resistor  $1/g_m$ . Differential pairs  $Q_3, Q_4$  and  $Q_5, Q_6$  with current sinks  $Q_{22}$  and  $Q_{24}$ , respectively, realize error amplifiers corresponding to  $G^{<3>}$  in Fig. 8. The transconductors have common current sources realized by transistors  $Q_{9-12,17,18}$  and

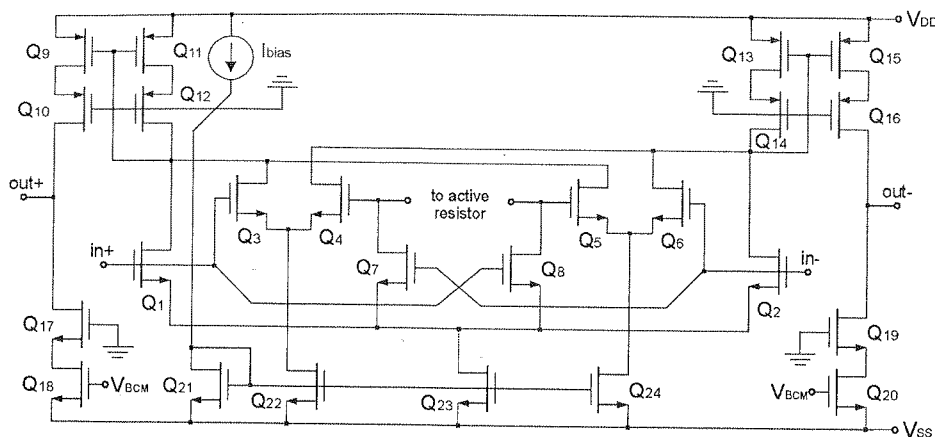


Fig. 11. Complete diagram of the linearized CMOS OTA

Rys. 11. Kompletny schemat linearyzowanego wzmacniacza transkonduktancyjnego CMOS

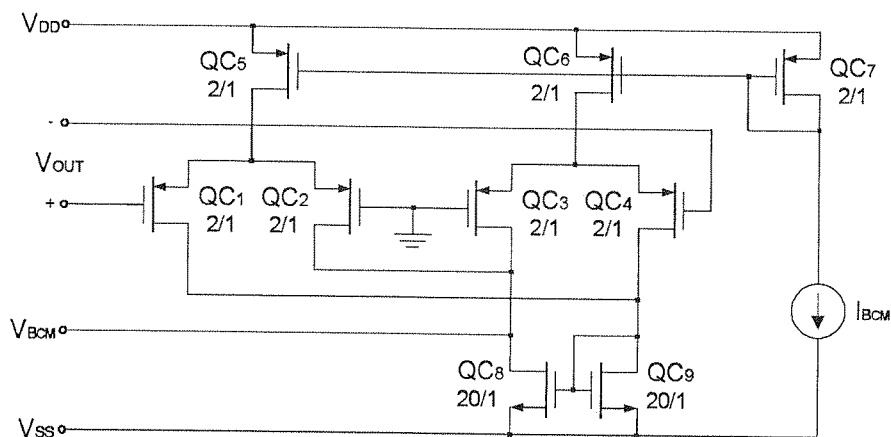


Fig. 12. Common-mode feedback circuit for circuit in Fig. 11

Rys. 12. Układ stabilizacji składowej stałej napięcia wyjściowego dla układu z Rys. 11

Q13–16, 19, 20. Note that in order to change the transconductance of the circuit in Fig. 11, the bias current  $I_{bias}$  and the value of active resistor have to be adjusted simultaneously.

The complete circuit in Fig. 11 was designed for the  $0.35\text{ }\mu\text{m}$  AMS process and simulated using SPICE. All p-channel and n-channel transistors have their bulks connected to  $V_{DD}$  and  $V_{SS}$ , respectively. The W/L ratios for transistors in Fig. 11 are: 4/1 for Q1–8, 30/1 for Q9–16, 18, 20–22, 24, 60/1 for Q17, 19, 23 and 15/1 for Q28. Channel length is  $1\text{ }\mu\text{m}$  for all transistors. The bias current was set to  $I_{bias} = 24\text{ }\mu\text{A}$ ; the remaining currents are:  $I = 4\text{ }\mu\text{A}$ , and  $I_c = 5\text{ }\mu\text{A}$ . The circuit was simulated with  $V_{DD} = -V_{SS} = 1.25\text{V}$ . The power consumption of the circuit is about  $0.6\text{mW}$  (including CMFB).



Fig. 13 shows the simulated transconductance characteristic of the circuit in Fig. 11 and the reference simple differential pair transconductor in Fig. 7, respectively. It is seen that the improved linearity of overall transconductance element is obtained without deteriorating the transconductance of the circuit. Moreover, we can observe a significant increase of the linear input voltage range for the linearized circuit.

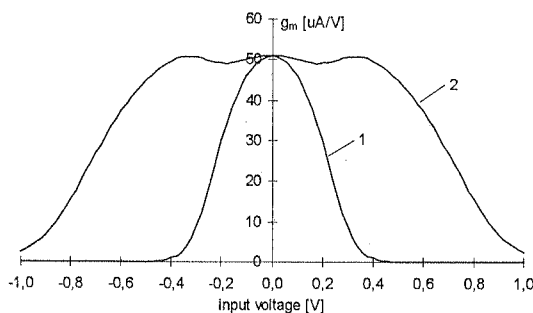


Fig. 13. SPICE simulated transconductance characteristics of the circuit in Fig.11: without linearization (1), and with linearization (2)

Rys. 13. Symulowane charakterystyki transkonduktancji dla układu z Rys.11: bez linearyzacji (1), z linearyzacją (2)

In order to have a quantitative measure of linearity improvement, the total harmonic distortion has been calculated for the circuit in Fig. 11 assuming 1MHz sine wave input. The THD characteristics of the circuit with and without linearization are shown in Fig. 14. We can observe a big difference between both curves in Fig. 14. For example, THD at  $0.6V_{pp}$  input signal for linearized circuit is less than 0.35% while THD for the circuit without linearization is about 9.5%. For input signal  $1.0V_{pp}$  the figure is 0.4% and 22%, respectively.

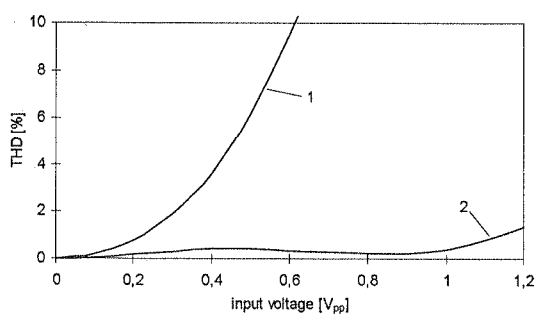


Fig. 14. SPICE simulated THD characteristics of the circuit in Fig.11 with 1MHz sine wave: without linearization (1), and with linearization (2)

Rys. 14. Symulowane charakterystyki THD dla układu z Rys.11 dla pobudzenia sygnałem harmonicznym o częstotliwości 1MHz: bez linearyzacji (1), z linearyzacją (2)

It turns out that the OTA circuit in Fig. 11 has very good tuning capability. Fig. 14 shows the family of transconductance characteristics obtained for  $I = 2\mu\text{A}$  and  $I_{\text{bias}}$  varying from  $2.4$  to  $24\mu\text{A}$  (respective values of  $I_c$  are  $0.1$  to  $5.4\mu\text{A}$ ).

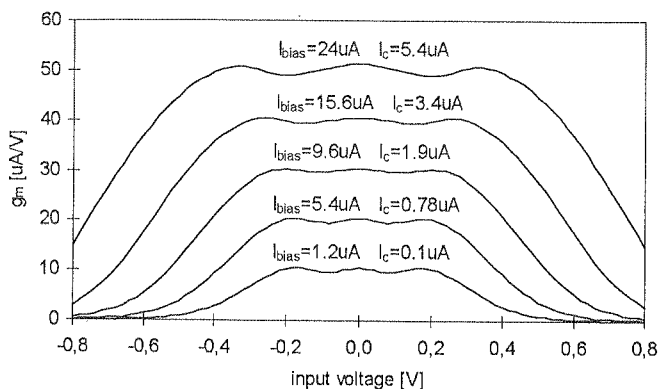


Fig. 15. Transconductance tuning capability for OTA in Fig.11

Rys. 15. Charakterystyka przestrajania układu z Rys.11

## 5. CONCLUSIONS

A novel tunable active resistance element based on MOS transistors working in triode region has been described. The tuning characteristic of the element has been derived using the standard square-law models of MOS transistors. Simulation results confirmed good linearity and tuning capability of the resistor. As an example, the resistance element has been applied in the linearized CMOS OTA. The complete linearized OTA in single-input structure has been simulated via SPICE using the  $0.35\text{-}\mu\text{m}$  AMS process. For power supply  $\pm 1.25\text{V}$ , total harmonic distortion at  $0.6\text{V}_{\text{pp}}$  is less than  $0.35\%$ . The obtained simulation results confirm that the linearity of the overall transconductance element is significantly improved in comparison to the simple differential pair transconductor. Moreover, a significant increase of the linear input voltage range for the linearized circuit was observed. The transconductance of the OTA can be adjusted by changing its bias current and the control current of the active resistor.

## 6. REFERENCES

1. M. Banu, Y. Tsividis: *Floating voltage-controlled resistors in CMOS technology*. Electron. Lett., Vol. 18, 1982, pp. 678-679.
2. R. Gregorian, G. C. Temes: *Analog MOS integrated circuits for signal processing*. John Wiley, New York, 1986.

3. G. Wilson, P. K. Chan: *Novel voltage-controlled grounded resistor*. Electron. Lett., Vol. 25, 1989, pp. 1725-1726.
4. J. N. Babanezhad, G. C. Temes: *A linear NMOS depletion resistor and its application in an integrated amplifier*. IEEE J. Solid-State Circuits, Vol. SC-19, 1984, pp. 932-938.
5. Z. Wang: *Novel voltage-controlled grounded resistor*. Electron. Lett., Vol. 26, 1990, pp. 1711-1712.
6. Z. Wang: *Current-controlled linear MOS earthed and floating resistors and their application*. IEE Proc., Vol. 137, No. 6, 1990, pp. 479-481.
7. M. Steyaert, J. Silva-Martinez: *High frequency saturated CMOS floating resistor for fully-differential analogue signal processors*. Electron. Lett., Vol. 27, 1991, pp. 1609-1611.
8. Z. Wang, W. Guggenbuhl: *A Voltage-Controllable Linear MOS Transconductor Using Bias Offset Technique*. IEEE J. Solid-State Circuits, Vol. 25, No. 1, 1990, pp. 315-317.
9. F. Krummenacher, N. Joehl: *A 4-MHz CMOS Continuous-Time Filter with On-Chip Automatic Tuning*. IEEE J. Solid-State Circuits, Vol. 23, 1988, pp. 750-758.
10. J. L. Peacock: *CMOS Triode Transconductor for Continuous-Time Active Integrated Filters*. Electron. Lett., Vol. 21, No. 18, 1985, pp. 817-818.
11. R. G. Meyer, R. Eschenbach, W. Edgerley: *A Wide-Band Feedforward Amplifier*. IEEE J. Solid-State Circuits, Vol. SC-9, No. 6, 1974, pp. 422-428.
12. S. Szczepanski, Z. P. Tomaszewski: *Linearization Technique Using the Mixed Feedforward-Feedback Concept*. in Proc. European Conference on Circuit Theory and Design, 1980, ECCTD, Vol.1, pp. 214-219.
13. S. Narahashi, T. Nojima: *Extremely low-distortion multi-carrier amplifier self-adjusting feedforward amplifier*. Proc. of IEEE Int. Communications Conf., 1991, pp. 1485-1490.
14. J. K. Cavers: *Adaptation Behavior of a Feedforward Amplifier Linearizer*. IEEE Trans. Vehicular Tech., vol. 44, No. 1, 1995, pp. 31-40.
15. E. E. Eid, F. M. Ghannouchi, F. Beaugard: *Optimal Feedforward Linearization System Design*. Microwave Journal, Vol. 38, No. 11, 1995, pp. 78-86.
16. P. B. Kenington, D. W. Bennett: *Linear distortion correction using a feedforward system*. IEEE Trans. on Vehicular Tech., vol. 45, No. 1, 1996, pp. 74-81.
17. P. Wambacq, W. Sansen: *Distortion Analysis of Analog Integrated Circuits*. Kluwer Academic Publishers, 1998.

S. SZCZEPAŃSKI, S. KOZIEL

AKTYWNY PRZESTRAJALNY REZYSTOR LINIOWY I JEGO ZASTOSOWANIE DO  
LINEARYZACJI WZMACNIACZA TRANSKONDUKTANCYJNEGO CMOS  
REALIZOWANEGO W KONFIGURACJI „FEEDFORWARD”

Streszczenie

W pracy przedstawiono koncepcję układową przestrajalnego rezystora liniowego MOS wykorzystującego tranzystory pracujące w zakresie triodowym. Opracowana struktura, jak wykazały symulacje komputerowe, charakteryzuje się dobrymi właściwościami zarówno jeżeli chodzi o zakres przestrajania jak i liniowość charakterystyk przejściowych. Pozwoliło to efektywnie wykorzystać prezentowany element do linearyzacji operacyjnego wzmacniacza transkonduktancyjnego CMOS, którego struktura opiera się na prostych transkonduktorach realizowanych za pomocą par różnicowych. Linearyzacja charakterystyki przejściowej układu następuje dzięki zastosowaniu w ścieżce „feedforward” wzmacniacza błęd.

Wzmacniacz ten sterowany jest sygnałem będącym różnicą pobudzenia układu oraz sygnału wyjściowego podstawowego (nieliniowego) transkonduktora przetworzonego do postaci napięciowej. Sygnał wyjściowy wzmacniacza błędu zostaje następnie odjęty od sygnału wyjściowego wzmacniacza toru głównego.

Przykład wzmacniacza pracujący zgodnie z opisaną wyżej koncepcją zaprojektowano z uwzględnieniem parametrów technologii  $0.35\mu\text{m}$  AMS dla napięcia zasilania  $\pm 1.25\text{V}$ . Wyniki symulacji komputerowej pokazują, że współczynnik zawartości harmoniczných (THD) dla napięcia wejściowego  $0.6\text{V}_{\text{pp}}$  jest mniejszy niż  $0.35\%$  w porównaniu do  $9.5\%$  otrzymanych w przypadku układu nielinearyzowanego. Ponadto, układ linearyzowany wykazuje poszerzenie zakresu liniowej pracy w porównaniu do układu podstawowego transkonduktora. Dzięki zastosowaniu w torze wzmacniacza błędu rezystora aktywnego możliwe jest przestrajanie, w szerokim zakresie, transkonduktancji układu. Pobór mocy układu wynosi zaledwie  $0.6\text{mW}$ , co czyni prezentowany układ atrakcyjnym dla wielu zastosowań niskomocowych, np. w radiokomunikacji bezprzewodowej oraz w filtrach aktywnych o małych zniekształceniach nieliniowych.

**Słowa kluczowe:** aktywny element rezystancyjny MOS, operacyjny wzmacniacz transkonduktancyjny, linearyzacja typu „feedforward”

## Realizacja splotów w formatach mieszanych z wykorzystaniem operacji przesunięcia

WŁODZIMIERZ POGRIBNY, BEATA MARCINIAK

*Instytut Telekomunikacji, Akademia Techniczno-Rolnicza  
Al. Prof. S. Kaliskiego 7, 85-796 Bydgoszcz  
pohry@atr.bydgoszcz.pl  
Beata.Marciniak@atr.bydgoszcz.pl*

*Otrzymano 2004. 06.15  
Autoryzowano 2004.11.04*

Wysoka rozdzielczość i szybkość filtracji mogą być osiągnięte dzięki zastosowaniu w operacjach splotów formatów mieszanych DM-PCM, w których sygnał wejściowy jest przedstawiony w formacie modulacji delta (DM) a współczynniki wagowe charakterystyki impulsowej w formacie PCM. Wiadomo, że wykorzystanie modulacji DPCM czy adaptacyjnej ADPCM, jako popularnych rodzajów DM, w filtracji cyfrowej pozwala na uzyskanie znacznie lepszej rozdzielczości w porównaniu z innymi rodzajami DM, ale wymaga wykonania operacji na liczbach wielobitowych. Aby uniknąć tej niedogodności w pracy zaproponowano aby kroki modulacji DPCM syntezować z kroków zmodyfikowanych DPCM (MDPCM), w których przyjęto, że kolejne kroki kwantyzacji są proporcjonalne do potęg liczby 2. Takie rozwiązanie pozwala na całkowite zastąpienie operacji mnożenia operacją przesunięcia bitów odpowiednich słów kodowych, co prowadzi do zwiększenia szybkości filtracji i pozwala na obliczenie poszczególnych składników splotu w czasie jednego taktu pracy procesora. Metoda ta może być efektywnie zrealizowana za pomocą układów programowalnych (np. FPGA - ang. Field Programmable Gate Array), pozwalających na uproszczenie struktury projektowanego filtru, zwiększenie jego niezawodności, obniżenie kosztów wytwarzania oraz gabarytów.

Celem pracy jest zwiększenie rozdzielczości i jednocześnie szybkości filtracji w oparciu o sploty w formatach mieszanych np. syntetyczna DPCM wraz z PCM (SDPCM-PCM) i zaproponowanie odpowiednich struktur procesorów specjalizowanych. Otrzymane wyniki badań symulacyjnych wskazują na celowość wykorzystania takich algorytmów w procesorach specjalizowanych do filtracji cyfrowej.

*Słowa kluczowe:* filtracja cyfrowa, modulacja delta

## 1. WPROWADZENIE

Szeroko wykorzystywana w telekomunikacji filtracja cyfrowa (FC) [2,5,6,7], najczęściej jest realizowana przez wielobitowe filtry PCM (ang. Pulse Code Modulation). Przyjęcie takiego rozwiązania wymusza wykonywanie operacji matematycznych na liczbach wielobitowych, w szczególności mnożenia. Dodatkowo, rozdzielczość i szybkość działania filtrów PCM są w różny sposób zależne od długości słowa kodowego zarówno sygnału wejściowego jak też charakterystyki impulsowej filtru (ChI). Format PCM-PCM oznacza, że słowa kodowe próbek sygnału wejściowego oraz współczynników ChI przedstawione są w formacie PCM. Charakterystyce impulsowej odpowiada, w dziedzinie częstotliwości, charakterystyka amplitudowo-częstotliwościowa (ACH) filtru. Dlatego spotykany w literaturze termin „odpowiedź impulsowa”, zdaniem autorów, w mniejszym stopniu odpowiada kontekstowi tej pracy.

Zwiększenie szybkości działania filtracji przy zadanej rozdzielczości można osiągnąć przez zastosowanie mieszanych algorytmów filtracji, w których sygnał wejściowy przedstawiony jest w formacie różnicowym, zaś współczynniki wagowe ChI w formacie PCM. Do formatów różnicowych zalicza się zarówno format  $\nabla$ PCM jak też różne rodzaje modulacji delta (format DM). Kodowanie sygnału za pomocą kodera  $\nabla$ PCM polega na bezpośrednim kodowaniu różnic typu  $\nabla x_i = x_i - x_{i-1}$ , natomiast, w modulacji delta, różnice kodowane są w sposób pośredni, przy zastosowaniu określonego zbioru kroków kwantyzacji oraz predykcji. Ilość kroków, ich wartości oraz sposób predykcji zmieniają się w zależności od typu modulacji. Jednym z najprostszych rodzajów modulacji delta jest jednobitowa, liniowa modulacja delta (LDM — ang. Linear Delta Modulation), która przez niektórych autorów nazywana jest w skrócie DM [4,5]. Jest ona najstarszym typem modulacji delta [10], której wynalezienie w 1947 roku przyczyniło się do powstania wielu jej odmian [2]. Obecnie LDM najczęściej jest wykorzystywana do porównywania wyników otrzymanych w procesie symulacji.

Zastosowanie tak rozpowszechnionego rodzaju DM jakim jest DPCM do kodowania sygnału wejściowego w FC pracujących w formatach mieszanych, pozwala przy tej samej długości słów wejściowych, na uzyskanie większej rozdzielczości niż przy filtracji w formacie PCM-PCM. Bezpośrednie wykorzystanie wielobitowej DPCM prowadzi do wykonywania w splotach operacji matematycznych na liczbach wielobitowych, co powoduje zmniejszenie szybkości działania filtru. W celu zwiększenia szybkości działania proponuje się syntezę klasycznej DPCM z dwóch lub więcej MDPCM. Dysponuje ona krokami kwantyzacji o wielkościach proporcjonalnych do kolejnych potęg liczby 2. Zaproponowane rozwiązanie pozwala na zamianę operacji mnożenia wykorzystywanych w funkcji splotu na operacje przesunięcia kodu mnożnika o odpowiednią liczbę pozycji. Zastosowanie takiego rozwiązania pozwala na zaprojektowanie szybkich filtrów, które można w prosty sposób zaimplementować w procesorach specjalizowanych.

Celem pracy jest zwiększenie rozdzielczości i jednocześnie szybkości działania filtracji w oparciu o sploty w formatach mieszanych np. syntetyczna DPCM wraz

z PCM (format SDPCM-PCM) i zaproponowanie odpowiednich struktur procesorów specjalizowanych.

## 2. PODSTAWOWE ALGORYTMY FILTRACJI

### 2.1. FORMAT PCM

Filtrację cyfrową opisuje operacja splotu, która w formacie PCM-PCM jest zdefiniowana następująco:

$$y_n = \sum_{m=0}^{M-1} x_{n-m} h_m \quad (1)$$

gdzie:  $M$  – ilość współczynników wagowych charakterystyki impulsowej filtru w formacie PCM (tak zwana „długość” filtru — ang. Filter Length),  $n$  – numer kolejnej próbki sygnału wyjściowego,  $\{y_n\}$  — sygnał na wyjściu filtru cyfrowego,  $\{x_n\}$  — sygnał wejściowy,  $\{h_m\}_{m=0}^{M-1}$  – współczynniki wagowe charakterystyki impulsowej, indeks  $m$  określa numer kanału filtru transwersalnego, w którym realizowane są iloczyny  $x_{n-m} h_m$ .

W powyższym równaniu splotu (1), zarówno sygnał wejściowy jak też współczynniki wagowe ChI są przedstawione w formacie PCM.

### 2.2. FORMATY MIESZANE

Aby przedstawić sygnał wejściowy w formacie różnicowym, skorzystano z różnic wzrastających:

$$\begin{aligned} x_n - x_{n-1} &= \nabla x_n; & \forall x_i, x_{i-1} = 0, i < 0 \\ x_n &= \nabla x_n + x_{n-1} & \text{czyli} \quad x_n = \sum_{i=0}^n \nabla x_i \end{aligned} \quad (2)$$

gdzie:  $\nabla x_n$  — wzrastająca różnica,  $x_n, x_{n-1}$  — próbki sygnału wejściowego. Biorąc pod uwagę warunki początkowe, ze wzoru (2) można zapisać:

$$x_0 - x_{-1} = \nabla x_0, \quad \text{czyli} \quad x_0 = \nabla x_0 \quad (3)$$

gdzie:  $x_0$  — pierwsza wartość próbki sygnału wejściowego w formacie PCM. Podstawiając (2) do (1) otrzymujemy wyrażenie (4) opisujące splot w mieszanym formacie  $\nabla$  PCM-PCM:

$$y_n = \sum_{i=0}^n \sum_{m=0}^{M-1} \nabla x_{i-m} h_m \quad (4)$$

gdzie:  $\{y_n\}$  — sygnał na wyjściu filtru cyfrowego,  $\{h_m\}_{m=0}^{M-1}$  — współczynniki wagowe charakterystyki impulsowej.

Rekurencyjne równanie różnicowe jest wyrażone wzorem (5):

$$y_n = y_{n-1} + \nabla y_n \quad (5)$$

skąd przy warunkach początkowych  $\forall y_i = 0, i < 0$  otrzymano:

$$y_0 = y_{-1} + \nabla y_0 = \nabla y_0, \quad y_n = \sum_{i=0}^n \nabla y_i = y_0 + \sum_{i=1}^n \nabla y_i \quad (6)$$

Podstawiając (5) do (6) powstaje wyrażenie opisujące rekurencyjny spłot filtru pracującego w formacie mieszanym  $\nabla$  PCM-PCM:

$$y_n = y_{n-1} + \sum_{m=0}^{M-1} \nabla x_{n-m} h_m \quad (7)$$

Zastosowanie kodów DM w przedstawionych powyżej spłotach, wymaga ustalenia parametrów modulacji delta. Proces wyboru parametrów został opisany w pracach [2,3,9]. Korzystając ze wzorów (2) i (4), przy założeniu, że nie występuje przeciążenie kodera DM wywołane stromością sygnału wejściowego przyjmujemy, że  $\nabla x_i \approx s_i^{(x)}$  oraz  $s_0 \approx x_0$ , gdzie:  $\{s_i\}$  — kroki kwantowania w formacie DM (kody DM), można zapisać, że  $x_n \approx \sum_{i=0}^n s_i^{(x)}$ . W związku z powyższym powstają spłoty mieszane: akumulacyjny DM-PCM (8) oraz rekurencyjny (9).

$$y_n = \sum_{i=0}^n \sum_{m=0}^{M-1} s_{i-m}^{(x)} h_m \quad (8)$$

$$y_n = y_{n-1} + \sum_{m=0}^{M-1} s_{n-m}^{(x)} h_m \quad (9)$$

Spłot (9) został wcześniej zaprezentowany w pracy [8], w której Autorzy do uzyskania spłotu LDM-PCM posłużyli się inną metodą.

W przedstawionych niżej rozważaniach przyjęto, że wszystkie kroki zostały zapisane w kodzie pozycyjnym, co można przedstawić następująco:

$$s_n^{(x)} = \text{sgn}(s_n^{(x)}) \varepsilon |s_n^{(x)}|; \quad |s_n^{(x)}| = \sum_{r=0}^{c-1} B_r 2^r \quad \forall B \in \{0, 1\} \quad (10)$$

gdzie:  $\text{sgn}(s_n^{(x)})$  — znak kroku DM, któremu przyporządkowano oddzielny bit znaku,  $\varepsilon$  — minimalny, niezerowy krok, stały dla DPCM oraz zmienny dla ADPCM,  $|s_n^{(x)}|$  — moduł kroku DM,  $c$  — długość słowa modułu.

Kroki kwantyzacji koderów DM dobierano następująco:



- dla kodera DPCM z zerowym krokiem:

$$\forall \varepsilon |s| \in \{0, \varepsilon, 2\varepsilon, 3\varepsilon, \dots, \varepsilon(2^c - 1)\} \quad (11)$$

gdzie:  $c$  – ilość bitów modułu słowa kodowego,  $c = 0, 1, 2, \dots$

Ogólna liczba kroków kodera wynosi:  $2^{c+1} - 1$ .

- dla kodera MDPCM z zerowym krokiem:

$$\forall \varepsilon |s| \in \{0, \varepsilon, 2\varepsilon, 4\varepsilon, 8\varepsilon, 16\varepsilon, \dots, \varepsilon 2^{2^c - 1}\} \quad (12)$$

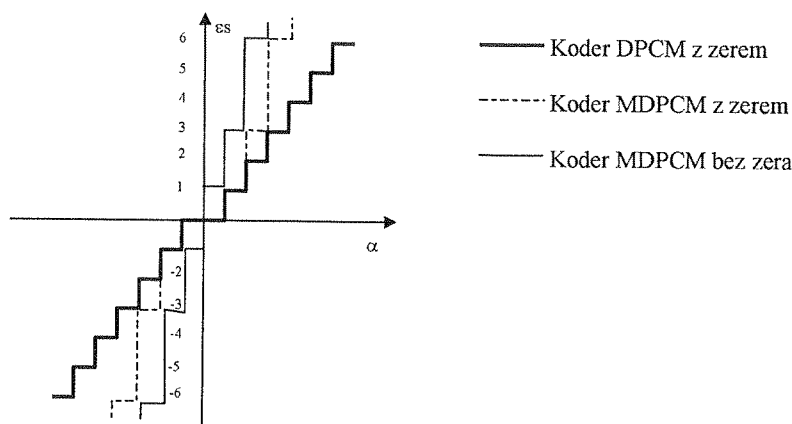
Ogólna liczba kroków kodera wynosi:  $2^{c+1} - 1$ .

- dla kodera MDPCM bez zerowego kroku:

$$\forall \varepsilon |s| \in \{\varepsilon, 2\varepsilon, 4\varepsilon, 8\varepsilon, 16\varepsilon, \dots, \varepsilon 2^{2^c - 1}\} \quad (13)$$

Ogólna liczba kroków kodera wynosi:  $2^{c+1}$ .

Na rys. 1 przedstawiono charakterystyki koderów, których zbiory kroków kwantowania opisano wyrażeniami: (14), (15), (16). Zastosowanie kodera zawierającego wartość zero powoduje zmniejszenie szumów kwantyzacji.



Rys. 1. Charakterystyki kodowania opisanych koderów

Fig. 1. Coding characteristics of described coders

Jak łatwo zauważyć, zbiór kroków MDPCM znacznie różni się od zbioru kroków klasycznej DPCM. Synteza kroków SDPCM może być przeprowadzona różnymi metodami co pokazano w tabeli 1. Przy syntezie użyto dwóch lub trzech kodów MDPCM do otrzymania każdego kroku SDPCM. Takie rozwiązanie powoduje jednocześnie przesunięcie kodu odpowiedniego współczynnika wagowego we wszystkich układach SHIFT tego kanału (rys. 9). W ten sposób w  $m$ -tym kanale filtra otrzymywany jest przy kroku  $s_{n-m}$  iloczyn  $s_{n-m}h_m$ .

W tabeli 1 przedstawiono przykład syntezy 5-bitowego DPCM (bit znaku i 4 bity modułu). W opcji 1, syntezę przeprowadzono z dwóch koderów MDPCM, o krokach

Tabela 1

Sposoby syntezy DPCM  
Ways of DPCM synthesis

| Moduł<br>kroków<br>DPCM | Opcja 1                            |                           | Opcja 2                   |                           |                           | Opcja 3         |                    |                     |
|-------------------------|------------------------------------|---------------------------|---------------------------|---------------------------|---------------------------|-----------------|--------------------|---------------------|
|                         | MDPCM1                             | MDPCM2                    | MDPCM1                    | MDPCM2                    | MDPCM3                    | MDPCM1          | MDPCM2             | MDPCM3              |
|                         | {0, ±ε,<br>±2ε, ±4ε,<br>±8ε, ±16ε} | {0, ±ε, ±2ε,<br>±4ε, ±8ε} | {0, ±ε, ±2ε,<br>±4ε, ±8ε} | {0, ±ε, ±2ε,<br>±4ε, ±8ε} | {0, ±ε, ±2ε,<br>±4ε, ±8ε} | {0, ±ε,<br>±2ε} | {±2ε, ±4ε,<br>±8ε} | {±4ε, ±8ε,<br>±16ε} |
| 0                       | 0                                  | 0                         | 0                         | 0                         | 0                         | 0               | -8                 | +8                  |
| 1                       | +1                                 | 0                         | +1                        | 0                         | 0                         | +1              | -8                 | +8                  |
| 2                       | +1                                 | +1                        | +2                        | 0                         | 0                         | +2              | -8                 | +8                  |
| 3                       | +2                                 | +1                        | +1                        | +2                        | 0                         | -1              | -4                 | +8                  |
| 4                       | +2                                 | +2                        | -2                        | -2                        | +8                        | 0               | -4                 | +8                  |
| 5                       | +4                                 | +1                        | 1                         | -4                        | +8                        | +1              | -4                 | +8                  |
| 6                       | +4                                 | +2                        | 2                         | -4                        | +8                        | 0               | -2                 | +8                  |
| 7                       | +8                                 | -1                        | -1                        | +8                        | 0                         | +1              | -2                 | +8                  |
| 8                       | +8                                 | 0                         | +2                        | -2                        | +8                        | +2              | -2                 | +8                  |
| 9                       | +8                                 | +1                        | +1                        | +8                        | 0                         | +1              | -8                 | +16                 |
| 10                      | +8                                 | +2                        | +2                        | +8                        | 0                         | +2              | -8                 | +16                 |
| 11                      | +8                                 | +2                        | -1                        | +8                        | 0                         | -1              | -4                 | +16                 |
| 12                      | +8                                 | +4                        | +4                        | +8                        | 0                         | 0               | -4                 | +16                 |
| 13                      | +16                                | -2                        | +1                        | +4                        | +8                        | +1              | -4                 | +16                 |
| 14                      | +16                                | -2                        | +2                        | +4                        | +8                        | 0               | -2                 | +16                 |
| 15                      | +16                                | -1                        | -1                        | +8                        | +8                        | +1              | -2                 | +16                 |

należących do zbioru {0, ±ε, ±2ε, ±4ε, ±8ε, ±16ε}. Dla takiego zestawu kombinacji, nie wszystkie wartości kroków DPCM są możliwe do zsyntezowania. Brakuje wartości 11 i 13 co oznaczono kolorem szarym w tabeli 1. W czasie badań w miejsce brakujących kombinacji użyto sąsiednich wartości (10 i 14). Rozwiązanie takie wprowadza błąd, który wpływa na wyniki filtracji.

Aby uniknąć sytuacji występującej w opcji 1, syntezę SDPCM zrealizowano stosując 3 kodery MDPCM o krokach należących do {0, ±ε, ±2ε, ±4ε, ±8ε}. Wyniki tej syntezy zapisano jako opcja 2. W tym przypadku otrzymano wszystkie wartości kroków DPCM. Dodatkowo, aby zmniejszyć długości słów kodowych koderów MDPCM, w opcji 3 zastosowano różne zbiory kroków dla każdego z koderów: zbiór kroków kodera MDPCM1 to do {0, ±ε, ±2ε}, MDPCM2 to {±2ε, ±4ε, ±8ε} zaś MDPCM3 to {±4ε, ±8ε, ±16ε}. Takie rozwiązanie umożliwia zakodowanie modułu kroków każdego z koderów przy użyciu 2 bitów.

Jak wcześniej wspomniano, zastosowanie SDPCM pozwala na zastąpienie operacji mnożenia operacją przesunięcia bitów odpowiedniego słowa. Wartości poszczególnych kroków dla zmodyfikowanej i syntetycznej DPCM zapisujemy z uwzględnieniem (13):

- dla MDPCM:  $s_i^{(MDPCM)} = \text{sgn}(s_i^{(MDPCM)}) \cdot \varepsilon 2^{c_i}$
- dla SDPCM:  $s_r = \sum_{i=1}^n s_{r,i}^{(MDPCM)} = \varepsilon \sum_{i=1}^n \text{sgn}(s_{r,i}) \cdot 2^{c_{r,i}}$

gdzie:  $n$  — ilość składowych MDPCM wykorzystywanych do syntezy SDPCM,  $c_i$  — potęga  $i$ -tego kroku kodera MDPCM,

Stąd algorytm mnożenia w formacie SDPCM-PCM wygląda następująco:

$$\begin{aligned} s_r h_k &= \varepsilon \sum_{i=1}^n \text{sgn}(s_{r,i}^{(MDPCM)}) \text{sgn}(h_k) \cdot 2^{c_{r,i}} \cdot |h_k| = \\ &= \varepsilon (\text{sgn}(s_{r,1}) \cdot \text{sgn}(h_k) \cdot 2^{c_{r,1}} \cdot |h_k| + \dots + \text{sgn}(s_{r,n}) \cdot \text{sgn}(h_k) \cdot 2^{c_{r,n}} \cdot |h_k|) \end{aligned} \quad (14)$$

gdzie:  $r$  — indeks bieżącego kroku,  $c_{r,i}$  — potęga  $i$ -tej MDPCM, która wchodzi w skład  $r$ -tego kroku SDPCM,  $c_{r,i} = 0, 1, 2, \dots$

Każdy lokalny iloczyn modułów  $2^{c_{r,i}} \cdot |h_k|$  otrzymuje się przez przesunięcie wartości  $h_k$  o  $c_{r,i}$  pozycji. Bity znaku obu mnożników poddawane są osobnej operacji. Jeżeli przyjmiemy, że  $\forall B \in \{0, 1\}$  przy czym:  $B_{s_{r,i}} = \frac{\text{sgn}(s_{r,i}) + 1}{2}$ ,  $B_{h_k} = \frac{\text{sgn}(h_k) + 1}{2}$ , to takie operacje zapisujemy:

$$\begin{aligned} s_r h_k &= \varepsilon \sum_{i=1}^n \text{sgn}(s_{r,i}^{(MDPCM)}) \text{sgn}(h_k) \cdot 2^{c_{r,i}} \cdot |h_k| = \\ &= \varepsilon \sum_{i=1}^n [2(B_{s_{r,i}} \oplus B_{h_k}) - 1] \cdot 2^{c_{r,i}} |h_k| \end{aligned} \quad (15)$$

### 3. OCENA DOKŁADNOŚCI PROPONOWANYCH ALGORYTMÓW

Aby ocenić efekty filtracji należy dokonać analizy błędu średniokwadratowego wyrażonego wzorem:

$$\sigma_y = \sqrt{\frac{1}{N} \sum_{r=0}^N (y_r - \hat{y}_r)^2}$$

gdzie:  $\{y_r\}$  — sygnał uzyskany na wyjściu idealnego filtru PCM,  $\{\hat{y}_r\}$  — sygnał uzyskany na wyjściu filtru w formatach mieszanych,  $N$  — liczba próbek wyjściowych.

Poprzez odpowiednie dobranie wartości kroku kodera DM i częstotliwości próbkowania można zmniejszyć wartość  $\sigma_y$  i zwiększyć stosunek sygnał-szum (SNR):

$$SNR = 10 \lg \frac{\bar{P}_y}{\sigma_y^2} \quad \text{gdzie :} \quad \bar{P}_y = \frac{1}{N} \sum_{i=0}^N y_i^2$$

Oprócz wyżej wymienionej oceny obiektywnej przy badaniach sygnału mowy autorzy korzystali także z oceny subiektywnej (ekspertowej). W większości przypadków obie oceny były zbieżne.

#### 4. PRZYKŁADY SYMULACJI OPRACOWANYCH PODEJŚĆ

Do przeprowadzenia badań filtracji z wykorzystaniem zaproponowanych algorytmów, został stworzony program symulacyjny.

Zostały przebadane następujące przypadki:

- Filtr pracujący w formacie PCM-PCM, w którym sygnał wejściowy i współczynniki wagowe podano w formacie PCM ze zmienną długością słowa wejściowego;
- Filtr pracujący w formacie mieszanym SDPCM-PCM, w którym sygnał wejściowy zakodowany został przez dwa oraz trzy kodery MDPCM a współczynniki wagowe podano w formacie PCM ze zmienną długością słowa wejściowego;

Badany filtr posiadał następujące właściwości:

- długość filtru zmienna od 9 do 109;
- częstotliwość próbkowania  $f_s = 8000\text{Hz}$ ;
- częstotliwość graniczna filtru  $f_g = 3400\text{Hz}$ ;
- okno wygładzające Blackman'a

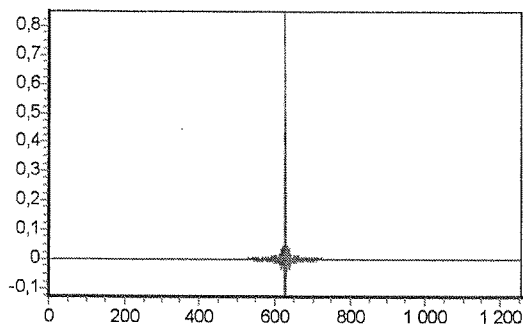
Charakterystyki filtru (określanego jako „idealny”): impulsowa (ChI) i amplitudowo-częstotliwościowa (ACH) filtru przedstawione są odpowiednio na rys. 2 i rys. 3.

Zaprojektowanie „idealnego” filtru PCM-PCM jest niezbędne, gdyż stanowi model odniesienia dla porównywania wyników filtracji otrzymanych dla filtrów w badanych formatach.

W przypadku opracowanego programu symulacyjnego, „idealny” filtr ma następujące parametry:

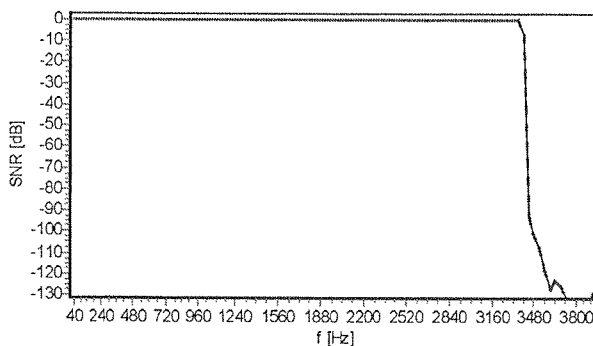
- długość  $M=1257$  ;
- długość słowa sygnału wejściowego 32 bity;
- długość słowa współczynników charakterystyki impulsowej 32 bity;
- częstotliwość próbkowania  $f_s = 8000\text{Hz}$ ;
- częstotliwość graniczna  $f_g = 3400\text{Hz}$ ;
- okno wygładzające Blackman'a.

Na wejście filtru (zarówno idealnego jak też badanego) podawano sygnał mowy — słowa wypowiedziane głosem męskim: Azor, dom, ławka, cena. Otrzymane wyniki zostały uśrednione i przedstawione na wykresach.



Rys. 2. Charakterystyka impulsowa idealnego filtru PCM-PCM

Fig. 2. The impulse response of the ideal PCM-PCM filter



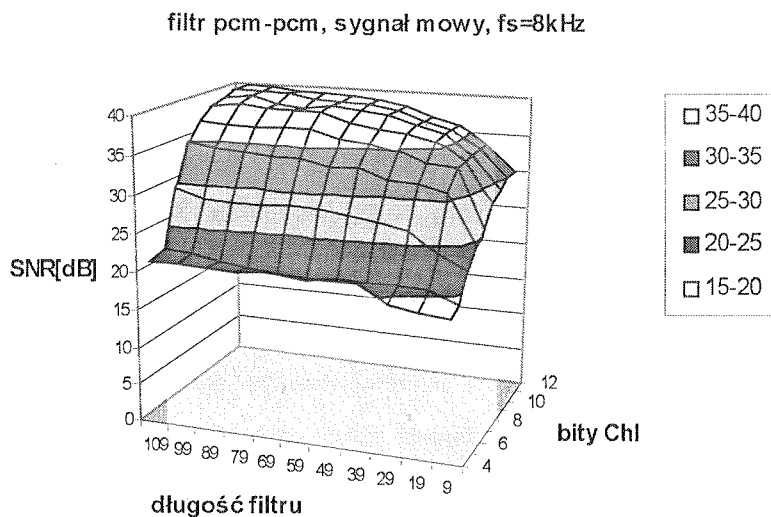
Rys. 3. Charakterystyka amplitudowo-częstotliwościowa idealnego filtru PCM-PCM

Fig. 3. The frequency response of the ideal PCM-PCM filter

Na rys. 4 przedstawiono zależność SNR na wyjściu filtru PCM-PCM, w którym długość słowa sygnału wejściowego wynosi 8 bitów przy zmiennej długości słowa współczynników wagowych ChI. W ramce z prawej strony podano przedziały wartości SNR w odcieniach szarości (dotyczy rys.4—6).

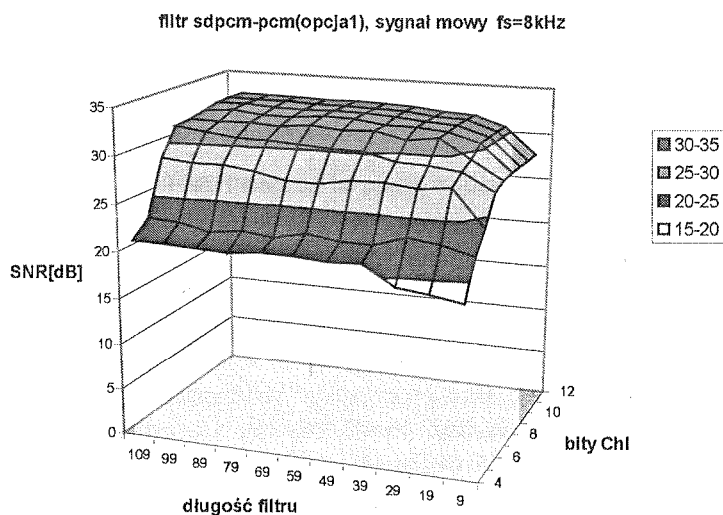
Maksymalna wartość SNR filtru pracującego w formacie PCM-PCM, w porównaniu z filtrem idealnym osiąga wartość 40 dB. Na rys. 5 przedstawione zostały wyniki uzyskane dla filtru SDPCM-PCM według opcji 1. Maksymalna wartość SNR wynosi 33 dB. Lepsze wyniki zostały uzyskane dla SDPCM, w której kroki były otrzymane według opcji 3 (Tabela 1). Wyniki takiej filtracji przedstawiono na rys. 6. Maksymalna wartość SNR w tym przypadku osiąga 43 dB.

Z przedstawionych badań wynika, że dla filtru SDPCM-PCM realizowanego przy najmniej z 3 MDPCM-ów otrzymane rezultaty są o około 3 dB lepsze niż dla filtru PCM-PCM przy jednakowej długości słów wejściowych. Fakt ten wynika z tego, że przez zaproponowaną metodę syntezy uzyskiwane są wszystkie kroki klasycznej



Rys. 4. Zależność SNR na wyjściu filtru PCM-PCM dla sygnału mowy, przy częstotliwości próbkowania  $f_s=8\text{kHz}$  i 8-bitowej długości słowa wejściowego

Fig. 4. SNR in the PCM- PCM filter output for speech signal, at sampling frequency  $f_s=8\text{kHz}$  and 8-bits length of input words

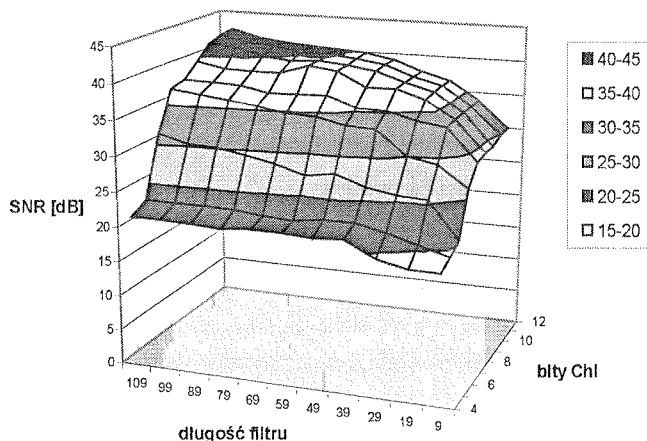


Rys. 5. Zależność SNR dla filtru SDPCM-PCM (opcja 1), przy częstotliwości próbkowania  $f_s=8\text{kHz}$  i 8-bitowej długości słowa wejściowego

Fig. 5. SNR for SDPCM-PCM filter (option 1), at sampling frequency  $f_s=8\text{kHz}$  and 8-bits length of input words

DPCM, która jest dokładniejsza niż PCM o tej samej długości słów wejściowych. Można zauważyć także, że dla filtru SDPCM-PCM realizowanego według opcji 1 zmiana długości filtru (powyżej 29) i długości słów ChI (powyżej 7 bitów) nie wpływa znacząco na wartość SNR.

filtr sdpcm-pcm (opcja 3), sygnał mowy,  $f_s=8\text{kHz}$

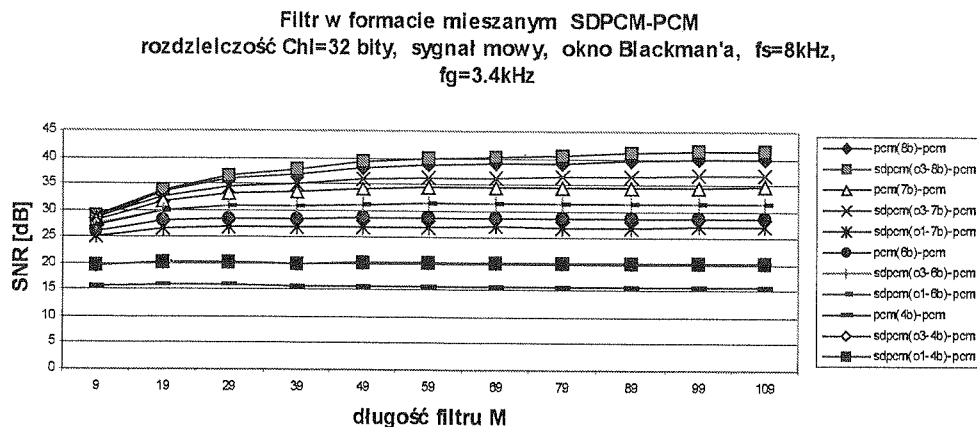


Rys. 6. Zależność SNR dla filtru SDPCM-PCM (opcja 3), przy częstotliwości próbkowania  $f_s=8\text{kHz}$  i 8-bitowej długości słowa wejściowego

Fig. 6. SNR for SDPCM-PCM filter (option 3), at sampling frequency  $f_s=8\text{kHz}$  and 8-bits length of input words

Na rys. 7 przedstawiono wykres porównawczy wielkości SNR dla różnych metod kodowania sygnału wejściowego przy maksymalnej rozdzielczości ChI. Jak wcześniej wykazano, najkorzystniejsze wyniki otrzymuje się dla kodowania SDPCM-PCM według opcji 3. Otrzymane wyniki dla opcji 1, są porównywalne z wynikami dla opcji 3 tylko w zakresie do 6 bitów i są o około 3 dB lepsze niż osiągnięte dla formatu PCM-PCM przy tej samej długości słów. Zwiększenie liczby bitów SDPCM syntezywanego według opcji 1, nie prowadzi do dalszego wzrostu SNR. Wynika to z tego, że wraz ze wzrostem liczby bitów rośnie też ilość brakujących kombinacji, których nie można otrzymać z sumy kroków dwóch koderów MDPCM. Dla 7 bitowego SDPCM (synteza według opcji 1) brakuje 33 kombinacji zaś dla 8 bitowego brakuje ich już 77. Wartość SNR dla 8 bitowego SDPCM (opcja 1) jest mniejsza o 5 dB niż dla SDPCM 7 bitowego zsyntezowanego w ten sam sposób. W przeciwieństwie do opisaną powyżej opcji 1, wykorzystanie trzech koderów MDPCM (opcja 3) jest dokładniejsze ponieważ SDPCM zawiera wszystkie wartości kroków klasycznej DPCM.

Ewidentną zaletą zaproponowanego rozwiązania jest, oprócz lepszych wyników SNR, zwiększenie szybkości działania filtracji. Uzyskanie większej szybkości działania możliwe jest przez zastosowanie operacji SHIFT do jednoczesnego przesunięcia bitów współczynników wagowych charakterystyki impulsowej we wszystkich kanałach filtru.



Rys. 7. Zależność SNR dla filtrów w różnych formatach przy fs=8kHz i maksymalnej rozdzielczości charakterystyki impulsowej

Fig. 7. SNR for filters in different formats at fs=8kHz and maximum resolution impulse response

## 5. STRUKTURY PROCESORÓW SPECJALIZOWANYCH

Szybki rozwój układów programowalnych oraz udoskonalenie narzędzi służących do ich programowania i testowania, spowodowały, że stały się one rozpowszechnionym i skutecznym narzędziem cyfrowego przetwarzania sygnałów, w tym filtracji cyfrowej. Dlatego też zaproponowane algorytmy, w prosty sposób można zaimplementować w programowalnych układach FPGA.

### 5.1. ALGORYTM AKUMULACYJNY

Wygodnym przedstawieniem algorytmu akumulacyjnego (8) dla formatu mieszanego DM-PCM jest zapis w postaci macierzowej. Zapis ten, w prosty sposób odwzorowuje strukturę filtra przy projektowaniu procesora specjalizowanego realizującego filtrację w tym samym formacie.

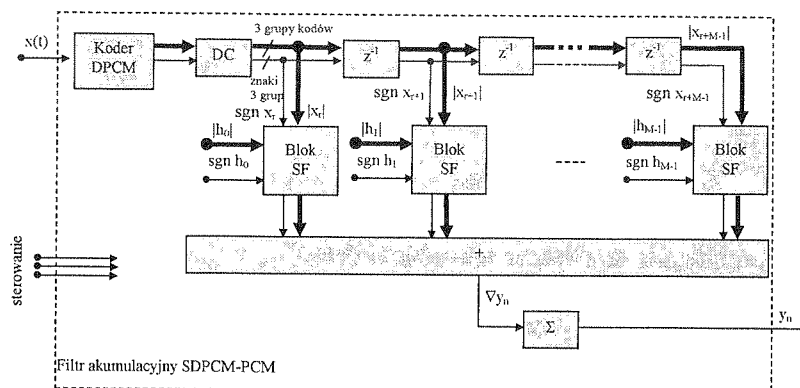
$$y_n = \sum_{i=0}^n S_R^{(x)} H_m^{(h)}$$

Zawartość poszczególnych macierzy jest następująca:

$$S_R^{(x)} = \|s_i, \dots, s_{i-M+1}\| \quad H_m^{(h)} = \begin{bmatrix} h_0 \\ \vdots \\ h_{M-1} \end{bmatrix}$$



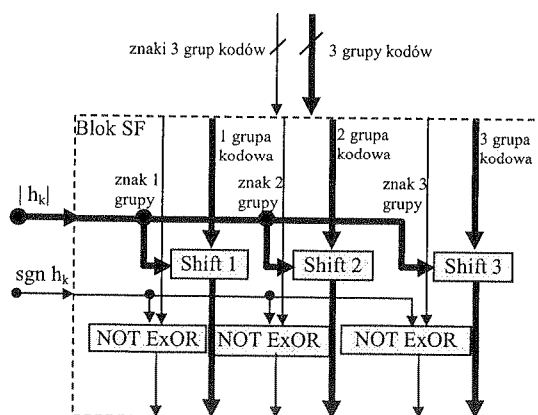
Na rys. 8 przedstawiono schemat blokowy filtru realizującego akumulacyjny algorytm filtracji w formacie mieszanym.



Rys. 8. Struktura filtru akumulacyjnego w formacie SDPCM-PCM

Fig. 8. The structure of accumulative filter in SDPCM-PCM format

Analogowy sygnał wejściowy podawany jest na koder różnicowej PCM, a następnie wartości kolejnych próbek są deszyfrowane w bloku DC na odpowiednią ilość grup kodów MDPCM. Tak przygotowany sygnał podawany jest na blok SF oraz ogniwo opóźniające ( $z^{-1}$ ). Ilość ogniw opóźniających zależy od długości filtru  $M$  i jest równa  $M-1$ . W bloku SF, którego przykładową strukturę pokazano na rys. 9, przeprowadzana jest operacja przesunięcia modułu odpowiednich współczynników wagowych. Ilość bloków SF równa jest długości filtru  $M$ . Wynik przesunięcia podawany jest na układ sumujący (+) (wspólny dla wszystkich kanałów) a następnie na układ akumulacyjny ( $\Sigma$ ). Na wyjściu układu akumulacyjnego otrzymywane są wyniki splotu w formacie PCM.



Rys. 9. Struktura bloku realizującego operację przesunięcia

Fig. 9. The structure of block performing the shift operation

Na rys. 9 przedstawiono przykładową realizację operacji przesunięcia słowa  $ChI$  przez kody SDPCM otrzymywane z grup 3 kodów MDPCM. Poszczególne grupy kodowe sterują przesunięciami modułu współczynnika wagowego. Bity znaku poszczególnych składowych MDPCM oraz bit znaku współczynnika podawane są na bloki NOT ExOR. Wartości otrzymywane na wyjściach tych układów sterują algebraicznym sumowaniem przesuniętego współczynnika wagowego.

## 5.2. ALGORYTM REKURENCYJNY

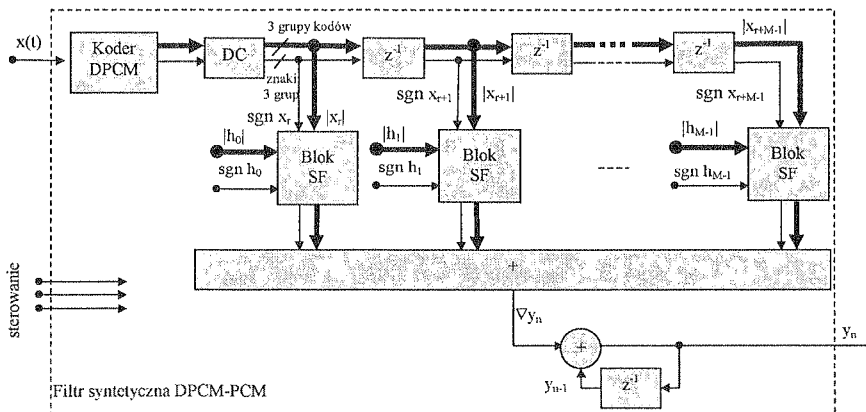
Funkcja splotu dla algorytmu rekurencyjnego (9) w postaci macierzowej zapisywana jest następująco:

$$y_n = y_{n-1} + S_R^{(x)} H_m^{(h)}$$

Zawartość macierzy składowych:

$$S_R^{(x)} = \|s_i, \dots, s_{i-M+1}\| \quad H_m^{(h)} = \begin{bmatrix} h_0 \\ \vdots \\ h_{M-1} \end{bmatrix}$$

Na rys. 10 przedstawiono schemat blokowy rekurencyjnego filtra pracującego w formacie SDPCM-PCM. Poniższy układ różni się od przedstawionego na rys. 8 tym, że zamiast układu akumulacyjnego zastosowano sumator i układ opóźniający. Na układ drugiego sumatora podawane są cząstkowe wyniki splotu oraz opóźniony (w dodatkowym układzie  $z^{-1}$ ) poprzedni wynik splotu. Na wyjściu tego sumatora otrzymywany jest ostateczny wynik splotu w formacie PCM.



Rys. 10. Struktura filtra rekurencyjnego w formacie syntetyczna DPCM-PCM

Fig. 10. The structure of recurrent filter in DPCM-PCM format

a ChI  
y ko-  
szcze-  
bloki  
znym

Przedstawione powyżej struktury są rozwinięciem filtrów pracujących w formacie MDPCM-PCM [3] i pozwalają na zwiększenie ich rozdzielczości. Implementacja zaproponowanych struktur filtrów cyfrowych na mikroprogramowalnych układach FPGA, podobnie jak w rozwiązaniu przedstawionym dla korelatorów pracujących w formatach różnicowych [9], sprzyja zwiększeniu szybkości oraz ekonomiczności opracowanych algorytmów.

## 6. WNIOSKI

apisy-

W artykule zaprezentowano podstawy teoretyczne oraz rozwiązania praktyczne metod filtracji sygnałów przedstawionych w formatach mieszanych syntetyczna DPCM wraz z PCM. Opierają się one na wykorzystaniu wielobitowych modulacji DPCM lub ADPCM, w których kroki kwantowania są zsyntezowane z dwóch lub trzech kroków zmodyfikowanej DPCM (opracowanych przez autorów wcześniej [3]). Kroki kwantowania MDPCM są proporcjonalne do potęg liczby 2, co umożliwia zastąpienie operacji mnożenia operacją przesunięcia słów kodowych — a tym samym zwiększeniem szybkości działania filtracji. To pozwala na otrzymanie odpowiednich iloczynów splotu w ciągu jednego taktu pracy procesora. W przypadku ADPCM zmienny minimalny niezerowy krok kwantyzacji  $\varepsilon$  uwzględnia się jako skalę po operacjach matematycznych. Rozdzielczość takiej filtracji jest taka sama jak przy wykorzystaniu zwykłych wielobitowych DPCM i ADPCM w formatach mieszanych i jest większa niż w systemach PCM czy MDPCM o tej samej długości słów.

w for-  
m, że  
układ  
datko-  
ywany

Opracowane struktury procesorów specjalizowanych dla filtracji w formatach mieszanych działają w czasie rzeczywistym, są szybkie, proste i technologiczne. Prostota implementacji zaproponowanych struktur filtrów cyfrowych w układach FPGA jest dodatkową zaletą, która sprzyja zwiększeniu niezawodności.

## 7. REFERENCES

1. W. Pogribny: *Recurrent algorithms filtration of 1-D and 2-D signals in combined formats*. Oliver E. Drummond, Proceedings of SPIE, 1999, Vol. 3809. Washington, pp. 555-562.
2. В. А. Погрибной: *Дельта — модуляция в цифровой обработке сигналов*. Радио и Связь, Москва 1990, 217 с.
3. W. Pogribny, B. Marciniak: *Filtracja cyfrowa sygnałów losowych w formatach kombinowanych*. Krajowe Sympozjum Telekomunikacji KST'02, 2002, tom B, Bydgoszcz, s. 17-23.
4. A. V. Oppenheim, R. W. Schaffer, J. R. Buck: *Discrete-time signal processing*. Prentice-Hall 2<sup>nd</sup> ed, Inc Englewood Cliffs, New Jersey 2003, p. 890.
5. N. S. Jayant, P. Noll: *Digital coding of waveforms*. Prentice-Hall, Inc Englewood Cliffs, New Jersey 1984, p. 688.
6. I. I. Spilker: *Digital Communication by satellite*. Prentice-Hall, New Jersey 1977, p. 592.
7. W. Pogribny, B. Marciniak: *Convolutions in mixed formats oriented on multiprocessors systems*. 4<sup>th</sup> EURASIP, 2003, Zagrzeb, Vol 1, pp. 265-270.

8. A. Peled, B. Liu: *A new approach to the realization of nonrecursive digital filters*. IEEE Trans. on Computing, 1973, Vol 21, No 6, pp. 477-484.
9. W. Pogribny: *Filtering algorithms with delta modulation oriented on the homogeneous computing environments*. Łódź 1998, MIXDES'98, pp. 299-301.
10. R. Steele: *Delta Modulation Systems*. London, Pentech Press, 1975, p. 368.

W. POGRIBNY, B. MARCINIAK

## CONVOLUTIONS REALIZATION IN MIXED FORMATS USING SHIFT OPERATION

### Summary

High resolution and speed of filtration can be obtained by the use age of mixed DM-PCM formats in convolutions when input signal is represented in delta modulation (DM) format and weight factors of impulse response are represented in PCM format. It is known, that use of differential modulation DPCM or adaptive ADPCM in digital filtration allows to obtain higher resolution in comparison with other kinds of DM, but requires to perform operations on multibit numbers. In order to avoid the inconvenience, in this work we propose to synthesize the DPCM quantization steps on base steps of modified DPCM (MDPCM), the steps of which are proportional to the powers of 2. This solution allows to change multiplication operations into shift operations on bits of appropriate code words. It allows to increase filtration speed as well as to compute the respective components of convolution during one tact of processor.

In this article we have shown 3 ways of SDPCM step synthesis. In the 1st option, the synthesis was carried out on the basis of steps of 2 MDPCM coders. However, with the lengthening of code words the SNR value increased as well. It is turned out that for the lengths of code words above 5 bits, the missing values of coder SDPCM steps strongly affect the result (Table 1). In order to avoid such situations, in the 2<sup>nd</sup> option, for synthesis of the SDPCM coder's steps 3 MDPCM coders were used, giving better SNR values (around 10 dB) at the same time. The 3<sup>rd</sup> option, which is a modification of option 2, allows to shorten the code words in the respective MDPCM coders.

Purpose of this work is to improve the resolution and at the same time the fast-acting of filtration based on the convolution in mixed formats e.g. synthetic DPCM together with PCM (SDPCM-PCM) as well as working-out the suitable specialized processor structures. Obtained simulation results indicate efficiency of these algorithms destined for specialized processors to digital filtration.

**Keywords:** digital filtration, delta modulation

## Elektrotermiczny makromodel monolitycznego impulsowego regulatora napięcia L296 dla programu SPICE

JANUSZ ZARĘBSKI, KRZYSZTOF GÓRECKI, KRZYSZTOF POSOBKIEWICZ

*Katedra Radioelektroniki Morskiej, Akademia Morska w Gdyni*

*ul. Morska 83, 81-225 Gdynia*

*e-mail: zarebski@am.gdynia.pl,*

*gorecki@am.gdynia.pl,*

*kpos@am.gdynia.pl*

*Otrzymano 2004.09.22*

*Autoryzowano 2004.12.20*

W pracy zaproponowano elektrotermiczny makromodel impulsowego regulatora napięcia L296 dla programu SPICE. Makromodel ten umożliwia analizę impulsowych układów zasilających w stanie ustalonym i składa się z dwóch podstawowych części: modelu elektrycznego i modelu termicznego. W modelu elektrycznym występują takie bloki jak: oscylator, komparator, wzmacniacz błędów i stopień wyjściowy, układ miękkiego startu oraz zabezpieczenie termiczne i przetężeniowe, natomiast model termiczny ma postać sieci kanonicznej Cauera. Wartości parametrów modelu wyznaczono na podstawie pomiarów oraz danych katalogowych. Poprawność opracowanego modelu zweryfikowano eksperymentalnie.

*Słowa kluczowe:* SPICE, modelowanie, zasilacze impulsowe

### 1. WPROWADZENIE

Nowoczesne układy tranzystorowych przetwornic dc-dc coraz częściej wykonywane są w oparciu o monolityczne regulatory impulsowe [1]. Charakterystyczną cechą tych regulatorów jest zintegrowanie w jednej strukturze monolitycznej części sygnałowej — bloków sterujących i zabezpieczających oraz elementu kluczującego.

Regulator L296 przeznaczony jest do pracy w zasilaczach impulsowych typu Step-down, w których regulacja napięcia wyjściowego jest realizowana przy wykorzystaniu modulacji PWM o napięciowym sprzężeniu zwrotnym w trybie ciągłego przepływu prądu. W najprostszych układach aplikacyjnych wymaga on zastosowania zaledwie kilku elementów zewnętrznych: dławika, diody, wejściowego i wyjściowego

kondensatora filtrującego, elementów ustalających częstotliwość wbudowanego oscylatora oraz elementów kompensujących w pętli sprzężenia zwrotnego.

W rozważanym regulatorze zastosowano szereg wbudowanych funkcji zabezpieczających i kontrolnych, m.in. zabezpieczenie termiczne ograniczające maksymalną temperaturę wnętrza regulatora do 145°C.

Producenci rozważanej klasy regulatorów często oferują firmowe programy wspomagające projektowanie układów aplikacyjnych z tymi układami scalonymi. Jednak, jak wynika z wcześniejszych badań autorów [2] programy te mają szereg wad, np. umożliwiają symulację tylko wybranych regulatorów oferowanych przez jednego producenta, a struktura modeli zaimplementowanych w tych programach (np. program SwitcherCAD) nie jest znana. Kolejnym poważnym utrudnieniem dla inżyniera — projektanta wykorzystującego regulatory impulsowe jest brak modeli tych regulatorów dla standardowych narzędzi symulacyjnych, w tym tak popularnych jak program SPICE.

W pracy [3] autorzy zaproponowali izotermiczny, natomiast w pracy [4] elektrotermiczny makromodel regulatora L296 dla programu SPICE. W niniejszej pracy przedstawiono nową, rozszerzoną wersję elektrotermicznego makromodelu rozważanego regulatora. W prezentowanym makromodelu uwzględniono zarówno elementy odpowiadające za regulację napięcia wyjściowego, jak również wpływ elementów zewnętrznych na częstotliwość pracy regulatora, a także układy miękkiego startu oraz zabezpieczenia termicznego i przetężeniowego.

## 2. MODEL REGULATORA L296

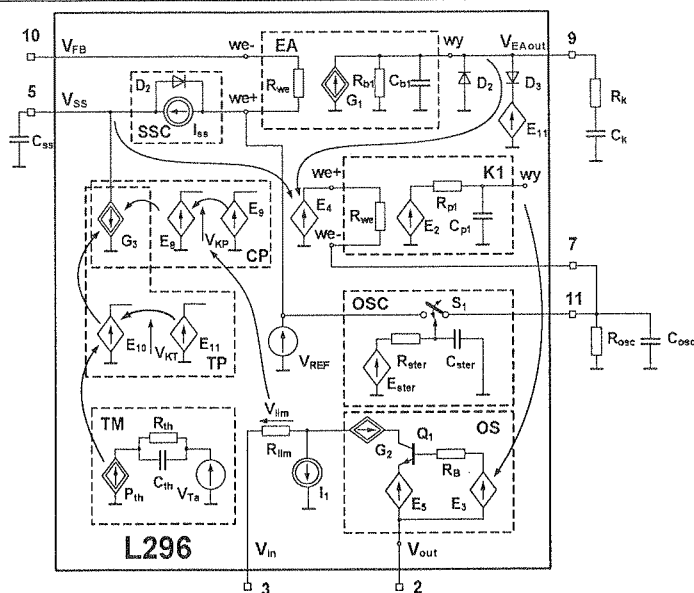
W oparciu o schemat blokowy oraz opis działania układu L296 [5, 6] opracowano jego model elektrotermiczny, którego reprezentację obwodową przedstawiono na rys. 1.

W opracowanym modelu uwzględniono zarówno bloki funkcjonalne układu scalonego, stanowiące elementy pętli regulacji, jak i układ miękkiego startu oraz bloki zabezpieczeń.

Stabilizację napięcia wyjściowego zapewnia pętla regulacji złożona ze wzmacniacza błędu (EA), źródła napięcia odniesienia ( $V_{REF}$ ) o wydajności 5,1 V, komparatora PWM (K1), generatora przebiegu piłokształtnego (OSC) oraz stopnia mocy (OS) z bipolarnym tranzystorem kluczującym.

Sygnał błędu jest wytwarzany przez porównanie napięcia wyjściowego stabilizatora z napięciem odniesienia. Sygnał sterujący stopniem mocy otrzymywany jest na wyjściu komparatora K1 przez porównanie sygnału błędu z piłokształtnym sygnałem oscylatora.

Układ miękkiego startu (SSC) ogranicza szybkość narastania napięcia na wyjściu wzmacniacza błędu, zabezpieczając obwód mocy przed udarem prądowym po załączeniu zasilania. Bloki CP i TP zapewniają wyłączenie obwodu wyjściowego regulatora w przypadku przekroczenia dopuszczalnej wartości prądu klucza tranzystorowego lub dopuszczalnej temperatury wnętrza regulatora.



Rys. 1. Reprezentacja obwodowa makromodelu regulatora L296

Fig. 1. The network representation of regulator L296 macromodel

Kompensację charakterystyki częstotliwościowej pętli regulacji zapewnia zewnętrzny rezystor  $R_k$  wraz z kondensatorem  $C_k$ .

Zgodnie z zasadą działania rozważanego regulatora, wzmacniacz błędu jest wzmacniaczem transkonduktancyjnym, transformującym zmiany różnicy napięć na jego wejściach na zmiany prądu źródła sterowanego  $G_1$  obciążonego dwójnikiem  $R_{b1}$ ,  $C_{b1}$ , modelującym położenie bieguna na charakterystyce częstotliwościowej wzmacniacza. Elementy kompensujące  $R_k$  oraz  $C_k$  stosuje się w celu zapewnienia stabilności w układach aplikacyjnych z zamkniętą pętlą regulacji. Zależności wartości elementów modelu wzmacniacza błędu od parametrów katalogowych regulatora dane są wzorami [7]

$$R_{b1} = G_V / g_m \quad (1)$$

$$C_{b1} = (2 \cdot \pi \cdot R_{b1} \cdot f_B)^{-1} \quad (2)$$

gdzie parametry katalogowe  $G_V$  oraz  $g_m$  oznaczają odpowiednio wzmocnienie napięciowe wzmacniacza przy otwartej pętli sprzężenia zwrotnego oraz jego transkonduktancję, natomiast  $f_B$  to częstotliwość, przy której występuje biegun na charakterystyce częstotliwościowej wzmacniacza. Diody  $D_2$  i  $D_3$  wraz ze źródłem napięciowym  $E_{11}$  ograniczają dopuszczalny zakres zmian napięcia na wyjściu wzmacniacza. Wydajność źródła  $E_{11}$  równa jest napięciu na kondensatorze miękkiego startu  $C_{SS}$ .

Źródło napięcia odniesienia zamodelowano za pomocą źródła napięciowego  $V_{REF}$  o stałej wydajności, równej wartości nominalnej tego napięcia, czyli 5,1 V.

Z kolei, model oscylatora (OSC) zawiera przełącznik S1, źródło sterujące ten przełącznik  $E_{ster}$ , obciążone dwójnikiem  $R_{ster} - C_{ster}$  oraz zewnętrzne elementy  $R_{OSC}$  i  $C_{OSC}$ . Oscylator wytwarza napięcie piłokształtne o wartości maksymalnej  $V_H$  oraz wartości minimalnej  $V_L$ . Z badań eksperymentalnych wynika, że wartość minimalna  $V_L = 1,2$  V, natomiast wartość maksymalna  $V_H = 3,4$  V. Czasy narastania  $t_R$  i opadania  $t_F$  uzależnione są od wartości zewnętrznych elementów RC oscylatora. Pracę oscylatora można podzielić na dwie, występujące naprzemiennie fazy pracy: fazę ładowania kondensatora  $C_{OSC}$  ze źródła napięciowego  $V_{REF}$  przy zwartym przełączniku S1 oraz fazę rozładowania tego kondensatora przy rozwartym przełączniku S1. Przełącznik ten jest sterowany napięciem na kondensatorze  $C_{ster}$ . Wydajność źródła sygnału sterującego  $E_{ster}$  opisana jest zależnością

$$E_{ster} = \begin{cases} 0 & \text{dla } V_{OSC} > V_H \\ 1V & \text{dla } V_{OSC} < V_L \\ LIMIT(DDT(V_{OSC})), 0, 1V & \text{dla } V_{OSC} \in (V_L, V_H) \end{cases} \quad (3)$$

gdzie  $V_{OSC}$  jest napięciem na zewnętrznym kondensatorze  $C_{OSC}$ , natomiast DDT oraz LIMIT są standardowymi funkcjami programu SPICE.

Sygnał występujący na zaciskach źródła  $E_{ster}$  charakteryzuje się bardzo krótkimi czasami trwania zbocza narastającego i opadającego, a zatem sterowanie klucza S1 bezpośrednio z tego źródła mogłoby powodować wystąpienie problemów ze zbieżnością obliczeń. Elementy  $C_{ster}$  oraz  $R_{ster}$  ograniczają stromość zboczy sygnału sterującego kluczem i dzięki temu ułatwiają uzyskanie zbieżności obliczeń. Prąd ładowania kondensatora jest ograniczony do 10 mA za pomocą rezystancji włączonego klucza S1  $R_{ON} = 200 \Omega$ , natomiast rezystancja wyłączzonego klucza wynosi 1 M $\Omega$ .

Komparator K1 zamodelowano za pomocą źródła sterowanego  $E_2$  o wydajności opisanej wzorem

$$E_2 = \begin{cases} 0 & \text{dla } V_{we+} < V_{we-} \\ 1V & \text{dla } V_{we+} \geq V_{we-} \end{cases} \quad (4)$$

obciążonego dwójnikiem  $R_{p1}, C_{p1}$  ograniczającym szybkość zmian napięcia wyjściowego komparatora. Rezystor  $R_{we}$  reprezentuje rezystancję wejściową komparatora.

Model układu miękkiego startu SSC składa się ze źródła prądowego  $I_{SS}$  o wydajności 100  $\mu A$ , które ładuje zewnętrzny kondensator  $C_{SS}$  i diody  $D_2$ , ograniczającej wartość napięcia na tym kondensatorze do około 5.6 V. Napięcie  $V_{SS}$  na kondensatorze  $C_{SS}$  ogranicza od góry wartość chwilową napięcia wyjściowego wzmacniacza błędu.

Przedstawiony sposób opisu elementów pętli regulacji skutkuje liniową zależnością czasu trwania  $t_w$  impulsu wyjściowego od napięcia regulacji  $V_{FB}$ . Tymczasem uzyskana z badań eksperymentalnych zależność  $t_w(V_{FB})$  jest nieliniowa. W pracy [8]



zaproponowano opis tej zależności funkcją odcinkami liniową, której parametry są uzależnione od temperatury, zgodnie ze wzorem

$$t_w = \begin{cases} 0 & \text{dla } V_{FB} < V_1 \\ (V_{FB} - V_1) \cdot a_1 + b_1 & \text{dla } V_1 < V_{FB} < V_2 \\ (V_{FB} - V_2) \cdot a_2 + b_2 \cdot [1 + c_1 \cdot (T - T_0)] & \text{dla } V_2 < V_{FB} < V_3 \\ (V_{FB} - V_3) \cdot a_3 \cdot [1 + d_1 \cdot (T - T_0)] + b_3 \cdot [1 + c_2 \cdot (T - T_0)] & \text{dla } V_3 < V_{FB} < V_4 \\ T_S & \text{dla } V_{FB} > V_4 \end{cases} \quad (5)$$

gdzie  $T_S$  oznacza okres sygnału oscylatora,  $T$  — temperaturę wnętrza regulatora,  $T_0$  — temperaturę odniesienia, w której wyznaczono wartości parametrów modelu. Uzyskane z pomiarów wartości parametrów występujących we wzorze (5) wynoszą:  $T_0 = 20^\circ\text{C}$ ,  $V_1 = 1,2 \text{ V}$ ,  $V_2 = 2,1 \text{ V}$ ,  $V_3 = 3 \text{ V}$ ,  $V_4 = 3,4 \text{ V}$ ,  $a_1 = 5 \mu\text{s/V}$ ,  $a_2 = 1 \mu\text{s/V}$ ,  $a_3 = 8 \mu\text{s/V}$ ,  $b_1 = -0,3 \mu\text{s}$ ,  $b_2 = 3,6 \mu\text{s}$ ,  $b_3 = 5,6 \mu\text{s}$ ,  $c_1 = -2,68 \cdot 10^{-3} \text{ K}^{-1}$ ,  $c_2 = -832 \cdot 10^{-6} \text{ K}^{-1}$ ,  $d_1 = -5,77 \cdot 10^{-3} \text{ K}^{-1}$ .

W celu uwzględnienia w modelu regulatora nieliniowości charakterystyki  $t_w(V_{FB})$  wprowadzono dodatkowe źródło sterowane  $E_4$  dołączone do wejścia komparatora, a jego wydajność opisano wzorem

$$E_4 = t_w \cdot \frac{V_H - V_L}{T_S} + V_L \quad (6)$$

Stopień mocy OS zamodelowano z wykorzystaniem sterowanego źródła napięciowego  $E_3$ , o wydajności proporcjonalnej do wartości napięcia wyjściowego komparatora, rezystora  $R_B$  oraz tranzystora bipolarnego  $Q_1$ . Wykorzystano wbudowany model tranzystora bipolarnego z następującymi wartościami parametrów:  $I_S = 50 \text{ pA}$ ,  $C_{JE} = 250 \text{ pF}$ ,  $C_{JC} = 90 \text{ pF}$ ,  $TF = 70 \text{ ns}$ ,  $TR = 180 \text{ ns}$ ,  $BF = 100$ ,  $BR = 5$ .

W celu uwzględnienia wpływu temperatury na charakterystyki tranzystora  $Q_1$  wprowadzono, podobnie jak w pracy [4], dodatkowe źródła sterowane  $G_2$  oraz  $E_5$  modelujące odpowiednio zależność rezystancji szeregowej kolektora od temperatury oraz temperaturowe zmiany napięcia na złączu baza-emiter. Ponieważ obie rozważane zależności są liniowe [9, 10], wydajności źródeł  $E_5$  oraz  $G_2$  dane są wzorami

$$G_2 = \frac{V_{RC}}{R_C \cdot (1 + \alpha_{RC} \cdot (T - T_0))} \quad (7)$$

$$E_5 = \alpha_U \cdot (T - T_0) \quad (8)$$

gdzie  $V_{RC}$  jest napięciem na zaciskach źródła prądowego  $G_2$ ,  $R_C$  oznacza rezystancję szeregową kolektora w temperaturze odniesienia  $T_0$ ,  $\alpha_{RC}$  — temperaturowy współczynnik zmian tej rezystancji, natomiast  $\alpha_U$  — temperaturowy współczynnik zmian napięcia baza-emiter. W obliczeniach wykorzystano następujące, wyznaczone na podstawie wyników pomiarów, wartości parametrów:  $R_C = 0,5 \Omega$ ,  $\alpha_{RC} = 3 \cdot 10^{-3} \text{ K}^{-1}$ ,  $\alpha_U = 2 \text{ mV/K}$ .

Źródło prądowe  $I_1$  modeluje prąd pobierany przez bloki wewnętrzne regulatora ze źródła napięcia zasilania oraz prąd sterujący element kluczący. Na podstawie analizy danych katalogowych [6] stwierdzono, że wydajność tego źródła dana wzorem

$$I_1 = I_{SUP0} + I_{SUP1} \cdot [1 + a_{SUP} \cdot (T - T_0) + b_{SUP} \cdot (V_{in} - V_{in0})] \cdot V_{K0} \quad (9)$$

stanowi sumę prądu  $I_{SUP0}$  pobieranego ze źródła zasilania przez bloki wewnętrzne regulatora przy braku sterowania stopnia wyjściowego oraz iloczynu prądu sterującego tranzystor kluczący  $I_{SUP1}$  i napięcia wyjściowego komparatora  $V_{K0}$ . W równaniu (9)  $a_{SUP}$  oraz  $b_{SUP}$  oznaczają odpowiednio temperaturowy oraz napięciowy współczynnik zmian prądu  $I_{SUP1}$ . Wartości parametrów modelu wyznaczone na podstawie danych katalogowych [6] wynoszą:  $I_{SUP0} = 30$  mA,  $I_{SUP1} = 35$  mA,  $a_{SUP} = 1,14 \cdot 10^{-3} K^{-1}$ ,  $b_{SUP} = 3,8 \cdot 10^{-3} V^{-1}$ ,  $V_{in0} = 12$  V.

Układ zabezpieczenia przetężeniowego składa się z rezystora  $R_{lim}$  próbującego prąd wejściowy regulatora, sterowanych źródeł napięciowych  $E_8$  i  $E_9$  oraz sterowanego źródła prądowego  $G_3$ . Wydajność tego źródła opisana jest wzorem

$$G_3 = 150 \mu A \cdot LIMIT(V_{KP} + V_{KT}, 0, 1) \quad (10)$$

gdzie  $V_{KP}$  jest napięciem na źródle  $E_8$ , natomiast napięcie  $V_{KT}$  — napięciem na źródle  $E_{10}$  w bloku zabezpieczenia termicznego TP.

Wydajności sterowanych źródeł napięciowych  $E_9$  i  $E_8$  o opisane są wzorami

$$E_9 = \begin{cases} 1V & \text{dla } V_{lim}/R_{lim} > I_{max} \\ 0 & \text{dla } V_{SS} < 0.4V \text{ oraz } V_{lim}/R_{lim} < I_{max} \\ E_8 & \text{dla } V_{SS} > 0.4V \text{ oraz } V_{lim}/R_{lim} < I_{max} \end{cases} \quad (11)$$

$$E_8 = \begin{cases} 1V & \text{dla } dV_{SS}/dt < 0 \\ 0 & \text{dla } dV_{SS}/dt > 0 \end{cases} \quad (12)$$

gdzie  $I_{max}$  oznacza maksymalną dopuszczalną wartość prądu kolektora tranzystora wyjściowego, natomiast  $V_{lim}$  — napięcie na rezystorze  $R_{lim}$ .

W bloku zabezpieczenia termicznego TP występują dwa sterowane źródła napięciowe  $E_{10}$  i  $E_{11}$ , których wydajności opisane są wzorami

$$E_{10} = \begin{cases} 1V & \text{dla } T_j > T_{jmax} \\ 0 & \text{dla } T_j < T_{jmin} \\ E_{11} & \text{dla } T_{jmin} < T_j < T_{jmax} \end{cases} \quad (13)$$

$$E_{11} = \begin{cases} 1V & \text{dla } dT_j/dt < 0 \\ 0 & \text{dla } dT_j/dt > 0 \end{cases} \quad (14)$$

gdzie  $T_{jmax}$  oznacza maksymalną dopuszczalną wartość temperatury wnętrza regulatora, natomiast  $T_{jmin}$  temperaturę, poniżej której regulator może normalnie pracować po zadziałaniu zabezpieczenia termicznego.

Model termiczny układu (blok TM na rys. 1) sformułowano zgodnie z zasadami podanymi m.in. w pracy [9]. Składa się on ze źródła prądowego  $p_{th}$  o wydajności równej mocy czynnej wydzielanej w układzie, źródła napięciowego  $V_{Ta}$  o wydajności równej temperaturze otoczenia oraz dwójnika  $R_{th} - C_{th}$  modelującego termiczną stałą czasową przejściowej impedancji termicznej układu scalonego. Wydajność źródła  $p_{th}$  dana jest wzorem

$$p_{th} = I_1 \cdot V_{in} + i_C \cdot v_{CE} \quad (15)$$

gdzie  $v_{CE}$  oznacza napięcie kolektor-emiter, natomiast  $i_C$  — prąd kolektora tranzystora.

Wartość rezystancji termicznej  $R_{th} = 33 \text{ K/W}$  zmierzono [11] przy wykorzystaniu diody podłożowej i klasycznej metody impulsowej opisanej w pracy [12].

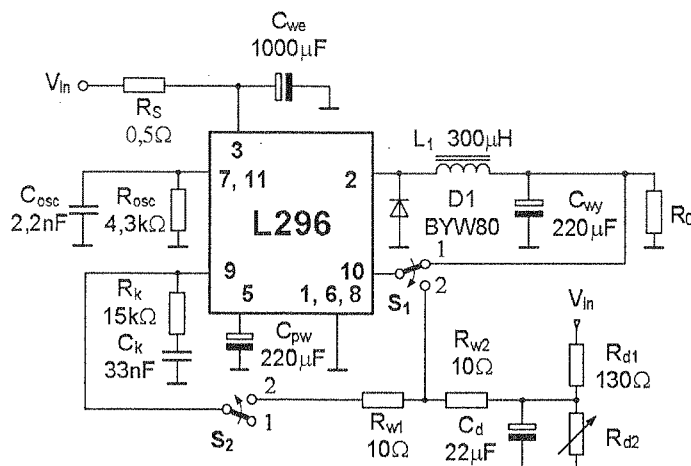
### 3. WYNIKI SYMULACJI I POMIARÓW

W celu weryfikacji poprawności zaproponowanego modelu przeprowadzono pomiary i obliczenia charakterystyk przetwornicy BUCK (rys. 2), zawierającej rozważany regulator, pracujący zarówno przy otwartej (przełącznik S1 i S2 w pozycji 2), jak i zamkniętej (przełącznik S1 i S2 w pozycji 1) pętli sprzężenia zwrotnego.

Badania przy zamkniętej pętli sprzężenia zwrotnego odpowiadają typowym warunkom pracy rozważanego regulatora. Z kolei, badania tego układu przy otwartej pętli umożliwiają weryfikację poprawności modeli poszczególnych bloków, która jest utrudniona w rzeczywistym układzie aplikacyjnym na skutek kompensującego wpływu pętli sprzężenia zwrotnego. Analizując charakterystyki układu bez sprzężenia zwrotnego można także określić warunki, przy których sprzężenie zwrotne nie będzie w stanie skompensować wpływu określonego czynnika na charakterystyki regulatora.

Badania przeprowadzono zarówno w warunkach izotermicznych ( $R_{th} = 0$ ) jak i nieizotermicznych ( $R_{th} > 0$ ), przy czym charakterystyki izotermiczne wyznaczono impulsowo metodą opisaną w pracy [3]. W czasie pomiarów zmieniano wartość napięcia wejściowego regulatora w całym dopuszczalnym zakresie zmian od 9 do 46V, a prąd wyjściowy nie przekraczał maksymalnej wartości katalogowej równej 4 A. Za pomocą elementów  $C_{OSC} = 2,2 \text{ nF}$ ,  $R_{OSC} = 4,3 \text{ k}\Omega$  ustalono wartości parametrów sygnału na wyjściu oscylatora, tzn. czasu opadania  $t_F = 10,38\mu\text{s}$  oraz czasu narastania  $t_R = 380 \text{ ns}$ .

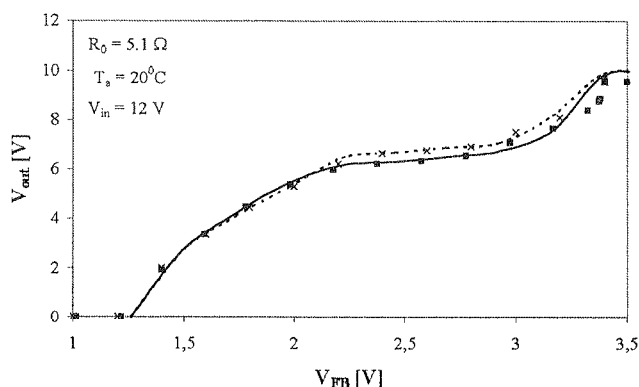
Ponieważ celem obliczeń są wartości napięć i prądów w stanie ustalonym, a wykorzystanie fizycznych stałych czasowych, których wartości dochodzą do kilku minut, jest z jednej strony bardzo czasochłonne, z drugiej zaś ma praktyczne znaczenie tylko w stanach przejściowych. Dlatego w analizach elektrotermicznych uwzględniono tylko jedną, niefizyczną termiczną stałą czasową, zapewniającą szybkie uzyskanie stanu termicznie ustalonego, a jednocześnie znacznie dłuższą od okresu sygnału kluczującego, o wartości równej  $\tau_{th} = 2 \text{ ms}$ , co odpowiada wartości pojemności  $C_{th} = \tau_{th}/R_{th} = 60,6\mu\text{F}$  (rys. 1).



Rys. 2. Schemat badanego układu

Fig. 2. The circuit under test

Na kolejnych rysunkach przedstawiono wyniki obliczeń i pomiarów wybranych charakterystyk badanej przetwornicy BUCK z regulatorem L296. Na rysunkach tych, linie ciągłe oznaczają wyniki analiz elektrotermicznych, linie kreskowe — wyniki analiz izotermicznych, kwadraty — wyniki pomiarów nieizotermicznych, natomiast krzyżyki — wyniki pomiarów izotermicznych.



Rys. 3. Charakterystyka regulacji przetwornicy BUCK z układem L296

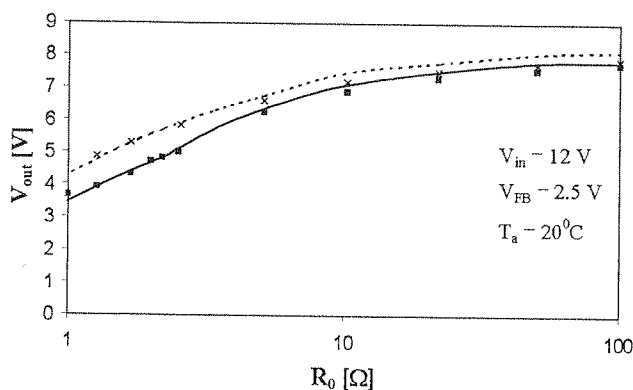
Fig. 3. The regulation characteristic of BUCK converter including L296 regulator

Na rys. 3. przedstawiono obliczone i pomierzone charakterystyki regulacji rozważanej przetwornicy, uzyskane przy rezystancji obciążenia  $R_0 = 5,1 \Omega$ , napięciu wejściowym  $V_{in} = 12 \text{ V}$  oraz temperaturze otoczenia  $T_a = 20^\circ\text{C}$ . Jak widać, charakterystyka ta jest silnie nieliniowa, a zakres regulacji obejmuje napięcia zadane o wartościach z

przedziału od 1,3 V do 3,4 V. Dla napięcia sprzężenia zwrotnego  $V_{FB} > 3,4$  V, napięcie wyjściowe jest różnicą napięcia wejściowego i spadku napięcia na tranzystorze kluczującym, gdyż w tym zakresie układ przestaje pełnić funkcję regulatora impulsowego. Różnice między charakterystykami izotermicznymi i nieizotermicznymi są niewielkie i nie przekraczają 10%.

Dla rozważanego przypadku wyznaczono także sprawność energetyczną przetwornicy, która dla napięć  $V_{FB} > 1,5$  V jest praktycznie stała i wynosi około 77% w przypadku nieizotermicznym oraz 75% — w przypadku izotermicznym, a także zależność temperatury obudowy regulatora od napięcia zwrotnego. Temperatura ta rośnie w funkcji napięcia  $V_{FB}$ , dochodząc do 105°C. Warto zaznaczyć też, że w czasie pracy regulatora występuje na jego powierzchni nierównomierny rozkład temperatury, a jak pokazano w pracy [11], różnice temperatur na obudowie mogą dochodzić nawet do 25°C.

Na rys. 4 przedstawiono obliczone i zmierzone zależności napięcia wyjściowego rozważanej przetwornicy od rezystancji obciążenia przy otwartej pętli sprzężenia zwrotnego. W rozważanym trybie pracy układu napięcie wyjściowe przetwornicy maleje wraz ze spadkiem rezystancji obciążenia, a wzrost temperatury powoduje dodatkowy spadek napięcia wyjściowego.



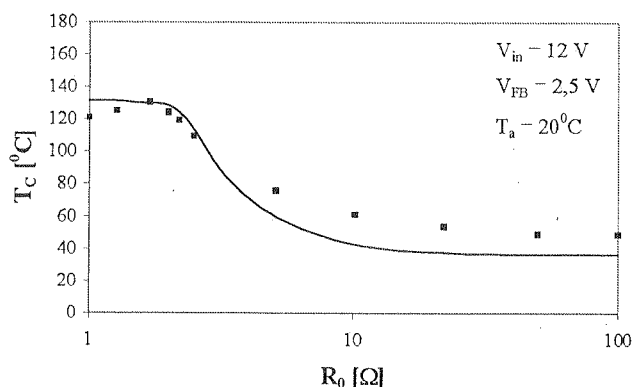
Rys. 4. Zależność napięcia wyjściowego przetwornicy od rezystancji obciążenia przy otwartej pętli sprzężenia zwrotnego

Fig. 4. The dependence of BUCK converter output voltage on the load resistance for opened feedback loop

Przeprowadzono także analizy i pomiary w układzie z zamkniętą pętlą. W tym przypadku napięcie wyjściowe przetwornicy jest w przybliżeniu stałe w szerokim zakresie zmian rezystancji obciążenia ( $R_o > 1,5 \Omega$ ) i dopiero dla rezystancji obciążenia  $R_o > 1,25 \Omega$ , (odpowiadającej maksymalnej dopuszczalnej wartości prądu wyjściowego), napięcie to różni się o około 6% od wartości nominalnej równej 5,1 V.

Wyznaczono także zależność sprawności energetycznej rozważanej przetwornicy od rezystancji obciążenia, odpowiednio dla układu z otwartą i zamkniętą pętlą sprzę-

żenia zwrotnego. W obu przypadkach, rozważana zależność posiada maksimum równe około 75% przy rezystancji obciążenia równej około  $10 \Omega$ . Warto zaznaczyć, że w zakresie dużych rezystancji obciążenia, istotnym czynnikiem wpływającym na sprawność jest moc pobierana przez układy wewnętrzne regulatora, a jej wartość dla dużych  $R_0$  jest bliska mocy wyjściowej.



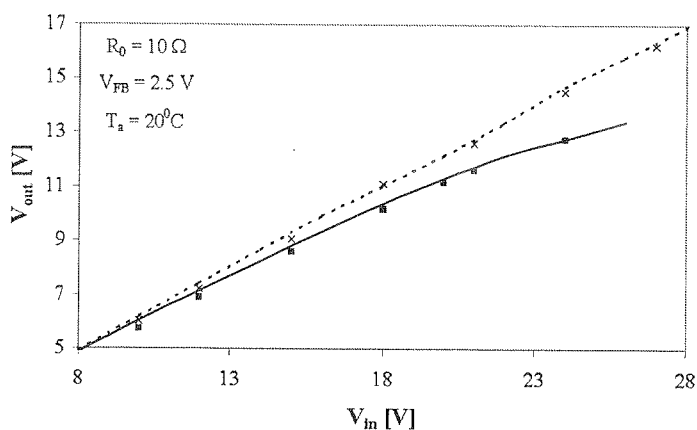
Rys. 5. Zależność temperatury regulatora od rezystancji obciążenia

Fig. 5. Dependence of the regulator temperature on the load resistance

Na rys. 5 przedstawiono zależność temperatury obudowy regulatora od rezystancji obciążenia dla układu z otwartą pętlą sprzężenia zwrotnego. Jak widać, w zakresie małych rezystancji  $R_0$  obliczona temperatura wnętrza przekracza wartość  $140^{\circ}\text{C}$ , przy której uruchomione zostaje zabezpieczenie termiczne. Z tego też powodu nie uzyskano w tym zakresie wyników pomiarów w stanie ustalonym, a pokazane na rys. 5 punkty odnoszą się więc do ostatnich wartości zarejestrowanych tuż przed wyłączeniem się układu. Po zadziałaniu układu zabezpieczenia termicznego napięcie na wyjściu przetwornicy ma przebieg oscylacyjny.

Na rys. 6 przedstawiono zależności napięcia wyjściowego przetwornicy od napięcia wejściowego przy ustalonej wartości napięcia regulacji i rezystancji obciążenia. Jak widać na skutek samonagrzewania maleje napięcie wyjściowe przetwornicy, a różnice między charakterystykami izotermicznymi i nieizotermicznymi rosną wraz ze wzrostem napięcia  $V_{in}$ , osiągając kilkanaście procent dla  $V_{in} = 26 \text{ V}$ . W rozważanym zakresie zmian napięcia wejściowego obliczona i zmierzona sprawność energetyczna przetwornicy w warunkach izotermicznych i nieizotermicznych jest praktycznie identyczna i wynosi około 80%. Z kolei temperatura wnętrza regulatora rośnie wraz ze wzrostem napięcia wejściowego, dochodząc do około  $140^{\circ}\text{C}$  przy napięciu  $V_{in} = 26 \text{ V}$ .

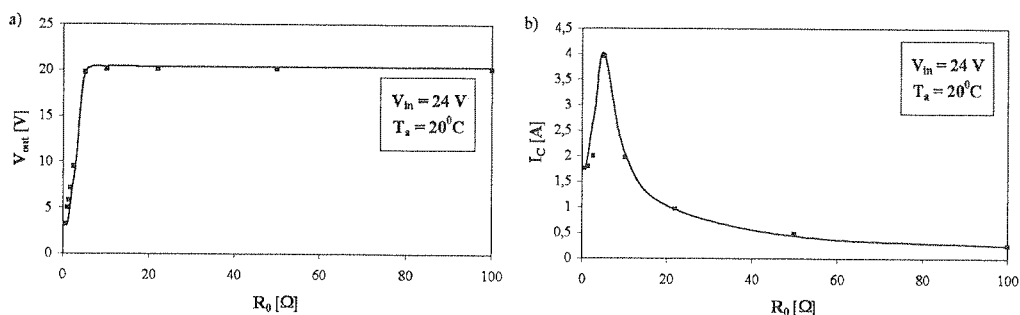
Na rys. 7 przedstawiono zależność wartości skutecznej prądu kolektora tranzystora wyjściowego od rezystancji obciążenia, uzyskaną w stanie ustalonym przy zamkniętej pętli sprzężenia zwrotnego, napięciu wejściowym  $V_{in} = 24 \text{ V}$  w temperaturze pokojowej. Jak widać, uzyskano zadawalającą zgodność wyników obliczeń i pomiarów. W zakresie małych rezystancji obciążenia istotny jest wpływ bloku zabezpieczenia prze-



Rys. 6. Zależność napięcia wyjściowego przetwornicy od napięcia wejściowego

Fig. 6. Dependence of the converter output voltage on its input voltage

tężeniowego, powodujący spadek maksymalnej wartości prądu kolektora oraz utratę właściwości stabilizacyjnych regulatora, co przejawia się spadkiem wartości napięcia wyjściowego stabilizatora nawet o 80%.



Rys. 7. Zależności napięcia wyjściowego (a) i maksymalnego prądu kolektora tranzystora wyjściowego (b) regulatora L296 od rezystancji obciążenia

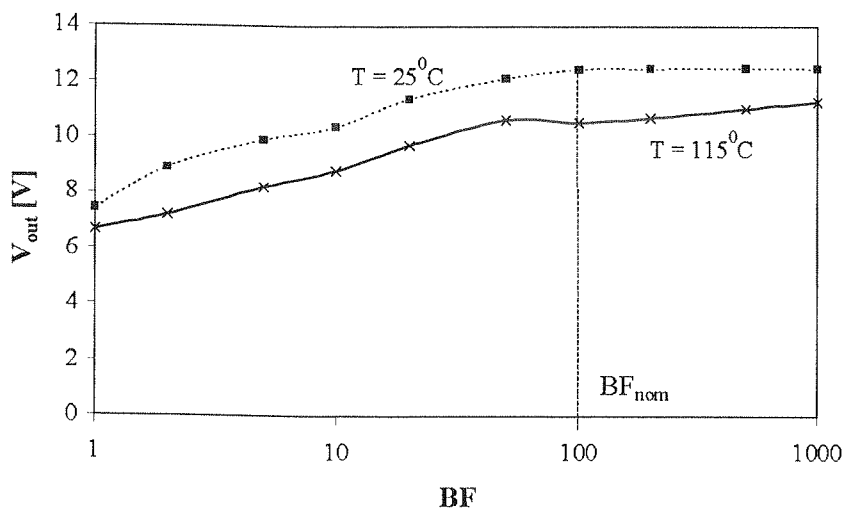
Fig. 7. Dependences of the output voltage (a) and the input current (b) of the L296 regulator on the load resistance

Ważnym parametrem stabilizatorów napięcia jest zmiana napięcia przy zakłóceniu impulsowym [13], to znaczy przy skokowej zmianie napięcia wejściowego lub rezystancji obciążenia. Przykładowo, obliczono i porównano z danymi katalogowymi [6] czasowy przebieg napięcia wyjściowego regulatora przy skokowej zmianie obciążenia z 5 Ω na 1,67 Ω przy napięciu zasilania równym 35 V i temperaturze otoczenia 25°C. W chwili zmiany wartości obciążenia napięcie wyjściowe zmienia się o około 200 mV, a powrót do wartości nominalnej, równej 5,1 V następuje po upływie około 150 μs.

Uzyskane z symulacji wartości maksymalnego napięcia przeregulowania oraz czasu jego trwania są zbliżone do wartości katalogowych.

Jak wynika m. in. z pracy [14], parametry elementów półprzewodnikowych użytych do konstrukcji przetwornicy dc-dc mogą w istotny sposób wpływać na jej charakterystyki. W celu zbadania wpływu wartości parametrów modelu tranzystora kluczującego na charakterystyki przetwornicy BUCK z regulatorem L296 przeprowadzono analizy rozważanego układu z otwartą pętlą sprzężenia zwrotnego przy napięciu wejściowym  $V_{in} = 20$  V, rezystancji obciążenia  $R_0 = 10 \Omega$ , dla dwóch wartości temperatury regulatora, równych  $25^\circ\text{C}$  oraz  $115^\circ\text{C}$ .

Na rys. 8 przedstawiono zależność napięcia wyjściowego przetwornicy od maksymalnej wartości współczynnika wzmocnienia prądowego (parametr BF). Jak widać, wraz ze wzrostem wartości rozważanego parametru rośnie napięcie wyjściowe przetwornicy od 7,5 V do 13 V. Wzrost temperatury o  $90^\circ\text{C}$  powoduje spadek wartości napięcia wyjściowego o około 2 V. Dla  $BF > 100$  napięcie wyjściowe praktycznie nie zależy od wartości parametru BF.



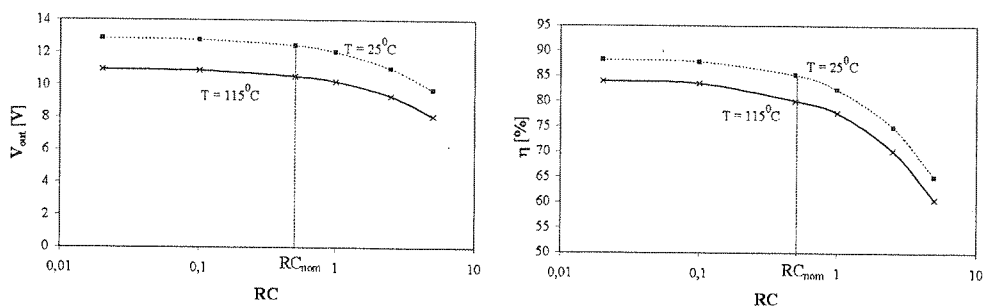
Rys. 8. Zależność napięcia wyjściowego regulatora od wartości parametru BF

Fig. 8. Dependence of converter output voltage on BF parameter

Na rys. 9 przedstawiono zależność napięcia wyjściowego i sprawności rozważanej przetwornicy od rezystancji szeregowej kolektora RC. Wzrost wartości tej rezystancji powoduje zarówno spadek napięcia wyjściowego jak i sprawności. Podobny wpływ na charakterystyki przetwornicy wykazuje parametr RE.

Zbadano także wpływ parametrów dynamicznych modelu tranzystora na napięcie wyjściowe rozważanej przetwornicy. Stwierdzono, że parametry CJE oraz CJC opisujące pojemności złączowe tranzystora praktycznie nie wpływają na napięcie wyjściowe, natomiast zależności tego napięcia od parametrów TR i TF, opisujących pojemności

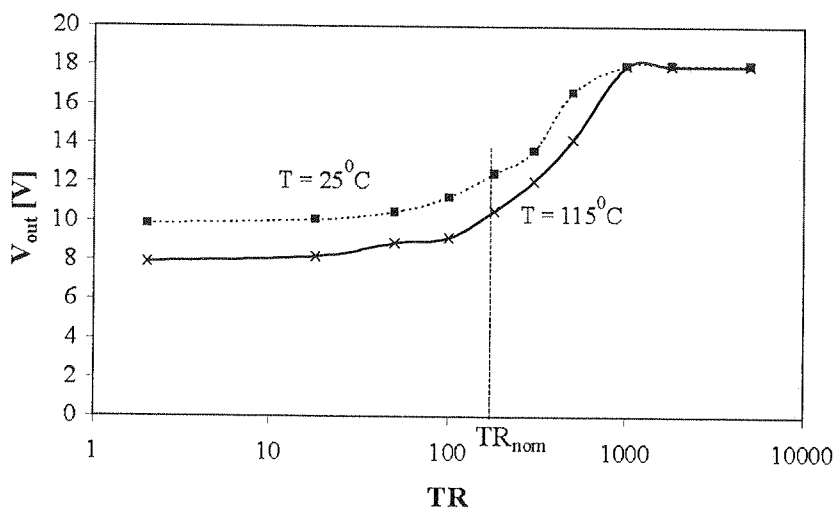




Rys. 9. Zależność napięcia wyjściowego i sprawności regulatora od wartości parametru RC

Fig. 9. Dependence of converter output voltage on RC parameter

dyfuzyjne, są praktycznie identyczne. Przykładowo na rys. 10 przedstawiono zależność tego napięcia od parametru TR. Jak widać, wzrost czasu TR powoduje wzrost napięcia wyjściowego. W rozważanym zakresie zmian parametru TR napięcie to rośnie nawet o 80%.



Rys. 10. Zależność napięcia wyjściowego regulatora od wartości parametru TR

Fig. 10. Dependence of converter output voltage on TR parameter

Jak zatem widać z przedstawionych wyników obliczeń, dobór wartości większości parametrów tranzystora, tzn. BF, TR, TF, CJE, CJC nie jest krytyczny i nawet duża odchyłka wartości tych parametrów od wartości nominalnej nie wpływa w istotny sposób na wynik obliczeń. Z kolei, niedokładność wyznaczenia wartości rezystancji szeregowej kolektora RC oraz emitera RE mogą spowodować błędy w wyznaczeniu wartości napięcia wyjściowego stabilizatora dochodzące nawet do kilkunastu procent.

## 4. PODSUMOWANIE

W pracy przedstawiono nową wersję elektrotermicznego makromodelu scalonego impulsowego regulatora napięcia L296. Jak wynika z przeprowadzonych badań eksperymentalnych i symulacyjnych, opracowany makromodel zapewnia dobrą zgodność obliczonych i zmierzonych charakterystyk rozważanego regulatora w warunkach izotermicznych i nieizotermicznych zarówno w zalecanym przez producenta zakresie pracy, jak i po za nim, tzn. przy zadziałaniu zabezpieczenia termicznego lub przetężeniowego. Samonagrzewanie powoduje zmianę w przebiegu charakterystyk przetwornicy, a różnice między charakterystykami izotermicznymi i nieizotermicznymi dochodzą do kilkunastu procent. Stosując zaproponowany makromodel można poprawnie dobrać warunki bezpiecznej pracy stabilizatora napięcia z rozważanym regulatorem oraz poprawnie określić warunki zasilania i obciążenia regulatora, przy których zabezpieczenia termiczne i przetężeniowe będą nieaktywne.

## 5. BIBLIOGRAFIA

1. J. Zarębski, K. Posobkiewicz: *Monolityczne regulatory do stabilizatorów impulsowych z diodowymi przetwornicami dc-dc*. Elektronizacja, Not- Sigma, Nr 12, 2003, s. 34.
2. J. Zarębski, K. Górecki, K. Posobkiewicz: *Modelowanie wpływu temperatury na charakterystyki regulatora impulsowego LT1073 w programie SPICE*. Elektronizacja, Not-Sigma, Nr 10, 2003, s. 28.
3. K. Posobkiewicz, K. Górecki, J. Zarębski: *Model regulatora L296 dla programu SPICE*. IX Konferencja Naukowo-Techniczna Zastosowania Komputerów w Elektrotechnice ZKwE'2004, Poznań-Kiekrz, 2004, t.1, s. 291.
4. J. Zarębski, K. Górecki, K. Posobkiewicz: *A New Macromodel of L296 Regulator for Spice Including Selfheating*. 11-th International Conference Mixed Design of Integrated Circuits and Systems MIXDES 2004, Szczecin, 2004, p. 311.
5. *Designing with the L296 Monolithic Power Switching Regulator*. AN244/1288, SGS- Thomson, STMicroelectronics, 1996.
6. L296, L296P. High Current Switching Regulators. SGS-Thomson, STMicroelectronics, 2002.
7. Ch. P. Basso: *Switch-Mode Power Supply SPICE Cookbook*. McGraw-Hill, 2001.
8. J. Zarębski, K. Górecki, K. Posobkiewicz: *Modelling of L296 Regulator in SPICE*. 6th International Scientific and Technical Conference on Unconventional Electromechanical and Electrical Systems (UEES'04), Alushta, 2004 (przyjęty do druku).
9. J. Zarębski: *Modelowanie, symulacja i pomiary przebiegów elektrotermicznych w elementach półprzewodnikowych i układach elektronicznych*. Prace Naukowe WSM w Gdyni, Gdynia 1996.
10. J. Zarębski, K. Górecki, W. J. Stepowicz: *SPICE-Aided Electrothermal Modeling of Power BJTs*. 5th International Seminar on Power Semiconductors ISPS'2000, Praga (Czechy) 2000, p. 181.
11. K. Posobkiewicz, K. Górecki, J. Zarębski: *Pomiary rezystancji termicznej monolitycznych regulatorów napięcia*. Zeszyty Naukowe Akademii Morskiej w Gdyni, 2004 (przyjęty do druku).
12. F. F. Oettinger, D. L. Blackburn: *Semiconductor measurement technology: thermal resistance measurements*. U.S. Department of Commerce, NIST/SP-400/86, 1990.
13. A. Borkowski: *Zasilanie urządzeń elektronicznych*. WKiŁ, Warszawa, 1990.

14. J. Zarębski, K. Górecki, A. Józwiak: *Pomiary dławikowej przetwornicy obniżającej dc-dc*. Zeszyty Naukowe WSM, Nr 42, 2001, s. 143.

J. ZARĘBSKI, K. GÓRECKI, K. POSOBKIEWICZ

## THE ELECTROTHERMAL MODEL OF THE SWITCHED VOLTAGE REGULATOR L296 FOR SPICE

### S u m m a r y

This paper deals with the problem of modelling a class of monolithic integrated circuits with the use of SPICE. The STMicroelectronics regulator L296 intended for switching-mode power supplies based on the BUCK converter has been chosen for investigations.

A new electrothermal macromodel of L296 (including selfheating) for SPICE, is presented. In this macromodel formulated in the network form with the use of some controlled sources accessible in SPICE, the fundamental physical phenomena responsible for the feedback loop operation, as well as the description of blocks protecting from the over-current effect and the dangerous increase of the junction temperature are taken into account.

In the macromodel, the regulation of the output voltage is realised by the control loop consisting of the error amplifier (EA), the reference voltage source ( $V_{REF}$ ) of the efficiency equal to 5.1 V, the PWM comparator (K1), the oscillator of the saw-tooth waveform (OSC) and the power output stage (OS) based on the bipolar transistor (BJT) operating as the power switch. The soft-start circuit (SSC) limits the slew rate of the output of the error amplifier what protects the power transistor against the current surge appearing after the switching-on of the supply. The CP and TP blocks are in order to switch-off the output circuit when the admissible values of the bipolar transistor current or the inner temperature of the regulator exceed their limits.

The thermal model of L296 consists of the current source of the efficiency equal to the electrical real power dissipated in the device, the voltage source of the efficiency equal to the ambient temperature and the RC two-terminal network modelling the thermal time constant of L296.

The macromodel parameter values are obtained after measuring results and catalogue data. The correctness of the proposed macromodel has been verified experimentally in BUCK converter circuit both for opened and closed feedback loop in the wide range of changing the input voltage, load resistance and the regulation voltage. In the considered cases a good agreement between the measurements and calculations results was obtained. The analysis of the influence of BJT model parameters values on the characteristics of BUCK converter including considered regulator is performed as well.

**Keywords:** SPICE, modelling, SMPS

puls  
kow  
oraz

## Przyspieszona analiza dławikowych przetwornic DC-DC o sterowaniu PWM w programie SPICE

KRZYSZTOF GÓRECKI

*Katedra Radioelektroniki Morskiej, Akademia Morska w Gdyni  
ul. Morska 83, 81-225 Gdynia,  
e-mail: gorecki@am.gdynia.pl*

*Otrzymano 2004.09.22  
Autoryzowano 2004.12.10*

W pracy zaproponowano nowy algorytm FAST przyspieszonej analizy stanów przejściowych w dławikowych przetwornicach dc-dc o sterowaniu PWM (z modulacją długości impulsu). Algorytm ten umożliwia wyznaczenie wartości parametrów roboczych przetwornicy oraz przebiegów czasowych napięć i prądów w rozważanych układach w stanie ustalonym. Realizacja algorytmu wymaga w każdej iteracji wykonywania obliczeń przy wykorzystaniu zaproponowanych w pracy wzorów analitycznych oraz wykorzystania programu SPICE, który realizuje analizę stanów przejściowych badanego układu w zakresie równym dwóm okresom sygnału sterującego. Z wzorów analitycznych wyliczane są wartości napięcia na kondensatorze oraz prądu dławika, które stanowią warunek początkowy dla obliczeń prowadzonych przez program SPICE. Z kolei wartości występujących w tych wzorach napięć na półprzewodnikowych elementach kluczujących w czasie ich załączenia są wyznaczone z programu SPICE i wykorzystywane w kolejnej iteracji. Poprawność zaproponowanego algorytmu zweryfikowano dla przetwornic BUCK i BOOST przy wykorzystaniu algorytmu analizy stanów przejściowych realizowanego za pomocą programu SPICE (ASP) oraz innych algorytmów przyspieszonej analizy. Porównano także czasy trwania obliczeń realizowanych przy wykorzystaniu tych algorytmów.

*Słowa kluczowe:* przetwornice dławikowe, SPICE, analiza stanów przejściowych

### 1. WPROWADZENIE

Dławikowe przetwornice dc-dc są powszechnie wykorzystywane w układach impulsowego przetwarzania energii elektrycznej. Zawierają one elementy półprzewodnikowe, pełniące rolę przełączników elektronicznych, układy sterujące tymi przełącznikami oraz liniowe elementy RLC.

Obecnie, przy analizie i projektowaniu układów elektronicznych powszechnie wykorzystuje się narzędzia komputerowe, np. program SPICE. Z punktu widzenia projektanta przetwornic dc-dc istotne jest uzyskanie z symulacji komputerowej wartości następujących parametrów roboczych: napięcia wyjściowego i sprawności przetwornicy w stanie ustalonym, prądu dławika, prądów płynących przez elementy półprzewodnikowe w czasie ich załączenia i napięć panujących na ich zaciskach w czasie wyłączenia tych elementów, a także tętnień napięcia wyjściowego. Ponieważ w czasie pracy przetwornicy występuje okresowe kluczkowanie elementów półprzewodnikowych, naturalnym rodzajem analizy tych układów jest analiza stanów przejściowych.

W algorytmie analizy stanów przejściowych, np. realizowanym w programie SPICE, nazywanym dalej algorytmem ASP, w celu uzyskania informacji o wartościach napięć i prądów w układzie w stanie ustalonym należy przeprowadzić obliczenia w przedziale czasu analizy od chwili włączenia badanego układu do wartości równej co najmniej kilku najdłuższymi stałymi czasowymi tego układu. W rozważanych przetwornicach wartości poszczególnych stałych czasowych, związanych z wartościami elementów układu oraz związanych z parametrami sygnału sterującego mogą się różnić między sobą nawet o kilka rzędów wielkości [1]. A zatem z punktu widzenia analizy komputerowej są to tzw. układy sztywne [2], w których dobór kroku czasowego jest zdeterminowany wartością najkrótszej stałej czasowej, a czas zakończenia analizy niezbędny do uzyskania stanu ustalonego — przez najdłuższą stałą czasową. Stąd wyznaczenie wartości parametrów roboczych przetwornicy w stanie ustalonym wymaga przeprowadzenia analizy stanów przejściowych w przedziale czasu odpowiadającego nawet wielu tysiącom okresów sygnału sterującego.

Oprócz czasowego zakresu analizy, rozumianego jako czas potrzebny do uzyskania stanu ustalonego w układzie, na czas trwania obliczeń wpływa też postać zastosowanych modeli elementów, gdyż modele te opisane złożonymi zależnościami wymagają w każdej iteracji większej ilości operacji matematycznych niż modele opisane prostszymi zależnościami. Z tego powodu, przedstawiane w literaturze metody obliczeń przetwornic dc-dc, których celem jest skrócenie czasu trwania obliczeń i nazywane dalej metodami przyspieszonymi, wykorzystują uproszczone modele ich elementów składowych, w szczególności elementów półprzewodnikowych. Typowo stosowanym uproszczeniem w analizie układów impulsowych, np. przetwornic dc-dc, jest idealizacja modeli elementów półprzewodnikowych. Elementy te są modelowane przy wykorzystaniu kluczy idealnych o zerowej rezystancji włączenia i nieskończonej rezystancji wyłączenia [3, 4, 5, 6, 7, 8], lub też za pomocą kluczy o skończonych rezystancjach włączenia i wyłączenia [9, 10, 11]. Jednak nawet przy zastosowaniu tak prostych modeli elementów kluczujących i algorytmu analizy stanów przejściowych w programie SPICE czas trwania obliczeń do uzyskania stanu ustalonego jest długi i wynosi nawet kilka minut.

Algorytm ASP, realizowany w programie SPICE i wykorzystujący fizyczne modele elementów półprzewodnikowych nie wykorzystuje żadnych założeń upraszczających. A zatem, uzyskane za jego pomocą wyniki obliczeń mogą być traktowane jako wyniki wzorcowe.

W wielu pracach są proponowane przyspieszone metody obliczeniowe, umożliwiające uzyskanie informacji o wartościach parametrów roboczych przetwornicy w stanie ustalonym w czasie znacznie krótszym niż przy wykorzystaniu algorytmu ASP. Metody przyspieszone dzielą się na dwie grupy. Jedna z nich wykorzystuje analizę stałoprądową, natomiast druga — analizę stanów przejściowych. Do pierwszej grupy należą m. in. metody opisane w pracach [7, 11, 12, 13, 14, 15], natomiast do drugiej grupy metody z prac [9, 16, 17, 18]. W obu rozważanych metodach literaturowych elementy półprzewodnikowe reprezentowane są przez klucze bezinercyjne. Tymczasem, jak wynika z prac [1, 19, 20, 21], postać modeli elementów półprzewodnikowych może w istotny sposób wpływać na charakterystyki przetwornic dc-dc, zwłaszcza w przypadku układów o małym napięciu wyjściowym i dużym prądzie wyjściowym. Tak więc, stosowanie literaturowych metod przyspieszonej analizy i idealizowanych modeli elementów kluczujących może być przyczyną istotnych niedokładności obliczeń.

W pracy zaproponowano nowy algorytm FAST przyspieszonej analizy przetwornic dławikowych w stanie ustalonym przy zastosowaniu programu SPICE. W rozdziale drugim przedstawiono literaturowe metody przyspieszonej analizy tych przetwornic, w rozdziale trzecim zaprezentowano ideę nowego algorytmu, natomiast w rozdziale czwartym przedstawiono wyniki weryfikacji poprawności tego algorytmu.

## 2. LITERATUROWE METODY PRZYSPIESZONYCH ANALIZ PRZETWORNIC DC-DC

Jak zaznaczono we wprowadzeniu, literaturowe metody analiz przetwornic dc-dc w stanie ustalonym można podzielić na metody wykorzystujące analizę stałoprądową oraz analizę stanów przejściowych. W dalszej części rozdziału opisano wybrane metody literaturowe przyspieszonej analizy przetwornic dc-dc o sterowaniu PWM.

### 2.1. PODSTAWOWA METODA ANALIZY STAŁOPRĄDOWEJ

Podstawową metodę analizy stałoprądowej przetwornic dc-dc w stanie ustalonym przedstawiono m.in. w pracach [7, 12, 13]. W metodzie tej zakłada się, że zarówno diody, jak i tranzystory mogą stanowić w obwodzie tylko zwarcie lub rozwarcie, a elementy inercyjne są bezstratne. Wówczas, zakładając, że napięcie wyjściowe i wejściowe przetwornicy są stałe, a przebieg napięcia na dławiku ma postać ciągu impulsów prostokątnych, wyznacza się równanie opisujące zmiany wartości prądu cewki w czasie dwóch cykli pracy przetwornicy, tzn. załączenia oraz wyłączenia tranzystora kluczującego. Po przyrównaniu do siebie wyrażeń opisujących zmiany tego prądu w obu cyklach pracy przetwornicy i prostych przekształceniach algebraicznych uzyskuje się wzór opisujący zależność napięcia wyjściowego przetwornicy od napięcia wejściowego i współczynnika wypełnienia sygnału sterującego klucz tranzystorowy.

Przyjęte w obliczeniach modele elementów półprzewodnikowych w postaci kluczy idealnych oraz pominięcie strat w elementach inercyjnych nie pozwalają na ocenę sprawności przetwornicy. Natomiast zaletą rozważanej metody jest możliwość sformułowania zależności analitycznej, opisującej wpływ wartości współczynnika wypełnienia impulsów sterujących, rezystancji obciążenia i napięcia wejściowego na parametry robocze przetwornicy. Dlatego metoda ta jest często wykorzystywana przez projektantów przetwornic dc-dc [22].

## 2.2. METODA MODELI UŚREDNIONYCH

W pracach [7, 11] opisano metodę wyznaczenia napięcia wyjściowego przetwornic dc-dc przy wykorzystaniu stałoprądowej metody modeli uśrednionych. W metodzie tej niezbędne jest stworzenie stałoprądowego, obwodowego odpowiednika badanej przetwornicy, zawierającego jedynie rezystory i źródła napięciowe, w których są zachowane relacje między wartościami średnimi napięć i prądów zaciskowych przetwornicy. W konstrukcji tego odpowiednika wykorzystuje się koncepcję transformatora dc o przekładni równej współczynnikowi transformacji przetwornicy.

Stworzenie stałoprądowego odpowiednika obwodowego analizowanej przetwornicy wymaga [11]:

1. Skonstruowania dwóch obwodów zastępczych przetwornicy dla dwóch położeń kluczy, przy czym w stanie wyłączenia klucza w obwodzie wystąpi rozwarcie.
2. Sformułowania równań opisujących napięcie na cewce i prąd kondensatora dla obu obwodów przy założeniu, że składowe zmienne napięć i prądów wynikające z przełączania są pomijalnie małe w stosunku do ich składowych stałych.
3. Sformułowania wyrażeń opisujących wartość średnią napięcia na cewce przy wykorzystaniu zasady ciągłości strumienia w cewce oraz wartość średnią prądu kondensatora, korzystając z zasady zachowania ładunku w kondensatorze. Tak sformułowane wyrażenia należy przyrównać do zera.
4. Rekonstrukcji modelu obwodowego przetwornicy opartego na otrzymanych w punkcie 3 równaniach, które opisują zachowanie się przetwornicy w stanie ustalonym wraz ze stratami w elementach półprzewodnikowych i biernych.
5. Sformułowania wzorów analitycznych opisujących napięcie wyjściowe i prąd wejściowy przetwornicy na podstawie analizy stałoprądowej otrzymanego obwodu.

Zaletą przedstawionej metody jest możliwość sformułowania opisu analitycznego napięcia wyjściowego przetwornicy i jej sprawności oraz określenie czynników wpływających na te wielkości, natomiast wadą jest konieczność stosowania uproszczonych modeli elementów półprzewodnikowych, które nie uwzględniają inercji ani nieliniowości charakterystyk tych elementów.



## 2.3. METODA BEN-JAKOVA

W pracach [14, 15] zaproponowano metodę wyznaczania parametrów roboczych przetwornicy dc-dc w stanie ustalonym przy wykorzystaniu stałoprądowej analizy w programie SPICE. W cytowanych pracach wykorzystano spostrzeżenie, że w rozważanej klasie układów tranzystor oraz dioda naprzemiennie przewodzą prąd. Przy przyjęciu modeli tych elementów w postaci idealnych kluczy przebiegi napięć i prądów na ich zaciskach mają kształt ciągu impulsów prostokątnych o wypełnieniu zależnym od współczynnika wypełnienia impulsów sterujących  $D$ . W pracach tych zaproponowano, aby w układzie przetwornicy zastąpić tranzystor przez sterowane źródło napięciowe  $E_t$ , natomiast diodę — przez sterowane źródło prądowe  $G_d$ . Wydajności tych źródeł opisane są wzorami

$$E_t = \frac{1-D}{D} \cdot u_D \quad (1)$$

$$G_d = \frac{1-D}{D} \cdot i_T \quad (2)$$

gdzie  $u_D$  oznacza napięcie na zaciskach źródła  $G_d$ , natomiast  $i_T$  — prąd płynący przez źródło  $E_t$ . W miejsce elektrody sterującej tranzystora włączono źródło napięcia stałego o wydajności równej współczynnikowi wypełnienia impulsów ( $0 < D \leq 1$ ).

W pracy [11] pokazano, iż w omawianej metodzie można dodatkowo uwzględnić wpływ rezystancji włączenia tranzystora  $R_{ON}$  oraz spadku napięcia na diodzie  $U_D$  na parametry robocze przetwornicy przez włączenie szeregowo ze źródłem  $E_t$  źródła napięciowego  $E_r$  modelującego wpływ rezystancji  $R_{ON}$  oraz szeregowo ze źródłem prądowym  $G_d$  — źródła napięciowego o wydajności  $U_d$  i rezystora  $R_d$ . Wówczas wydajności źródeł  $E_t$  oraz  $E_r$  dane są wzorami

$$E_t = (1-D) \cdot (u_D + U_d) / D \quad (3)$$

$$E_r = \frac{i_T \cdot (R_{ON} + (1-D) \cdot R_d D)}{D} \quad (4)$$

Uwzględnienie skończonej rezystancji włączenia elementów półprzewodnikowych umożliwia ocenę sprawności modelowanej przetwornicy.

## 2.4. METODY WYKORZYSTUJĄCE ANALIZĘ STANÓW PRZEJŚCIOWYCH

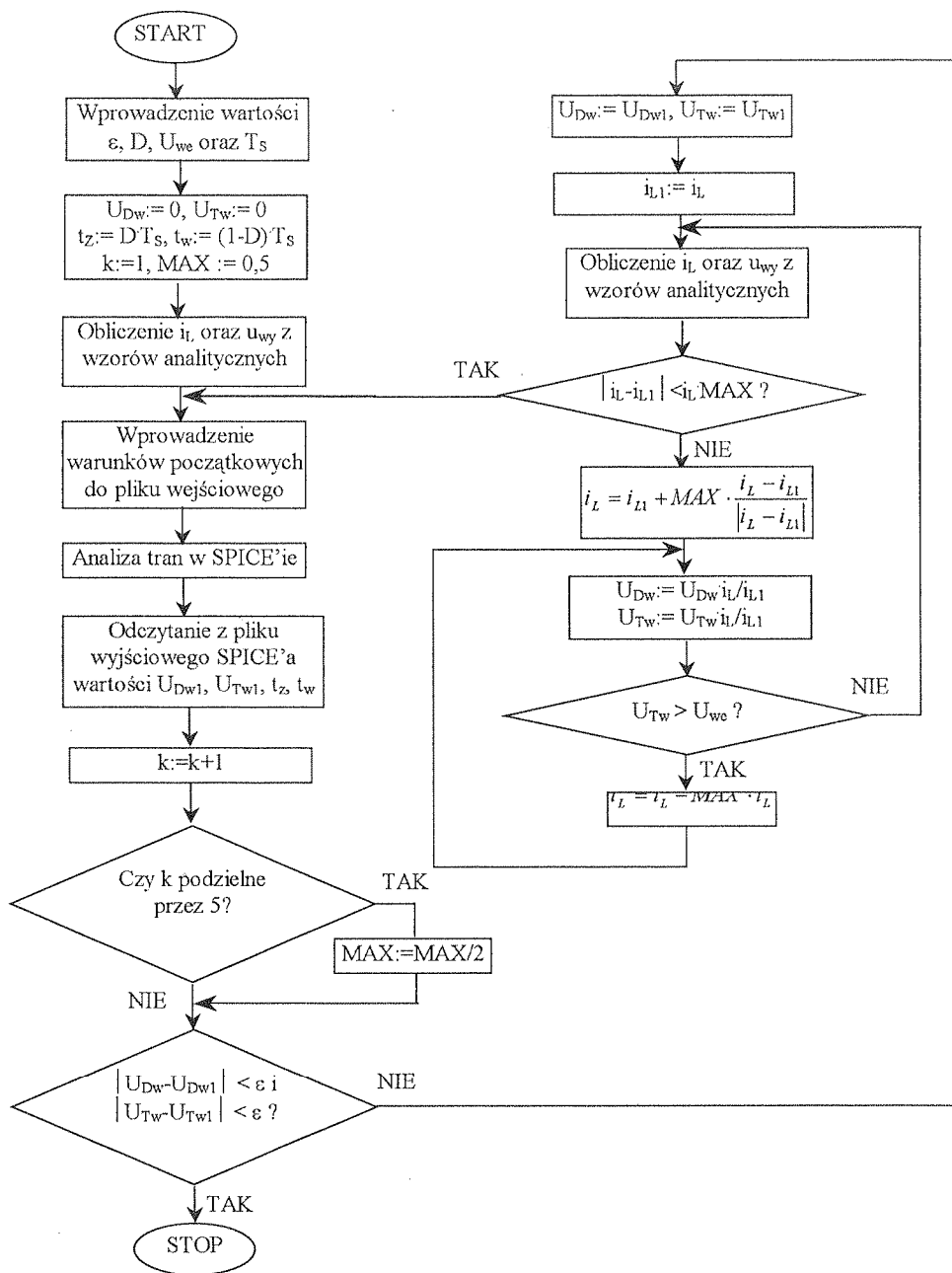
Algorytm ASP z fizycznymi modelami elementów półprzewodnikowych, w przypadku przetwornic dc-dc jest czasochłonny, gdyż uzyskanie stanu ustalonego w obwodzie wymaga przeanalizowania układu dla czasu odpowiadającego nawet wielu tysiącom okresów sygnału sterującego. Przy wykorzystywaniu algorytmu ASP w programie SPICE występuje ograniczenie wartości minimalnego kroku obliczeń [23], które jest często przyczyną przerywania obliczeń przez ten program w przypadku analizy układu pobudzanego szybkodzielnym sygnałem przy długim czasie analizy [1]. W takim przypadku należy wykonywać analizę przedziałami, uruchamiając wielokrotnie program

SPICE przy wykorzystaniu poleceń `.savebias` i `.loadbias` oraz dobierając eksperymentalnie wartości opcji determinujących dokładność obliczeń oraz ilość dopuszczalnych iteracji [1, 24]. Często dobór wartości tych opcji, zapewniający uzyskanie zbieżności obliczeń w całym założonym przedziale czasu analizy, jest zadaniem trudnym i czasochłonnym.

W literaturze zaproponowano także metody przyspieszonych analiz przetwornic dc-dc bazujące na wykorzystaniu analizy stanów przejściowych. W pracy [16] wykorzystano analizę czasową, w której podzielono zakres analizy na przedziały czasu, w których analizowany obwód może być opisany algebraicznymi równaniami linowymi. Z kolei, w pracy [17] zastosowano algorytm całkowania z przewidywaniem stanu przełączników. W pracy [18] wykorzystano również podział zakresu analizy na odcinki, a informacje o wartościach zmiennych stanu uzyskano za pomocą zmodyfikowanej metody potencjałów węzłowych. Wszystkie elementy reaktancyjne zastąpiono przez rezystory i źródła napięciowe oraz prądowe. Natomiast w pracy [9] przy analizie przetwornic dc-dc zastosowano modele cewki i kondensatora stowarzyszone z bezpamięciowym algorytmem spłotowym.

### 3. ALGORYTM FAST

Jak wynika z rozdziału drugiego, omówione literaturowe metody przyspieszonej analizy przetwornic dc-dc w stanie ustalonym nie uwzględniają nieliniowych charakterystyk elementów półprzewodnikowych, inercji tych elementów oraz parametrów sygnału sterującego, a uzyskiwane wartości napięć i prądów nie uwzględniają składowej zmiennej, przez co uniemożliwiają m. in. ocenę tętnień napięcia wyjściowego. Opracowany przez autora algorytm FAST umożliwia analizę przetwornic w stanie ustalonym z uwzględnieniem tętnień i rzeczywistych właściwości elementów przełączających. Algorytm ten wymaga iteracyjnych obliczeń stanów przejściowych wykonywanych za pomocą programu SPICE oraz podanych w niniejszej pracy wzorów analitycznych. Schemat działania algorytmu przedstawiono na rys. 1. Po uruchomieniu algorytmu wprowadzane są wartości założonej, dopuszczalnej, bezwzględnej dokładności obliczeń napięć na elementach półprzewodnikowych  $\varepsilon$ , współczynnika wypełnienia  $D$ , napięcia wejściowego  $U_{we}$  oraz okresu  $T_s$  sygnału sterującego. Jak widać z rys. 1, w pierwszej iteracji algorytmu przyjmuje się zerowe wartości spadku napięcia  $U_{Tw}$  na włączonym tranzystorze oraz spadku napięcia  $U_{Dw}$  na diodzie spolaryzowanej w kierunku przewodzenia, natomiast czas włączenia tranzystora  $t_z$  wynosi  $D \cdot T_s$ , zaś czas włączenia diody  $t_w$  jest równy  $(1 - D) \cdot T_s$ . Przy wykorzystaniu założonych wartości wymienionych parametrów oraz, wyprowadzonych w dalszej części rozdziału, wzorów wyliczane są wartości prądu cewki  $i_L$  oraz napięcia na kondensatorze  $U_{wy}$  w stanie ustalonym, które stanowią warunek początkowy w analizie stanów przejściowych w programie SPICE. Analiza ta obejmuje dwa okresy sygnału sterującego, a uzyskane w drugim okresie wartości napięć  $U_{Dw1}$  i  $U_{Tw1}$  oraz czasów  $t_z$  i  $t_w$  są wykorzystywane do obliczenia prądu  $i_L$  oraz napięcia  $U_{wy}$  w kolejnej iteracji. Obliczenia należy zakończyć,



Rys. 1. Sieć działań algorytmu FAST

Fig. 1. The diagram of FAST algorithm

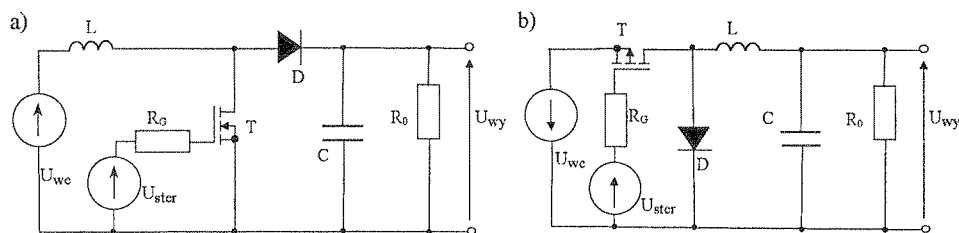
gdy różnice uzyskanych w kolejnych iteracjach wartości napięć  $U_{Dw}$  i  $U_{Dw1}$  oraz  $U_{Tw}$  i  $U_{Tw1}$  nie przekraczają założonej wartości dopuszczalnej  $\varepsilon$ .

Aby zabezpieczyć algorytm przed rozbieżnością obliczeń, ograniczono wartość dopuszczalną względnej zmiany prądu cewki  $i_L$  w kolejnych iteracjach do wartości równej parametrowi MAX. Wartość początkowa tego parametru wynosi 0,5 i po każdych pięciu iteracjach zmniejszana jest o 50%. Jeżeli uzyskana z wzorów analitycznych wartość prądu  $i_L$  przekroczy wartość dopuszczalną w danej iteracji, to zostaje ona ograniczona do wartości granicznej równej

$$i_{L\max} = i_{L1} \cdot (1 + MAX \cdot (i_L - i_{L1}) / |i_L - i_{L1}|) \quad (5)$$

Wówczas wyliczane są nowe wartości napięć  $U_{Dw}$  oraz  $U_{Tw}$  przy założeniu, że napięcia te są liniową funkcją prądu cewki. W algorytmie przewidziano także zabezpieczenie przed niefizyczną sytuacją, gdy napięcie  $U_{Tw}$  jest większe od napięcia wejściowego przetwornicy  $U_{we}$ . Wówczas prąd dławika jest tak długo zmniejszany o składnik  $MAX \cdot i_L$ , aż spełniona będzie nierówność  $U_{Tw} < U_{we}$ .

Zgodnie z zapowiedzią, przed przystąpieniem do obliczeń za pomocą algorytmu FAST należy na podstawie struktury obwodowej badanej przetwornicy sformułować wzory opisujące prąd cewki  $i_L$  oraz napięcie na kondensatorze  $U_{wy}$  w stanie ustalonym. W dalszej części rozdziału przedstawiono sposób uzyskania tych zależności dla przetwornic BUCK i BOOST, których schematy przedstawiono na rys. 2.



Rys. 2. Schematy rozważanych przetwornic dławikowych: a) BOOST; b) BUCK

Fig. 2. The considered dc-dc choppers: a) BOOST; b) BUCK

Ponieważ w każdym okresie sygnału sterującego czas, w których przewodzi tranzystor lub dioda są znacznie dłuższe od czasu przełączania tych elementów, napięcie na cewce w stanie ustalonym ma praktycznie kształt fali prostokątnej, a prąd cewki liniowo narasta lub liniowo maleje w funkcji czasu. Z zasady ciągłości strumienia w cewce wynika, że zmiana tego prądu w czasie jego narastania musi być identyczna jak w czasie opadania. A zatem, wystarczy znać wartości napięcia na cewce w czasie przewodzenia tranzystora i w czasie przewodzenia diody oraz czasy trwania obu cykli pracy przetwornicy, aby określić zmianę prądu cewki w jednym okresie sygnału sterującego w stanie ustalonym.

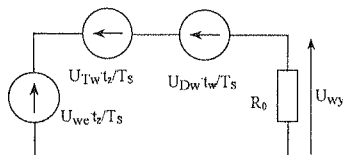
Wartość średnią prądu cewki  $i_L$  oraz napięcia na kondensatorze  $U_{wy}$  należy określić przy wykorzystaniu metody modeli uśrednionych, opisaną w rozdziale 2.2, w której

właściwości tranzystora w czasie jego załączenia opisuje źródło napięciowe o wydajności  $U_{Tw}$ , natomiast w czasie jego wyłączenia — rozwarcie. Z kolei diodę w stanie przewodzenia opisuje źródło napięciowe o wydajności  $U_{Dw}$ , a w stanie blokowania — rozwarcie.

Dla przetwornicy BUCK, stosując metodę modeli uśrednionych [11], uzyskuje się ekwiwalent obwodowy tej przetwornicy o postaci przedstawionej na rys. 3. Napięcie na kondensatorze równe jest napięciu wyjściowemu przetwornicy i dane jest ono wzorem

$$U_{wy} = \frac{(U_{we} - U_{Tw}) \cdot t_z + U_{Dw} \cdot t_w}{T_S} \quad (6)$$

natomiast średni prąd dławika równy jest średniemu prądowi obciążenia. Stąd wartość



Rys. 3. Ekwiwalent obwodowy modelu uśrednionego przetwornicy BUCK

Fig. 3. The network representation of the average model of the BUCK converter

tego prądu na końcu każdego cyklu przewodzenia diody dana jest wzorem

$$i_L = \frac{U_{wy}}{R_0} + \frac{U_{we} - U_{Tw} - U_{wy}}{L} \cdot t_z \quad (7)$$

gdzie  $R_0$  oznacza rezystancję obciążenia przetwornicy, natomiast  $L$  – indukcyjność dławika.

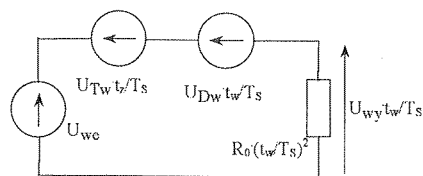
Z kolei, dla przetwornicy BOOST stosując metodę modeli uśrednionych uzyskuje się schemat zastępczy uśrednionego modelu tej przetwornicy pokazany na rys. 4. Napięcie na kondensatorze równe jest napięciu wyjściowemu przetwornicy i wyrażone jest wzorem

$$U_{wy} = \frac{U_{we} \cdot T_S - U_{Tw} \cdot t_z}{T_S - t_z} - U_{Dw} \quad (8)$$

natomiast średni prąd dławika równy jest średniemu prądowi wejściowemu przetwornicy. A zatem wartość tego prądu na końcu każdego cyklu przewodzenia diody dana jest wzorem

$$i_L = \frac{U_{we} - U_{Dw} \cdot \frac{t_w}{T_S} - U_{Tw} \cdot \frac{t_z}{T_S}}{R_0 \cdot (t_w/L)^2} + \frac{U_{wy} - U_{Dw} - U_{we}}{2 \cdot L} \cdot t_w \quad (9)$$

We wzorach (6 – 9) występują napięcia  $U_{Tw}$  oraz  $U_{Dw}$ , a także czasy  $t_z$  i  $t_w$ , których wartości wyznaczane są za pomocą programu SPICE. Ponieważ w tym programie wykorzystuje się fizyczne modele elementów, wartości napięć  $U_{Tw}$  oraz  $U_{Dw}$  uwzględniają zarówno nieliniowości charakterystyk tych elementów, jak i parametry sygnału sterującego tranzystor.



Rys. 4. Ekwiwalent obwodowy modelu uśrednionego przetwornicy BOOST

Fig. 4. The network representation of the average model of the BOOST converter

#### 4. WYNIKI OBLICZEŃ

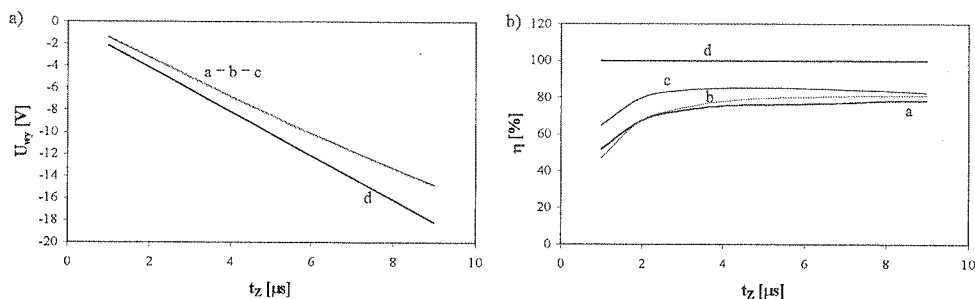
W celu weryfikacji poprawności opracowanego algorytmu FAST przeprowadzono, przy jego wykorzystaniu, szereg analiz przetwornic BUCK i BOOST przedstawionych na rys. 2. Obliczenia wykonano dla wbudowanych w programie SPICE modeli diody p-n BY229 i tranzystora MOSFET IRF840 (level = 3). Wykorzystano następujące wartości parametrów modeli tych elementów [20]: dla diody:  $I_s=53,41\text{pA}$ ,  $N=1,185$ ,  $R_s=0,12\ \Omega$ ,  $\text{Trs1} = 3 \cdot 10^{-3}\text{K}^{-1}$ ,  $I_{kf}=3,501\text{mA}$ ,  $X_{ti}=3$ ,  $E_g=1,11\text{V}$ ,  $C_{jo}=325\text{pF}$ ,  $M=0,3333$ ,  $V_j=0,75\text{V}$ ,  $F_c=0,5$ ,  $I_{sr}=100\text{pA}$ ,  $N_r=2$ ,  $T_t=145\text{ns}$ , dla tranzystora:  $\text{Gamma}=0$ ,  $\text{Delta}=0$ ,  $\text{Eta}=0$ ,  $\text{Theta}=0$ ,  $\text{Kappa}=0,2$ ,  $\text{Tox}=100\text{nm}$ ,  $U_o=600\text{V}$ ,  $\text{Phi}=0,6\text{V}$ ,  $R_s=6,382\text{m}\Omega$ ,  $K_p=20,85\ \mu\text{A/V}^2$ ,  $W=0,68\text{m}$ ,  $L=2\ \mu\text{m}$ ,  $V_{to}=3,879\text{V}$ ,  $R_d=0,6703\ \Omega$ ,  $R_{ds}=2,222\text{M}\Omega$ ,  $C_{bd}=1,415\text{nF}$ ,  $P_b=0,8\text{m}$ ,  $M_j=0,5$ ,  $C_{gso}=1,625\text{nF}$ ,  $C_{gdo}=133,4\text{pF}$ ,  $R_g=0,6038\ \Omega$ ,  $I_s=56,03\text{pA}$ ,  $N=1$ ,  $T_t=710\text{ns}$ .

Wartości pozostałych elementów przetwornicy BUCK są następujące:  $L = 200\ \mu\text{H}$ ,  $C = 470\ \mu\text{F}$ ,  $R_0 = 3\ \Omega$ ,  $U_{we} = -20\text{V}$ , natomiast przetwornicy BOOST:  $L = 350\ \mu\text{H}$ ,  $C = 470\ \mu\text{F}$ ,  $R_0 = 20\ \Omega$ ,  $U_{we} = 12\text{V}$ . Tranzystor sterowany jest ze źródła napięcia trapezoidalnego o okresie  $T_s = 10\ \mu\text{s}$ , czasach opadania i narastania  $t_r = t_f = 80\text{ns}$ . Czas trwania stanu wysokiego oznaczono  $t_z$ , a czas trwania stanu niskiego —  $t_w$ , natomiast poziomy napięcia sterującego to odpowiednio  $U_L$  w stanie niskim oraz  $U_H$  w stanie wysokim.

Na rysunkach 5-7 przedstawiono obliczone zależności napięcia wyjściowego oraz sprawności rozważanych przetwornic w stanie ustalonym od czasu załączenia tranzystora  $t_z$  uzyskane za pomocą zaproponowanego w niniejszej pracy algorytmu FAST (krzywe a), algorytmu ASP realizowanego przez program SPICE (krzywe b), stałoprądowej metody Ben-Jakova (krzywe c) oraz podstawowej metody stałoprądowej dla elementów idealnych [6, 13, 15] (krzywe d). Wyniki uzyskane za pomocą algorytmu ASP są traktowane w dalszej części rozdziału jako wzorcowe. W modelu Ben-Jakova przyjęto typową wartość spadku napięcia na diodzie  $U_d = 0,7\text{V}$ , rezystancję szeregową diody  $R_d$  równą jej wartości w modelu diody BY229 ( $R_d = 0,12\ \Omega$ ) oraz rezystancję włączenia tranzystora IRF840 równą  $R_{ON} = 0,6073\ \Omega$ .

Na rys. 5 przedstawiono zależność napięcia wyjściowego (rys.5a) oraz sprawności (rys.5b) przetwornicy BUCK od czasu załączenia tranzystora  $t_z$ . Jak widać, wyniki uzyskane za pomocą algorytmów FAST i ASP oraz metody Ben-Jakova są praktycznie

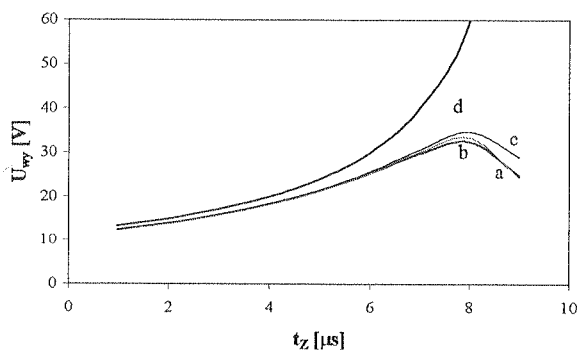
identyczne, natomiast wyniki uzyskane podstawową metodą stałoprądową odbiegają od pozostałych wyników nawet o 30%.



Rys. 5. Zależność napięcia wyjściowego (a) oraz sprawności (b) przetwornicy BUCK od czasu  $t_z$

Fig. 5. The dependence of the output voltage (a) and the efficiency (b) on  $t_z$  time for the BUCK converter

Na rys. 6 zamieszczono obliczoną zależność napięcia wyjściowego przetwornicy BOOST od czasu  $t_z$ , przy sterowaniu tranzystora napięciem trapezoidalnym o poziomach  $U_H = 10$  V oraz  $U_L = 0$ . Charakterystyka uzyskana podstawową metodą stałoprądową (krzywa d) jest monotonicznie rosnącą, natomiast pozostałe charakterystyki posiadają maksimum przy  $t_z = 8 \mu s$ . Różnice między charakterystykami uzyskanymi za pomocą algorytmu FAST (krzywa a) oraz algorytmu ASP (krzywa b) nie przekraczają 3%, natomiast przy użyciu metody Ben-Jakowa (krzywa c) uzyskano wyniki odbiegające od wzorcowych nawet o 20%, a podstawowej metody stałoprądowej — nawet o 400% (czego nie widać na rys.6).

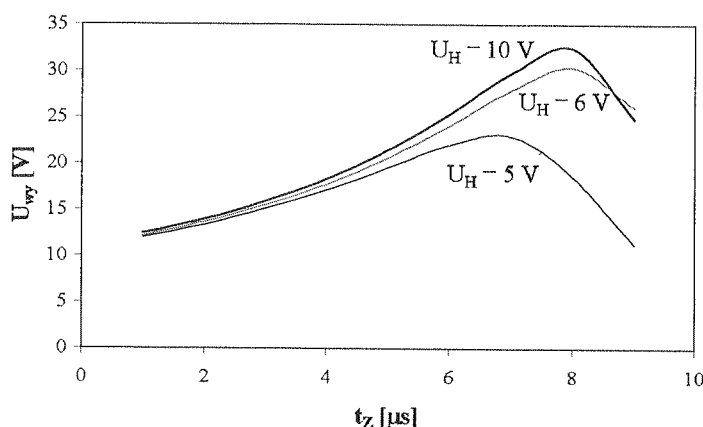


Rys. 6. Zależność napięcia wyjściowego przetwornicy BOOST od czasu  $t_z$  przy silnym sterowaniu tranzystora

Fig. 6. The dependence of the output voltage on  $t_z$  time for the BOOST converter

Na rys. 7 pokazano zależność napięcia wyjściowego przetwornicy BOOST od czasu załączenia tranzystora  $t_z$  dla różnych wartości wysokiego poziomu napięcia  $V_H$

sterującego tranzystor uzyskane za pomocą algorytmu FAST oraz algorytmu ASP. Spośród rozważanych w niniejszej pracy metod przyspieszonych analiz przetwornicy w stanie ustalonym tylko algorytm FAST uwzględnia wpływ sygnału sterującego na charakterystyki przetwornicy, dlatego na rys. 7 pominięto wyniki uzyskane za pomocą podstawowej metody analizy stałoprądowej oraz metody Ben-Jakova. Różnice między wynikami uzyskanymi z algorytmu FAST i z algorytmu ASP są praktycznie niewidoczne i nie przekraczają kilku procent. Jak widać z rys. 7, przy słabym sterowaniu tranzystora następuje istotny spadek wartości napięcia wyjściowego przetwornicy, który przekracza nawet 50% przy  $t_z = 9\mu s$ . Tak więc uwzględnienie parametrów sygnału sterującego jest możliwe tylko w algorytmach ASP i FAST.



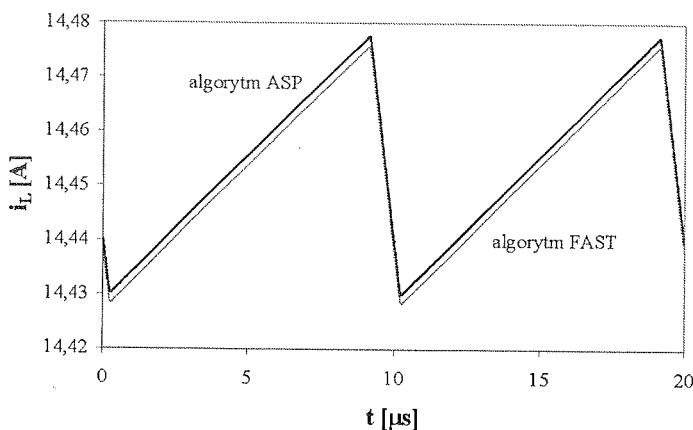
Rys. 7. Zależność napięcia wyjściowego przetwornicy BOOST od czasu  $t_z$  dla różnych sterowań tranzystora

Fig. 7. The dependence of the output voltage on  $t_z$  time in the BOOST converter for different levels of the controlling voltage

Na rys. 8 przedstawiono czasowe przebiegi prądu dławika w przetwornicy BOOST w stanie ustalonym uzyskane przy wykorzystaniu algorytmu ASP oraz algorytmu FAST dla  $t_z = 9\mu s$ . Jak widać, w stanie ustalonym składowe zmienne napięć i prądów w układzie uzyskane przy zastosowaniu obu algorytmów różnią się zaledwie o 2%. Również tych przebiegów nie można uzyskać za pomocą uprzednio wymienionych metod przyspieszonych.

W analizach, których wyniki zaprezentowano w tym rozdziale uzyskiwano zbieżność algorytmu FAST typowo po 3 — 4 iteracjach przy założonej dokładności obliczeń  $\varepsilon = 1\%$ . Tylko dla przetwornicy BOOST przy czasie  $t_z = 9\mu s$  do uzyskania zbieżności potrzeba było aż 10 iteracji. Czas potrzebny na uzyskanie przebiegów wszystkich napięć i prądów w układzie przy wykorzystaniu algorytmu FAST był około stukrotnie krótszy niż przy wykorzystaniu algorytmu ASP w programie SPICE, bez istotnej utraty dokładności obliczeń, i około stukrotnie dłuższy niż czas trwania obliczeń przy wykorzystaniu metody Ben-Jakova i metody stałoprądowej dla elementów idealnych. Jednak,





Rys. 8. Czasowy przebieg prądu dławika w przetwornicy BOOST

Fig. 8. The coil current transients for the BOOST converter

w odróżnieniu od innych metod przyspieszonych obliczeń, algorytm FAST umożliwia wyznaczenie przebiegów czasowych napięć i prądów w układzie, a także uwzględnia wpływ parametrów sygnału sterującego na parametry robocze przetwornicy.

## 5. PODSUMOWANIE

W pracy przedstawiono nowy algorytm FAST przyspieszonej analizy dławikowych przetwornic dc-dc o sterowaniu PWM przy wykorzystaniu programu SPICE. Zastosowanie tego algorytmu umożliwia uzyskanie zadawalającej dokładności obliczeń przy znacznym skróceniu czasu trwania obliczeń w porównaniu z algorytmem ASP. W przeciwieństwie do literaturowych metod przyspieszonych analiz rozważanej klasy przetwornic, algorytm FAST uwzględnia zarówno wpływ parametrów elementów półprzewodnikowych jak i parametrów sygnału sterującego na parametry robocze oraz czasowe przebiegi napięć i prądów w badanej przetwornicy.

Zaprezentowane w poprzednim rozdziale wyniki obliczeń dowodzą, że zastosowanie w analizie przetwornic dławikowych podstawowej metody stałoprądowej może prowadzić do istotnych błędów przy określeniu wartości napięcia wyjściowego, natomiast metoda Ben-Jakova nie uwzględnia wpływu sygnału sterującego na charakterystyki przetwornicy, a uzyskiwane przy jej wykorzystaniu wyniki obliczeń przetwornicy BOOST dla dużych wartości czasu  $t_z$  są zawyżone w stosunku do wyników wzorcowych nawet o 20%.

Algorytm FAST jest uniwersalny, to znaczy, że można go stosować dla dowolnych modeli półprzewodnikowych elementów kluczujących zaimplementowanych w programie SPICE, np. diod, tranzystorów bipolarnych, tranzystorów MOSFET, czy IGBT.

## 6. PODZIĘKOWANIA

Autor serdecznie dziękuje panu prof. Januszowi Zarębskiemu oraz panu prof. Witoldowi J. Stepowiczowi za cenne uwagi, które w istotny sposób wpłynęły na poprawę czytelności rozważań prowadzonych w niniejszej pracy.

## 7. BIBLIOGRAFIA

1. K. Górecki, J. Zarębski, W. J. Stepowicz: *Elektryczna i elektrotermiczna analiza układów elektronicznych*. VI Sympozjum "Podstawowe Problemy Energoelektroniki i Elektromechaniki" PPEE, Ustroń 1995, s. 47.
2. L. O. Chua, P. M. Lin: *Komputerowa analiza układów elektronicznych*. Warszawa, WNT, 1981.
3. A. Massarini, U. Reggiani, M. K. Kazimierczuk: *Analysis of networks with ideal switches by state equations*. IEEE Transactions on Circuits and Systems — I: Fundamental Theory and Applications, Vol. 44, No. 8, 1997, p. 692.
4. D. Bedrosian, J. Vlach: *Time-domain analysis of networks with internally controlled switches*. IEEE Transactions on Circuits and systems — I: Fundamental Theory and Applications, Vol. 39, No. 3, 1992, p. 199.
5. D. Bedrosian, J. Vlach: *Analysis of switched networks*. International Journal of Circuit Theory and applications, Vol. 20, No. 3, 1992, p. 309.
6. N. Mohan, T. M. Undeland, W. P. Robbins: *Power Electronics: Converters, Applications, and Design*. New York, John Wiley & Sons, 1995.
7. Ch. P. Basso: *Switch-Mode Power Supply SPICE Cookbook*. New York, McGraw-Hill, 2001.
8. Z. Mrcarica, T. Ilic, V. B. Litovski: *Time-domain analysis of nonlinear switched networks with internally controlled switches*. IEEE Transactions on Circuits and systems — I: Fundamental Theory and Applications, Vol. 46, No. 3, 1999, p. 373.
9. W. Pietrenko, W. Janke, M. K. Kazimierczuk: *Application of Semianalytical Recursive Convolution Algorithms for Large-signal Time-Domain Simulation of Switch-Mode Power Converters*. IEEE Transactions on Circuits and systems — I: Fundamental Theory and Applications, Vol. 48, No. 10, 2001, p. 246.
10. J. Vlach, A. Opal: *Modern CAD methods for analysis of switched networks*. IEEE Transactions on Circuits and systems — I: Fundamental Theory and Applications, Vol. 44, No. 8, 1997, p. 759.
11. R. Ericson, D. Maksimovic: *Fundamentals of Power Electronics*. Norwell (USA), Kluwer Academic Publisher, 2001.
12. U. Tietze, Ch. Schenk: *Układy półprzewodnikowe*. Warszawa, WNT, 1987.
13. A. Borkowski: *Zasilanie urządzeń elektronicznych*. Warszawa, WKiŁ, 1990.
14. S. Ben-Yaakov, Z. Gaaton: *Generic Spice Compatible Model of Current Feedback in Switch Mode Converters*. Electronics Letters, Vol. 28, No. 14, 1992.
15. S. Ben-Yaakov: *Average Simulation of PWM Converters by Direct Implementation of Behavioral Relationships*. IEEE Applied Power Electronics Conference 1993 Record, 1993, p. 510.
16. H. S.-H. Chung, A. Ioinovici: *Fast computer-aided simulation of switching power regulators based on progressive analysis of the switches' state*. IEEE Transactions on Power electronics, Vol. 9, No. 2, 1994, p. 206.
17. H. Chung: *Simulation of PWM switching regulators using linear output predictions and corrections*. IEEE Transactions on Circuits and Systems — I: Fundamental Theory and Applications, Vol. 44, No. 7, 1997, p. 636.

18. B. K. H. Wong, H. Chung: *Time-domain simulation of power electronics circuits using state variable quadratic extrapolations*. IEEE Transactions on Circuits and Systems — I: Fundamental Theory and Applications, Vol. 46, No. 6, 1999, p. 51.
19. J. Zarębski, K. Górecki: *Analiza wpływu samonagrzewania na charakterystyki dławikowych przetwornic dc-dc*. Elektronika, Not-Sigma, Warszawa, Nr 2-3, 2003, s. 24.
20. K. Górecki, J. Zarębski: *Modelowanie wpływu efektów termicznych na właściwości przetwornicy BOOST w programie SPICE*. VI Krajowa Konferencja Naukowa Sterowanie w energoelektronice i Napędzie Elektrycznym SENE 2003, Łódź, 2003, t. 1, s. 143.
21. J. Zarębski, S. Bieniecki, K. Górecki: *Analiza półmostkowej przetwornicy rezonansowej za pomocą programu SPICE*. XXIV Międzynarodowa Konferencja z Podstaw Elektrotechniki i Teorii Obwodów IC- SPETO'2000, Ustroń, 2000, p. 301.
22. *Designing with the L296 Monolithic Power Switching Regulator*. AN244/1288, SGS-Thomson, STMicroelectronics, 1996.
23. K. G. Nichols et al.: *Overview of SPICE-like circuit simulation algorithms*. Proc. IEE, Vol. 141, 1994, p. 242.
24. J. Zarębski, K. Górecki, W. J. Stepowicz: *Problemy występujące w elektrotermicznej analizie układów elektronicznych za pomocą programu SPICE*. XX Seminarium z Podstaw Elektrotechniki i Teorii Obwodów SPETO'97, Ustroń 1997, t. 2, s. 371.

K. GÓRECKI

## FAST ANALYSIS OF PWM CONTROLLED DC-DC CHOPPERS IN SPICE

### Summary

The aim of this paper is the transient analysis of dc-dc choppers at steady-state with the use of SPICE. The classical (ASP) method of this analysis is time-consuming, since the period of the signal controlling the power switch is very small in the comparison with the time constants of the RLC network. Many methods proposed in the literature, devoted to the calculations of dc-dc converters parameters values and of the characteristics at steady-state are elaborated either for ideal models of switching devices, or they are based on the average models of the considered converters. It is not possible to obtain information about currents and voltages transients in considered converters on the average models.

In this paper, a new method of the fast calculations of electrical transients at steady-state in the dc-dc choppers is proposed. In the new method the calculations are realized iteratively using SPICE software and analytical dependencies describing the choke current and capacitor voltage. In these dependencies the voltage across the output terminals of the transistor during its turn-on time and the voltage across the forward biased diode occur, and the time intervals in which the diode and transistor are on. The values of the choke current and capacitor voltage calculated from the proposed equations are the initial conditions for SPICE calculations. In each iteration, SPICE realizes the transient analysis for the final time equals to only two periods of the controlling signal. The calculations are finished, when the differences between the values of the choke current and the capacitor voltage obtained from the last two iterations are smaller than the assumed limit value.

The correctness of the elaborated algorithm was verified by the comparison of the calculation results obtained from the proposed method to the classical algorithm of the transient analysis, to Ben-Jakov method and to the average model with ideal switches. The good agreement between the calculation results from the proposed method and the classical method was obtained. The calculations time needed for the new method is about one hundred times shorter than this time for calculations on the ASP method.

**Keywords:** dc-dc choppers, SPICE, transient analysis

w un  
wane  
kieru  
ninie  
mi o  
aby  
form  
i alte  
wyko  
łążny  
stand

## Badanie i optymalizacja szerokopasmowego transformatora czterokierunkowego

DARIUSZ KRZEMIENIECKI

Gdańskie Zakłady Teleelektroniczne TELKOM-TELMOR  
80-425 Gdańsk ul. Mickiewicza 5/7  
e-mail: [dariusz.krzemieniecki@telmor.pl](mailto:dariusz.krzemieniecki@telmor.pl)

Otrzymano 2004. 04.20  
Autoryzowano 2004.10.11

W pracy zawarto analizę teoretyczną, wyniki pomiarów i metody optymalizacji szerokopasmowego transformatora czterokierunkowego. Przedstawiono dwie możliwe konfiguracje transformatora, oraz zbadano wpływy takich czynników jak: przenikalność początkowa, rezystancja balastowa, pojemności międzyzwojowe i montażowe. W badaniach posłużono się transformatorem symetrycznym 18-decybelowym.

*Słowa kluczowe:* transformator czterokierunkowy, konfiguracja podstawowa, konfiguracja odwrócona

### 1. WPROWADZENIE

Transformatory kierunkowe w różnych konfiguracjach stosowane są powszechnie w urządzeniach telewizji kablowej (CATV), najczęściej w odgałęźnikach. Wykorzystywane w urządzeniach CATV transformatory, to ściślej mówiąc transformatory jednokierunkowe — z jedną linią odgałęźną. Zostały one dokładnie opisane w [1], [5]. W niniejszej pracy przedstawiony jest transformator czterokierunkowy — z czterema liniami odgałęźnymi. Jest to konstrukcja nowa, nigdzie dotąd nie stosowana. Dotychczas, aby skonstruować odgałęźnik czterokrotny posługiwano się kaskadą czterech transformatorów jednokierunkowych. Transformator czterokierunkowy stanowi propozycję i alternatywę dla istniejących tradycyjnych rozwiązań. Transformator taki umożliwia wykonanie odgałęźnika czterokrotnego o jednakowych tłumieniach w liniach odgałęźnych, co w przypadku zastosowania kaskady transformatorów jednokierunkowych stanowi trudny do rozwiązania problem. Transformator taki (choć bardziej złożony

niż transformator jednokierunkowy) wymaga o ok. 40% mniej materiałów i pracochłonności niż tradycyjna konstrukcja składająca się z kaskady czterech transformatorów jednokierunkowych. Transformator ten jest kontynuacją i rozwinięciem przedstawionego w [6] transformatora dwukierunkowego.

Rys. 1 prezentuje transformator czterokierunkowy w konfiguracji zwanej tu podstawową ze względu na analogię do klasyfikacji przedstawionej w [5] i [6]. Drugą z rozważanych konfiguracji transformatora czterokierunkowego omawiamy dalej w punkcie 3 (rys. 24). Przy opisie transformatora jednokierunkowego [5] wyróżnione zostały cztery konfiguracje włączając tzw. konfiguracje z rezystorami zerowymi. W przypadku transformatora czterokierunkowego taki podział też jest możliwy z tym, że dla konfiguracji bez rezystorów zerowych ( $R_{01A}$ ,  $R_{01B}$ ,  $R_{02A}$ ,  $R_{02B}$ ), transformatory takie charakteryzują się brakiem dopasowania w liniach sprzężonych, a zatem są bezużyteczne. Dlatego rozpatrywać będziemy tylko dwie konfiguracje. Podobna sytuacja miała miejsce w przypadku transformatora dwukierunkowego.

W pracy dokonano szczegółowej, kompleksowej analizy transformatora czterokierunkowego, badając najważniejsze czynniki, jakie mają wpływ na jego funkcjonowanie. Praca adresowana jest głównie do konstruktorów, którzy mogliby wykorzystać opisywany transformator zarówno jako urządzenie odrębne, jak również pracujące w innych urządzeniach. Omawiany transformator wykonano na bazie małych (rzędu  $3 \times 3$  mm) rdzeni ferrytowych jednootworowych połączonych w piątkę, na które nawinięto uzwojenia zgodnie z rys. 1. Widok takiego transformatora przedstawia rys. 2, a sposób montażu ilustruje fotografia (rys. 3). Analizowany transformator jest transformatorem symetrycznym, a jego uzwojenia  $L_1$ ,  $L_{2A}$ ,  $L_{2B}$ ,  $L_{3A}$ ,  $L_{3B}$ , mają po 0.5 zwoja, uzwojenia  $L_{4A}$ ,  $L_{4B}$ ,  $L_{6A}$ ,  $L_{6B}$  po 4.5 zwoja, natomiast uzwojenia  $L_{5A}$ ,  $L_{5B}$ ,  $L_{7A}$ ,  $L_{7B}$  po 1.5 zwoja. Transformator opisano dalej za pomocą następujących parametrów: tłumienie w linii głównej IN-OUT, tłumienie w linii sprzężonej IN-TAP, tłumienie oddzielenia (między wyjściem a odgałęzieniem) OUT-TAP, tłumienie przenikowe (między odgałęzieniami) TAP A-B, oraz tłumienności niedopasowania na wejściu IN, wyjściu OUT i odgałęzieniu TAP. W niniejszej pracy wielkości te wyrażone są w decybelach (dB). Wielkości te zdefiniowane są w punkcie 2.

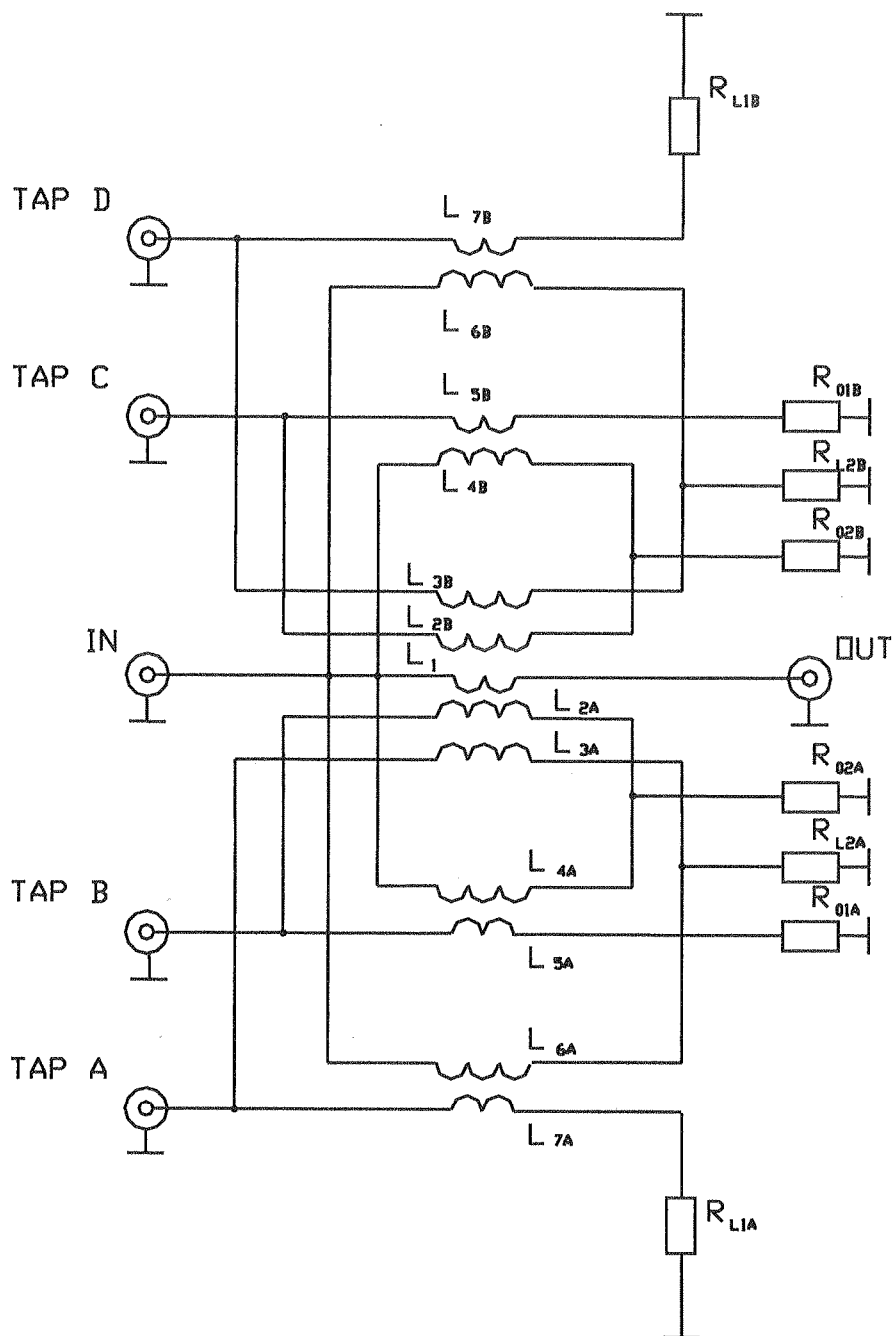
Do badań użyto rdzenia o przenikalności początkowej  $\mu_i = 1400$ , oraz dla porównania rdzenia o przenikalności  $\mu_i = 2500$ . Oba rdzenie są produkcji tajwańskiej. Jako narzędzia programowego do obliczenia teoretycznych charakterystyk transformatora, oraz w celu zbadania wpływów niektórych czynników na jego parametry użyto pakietu MATLAB.

Ze względu na fakt, że na odgałęźniki pracujące w CATV narzucone są pewne wymagania, wykresy pomiarowe zawierają orientacyjne krzywe:

18 dB dla 5–40 MHz, 18–1.5 dB/oct dla 40–862 MHz,

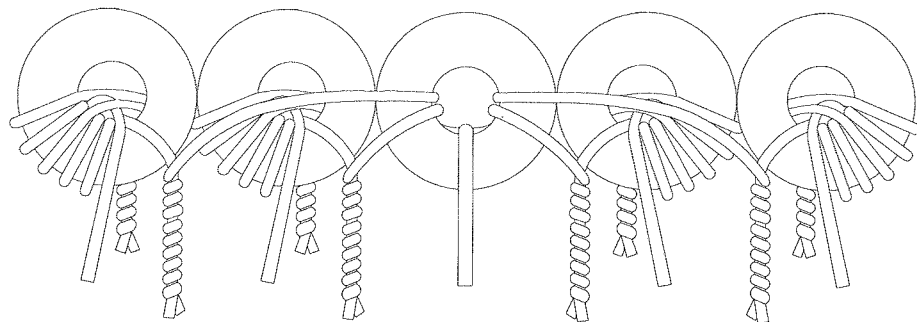
14 dB dla 5–40 MHz, 14–1.5 dB/oct dla 40–862 MHz.

Krzywe te wyznaczają obowiązujące dla odgałęźników 2 i 3 kategorii granice tłumienności niedopasowania.



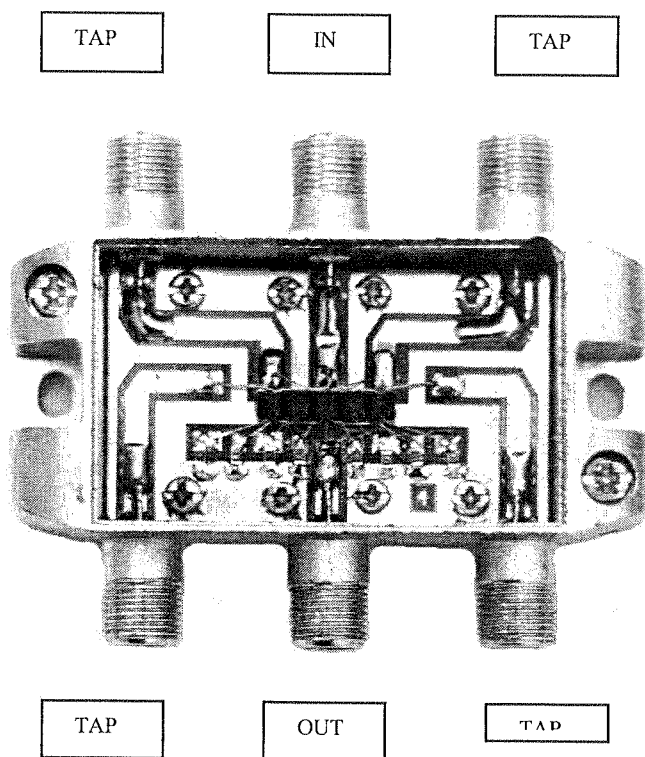
Rys. 1. Transformator czterokierunkowy w konfiguracji podstawowej

Fig. 1. Four-directional transformer in basic configuration



Rys. 2. Transformator dwukierunkowy w konfiguracji odwróconej

Fig. 2. Two-directional transformer in inverse configuration



Rys. 3. Widok zmontowanego układu transformatora

Fig. 3. View of the assembled transformer



W dalszej części pracy użyto sformułowań typu „poprawa”, bądź „pogorszenie” parametrów. Poprawa parametrów takich jak tłumienie w linii głównej (IN-OUT) i w linii sprzężonej (IN- TAP) oznacza zmniejszenie ich wartości ujemnej wyrażonej w decybelach, natomiast dla takich parametrów jak tłumienność niedopasowania na wejściu (IN), wyjściu (OUT), odgałęzieniu (TAP) i tłumienie oddzielenia (OUT-TAP), przez poprawę parametrów rozumiemy wzrost ich wartości ujemnej wyrażonej w decybelach.

## 2. TRANSFORMATOR W KONFIGURACJI PODSTAWOWEJ

### 2.1. ANALIZA TEORETYCZNA

Poniżej przedstawiona jest skrócona analiza teoretyczna układu transformatora przedstawionego na rys. 4. Do analizy transformatora wykorzystano metodę potencjałów węzłowych. Badany transformator składa się z pięciu transformatorów prostych, które tworzone są przez piątkę cewek  $L_1, L_{2A}, L_{2B}, L_{3A}, L_{3B}$  oraz pary cewek  $L_{4A}, L_{5A}, L_{6A}, L_{7A}$  oraz  $L_{4B}, L_{5B}, L_{6B}, L_{7B}$ .

Dla piątki cewek  $L_1, L_{2A}, L_{2B}, L_{3A}, L_{3B}$  wyznaczamy równania napięciowe:

$$U_1 - U_3 = j\omega L_1 I_{L1} + j\omega M_{12A} I_{L2A} + j\omega M_{13A} I_{L3A} + j\omega M_{12B} I_{L2B} + j\omega M_{13B} I_{L3B} \quad (1)$$

$$U_{2A} - U_{02A} = j\omega M_{21A} I_{L1} + j\omega L_{2A} I_{L2A} + j\omega M_{23A} I_{L3A} + j\omega M_{23B} I_{L2A} + j\omega M_{23B} I_{L3B} \quad (2)$$

$$U_{5A} - U_{01A} = j\omega M_{31A} I_{L1} + j\omega L_{32A} I_{L2A} + j\omega M_{3A} I_{L3A} + j\omega M_{32B} I_{L2A} + j\omega M_{33B} I_{L3B} \quad (3)$$

$$U_{2B} - U_{02B} = j\omega M_{21A} I_{L1} + j\omega L_{22A} I_{L2A} + j\omega M_{23A} I_{L3A} + j\omega M_{2B} I_{L2A} + j\omega M_{23B} I_{L3B} \quad (4)$$

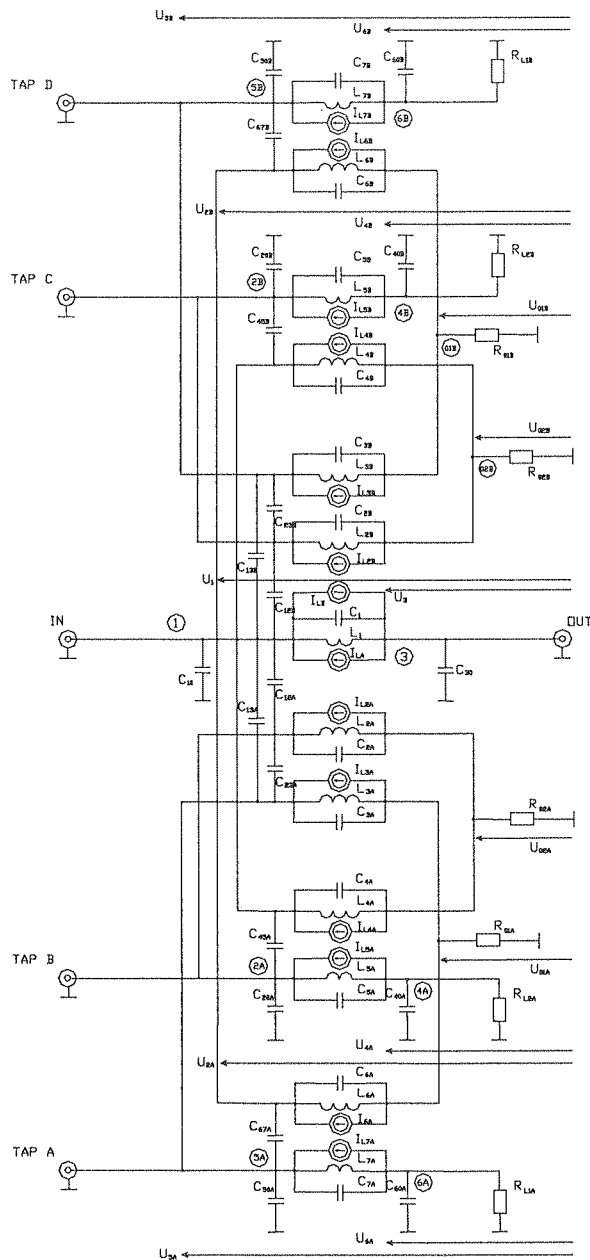
$$U_{5B} - U_{01B} = j\omega M_{31B} I_{L1} + j\omega L_{32B} I_{L2A} + j\omega M_{33B} I_{L3A} + j\omega M_{32B} I_{L2B} + j\omega M_{3B} I_{L3B} \quad (5)$$

gdzie symbolem  $M_{ij}$  oznaczono indukcyjności wzajemne jakie występują w analizowanym układzie cewek. Na podstawie równań (1)...(5) otrzymujemy równania prądowe:

$$I_{L1} = (U_1 - U_3)\xi_{110} + (U_{2A} - U_{02A})\xi_{120} + (U_{5A} - U_{01A})\xi_{130} + (U_{2B} - U_{02B})\xi_{140} + (U_{5B} - U_{01B})\xi_{150} \quad (6)$$

$$I_{L2} = (U_1 - U_3)\xi_{210} + (U_{2A} - U_{02A})\xi_{220} + (U_{5A} - U_{01A})\xi_{230} + (U_{2B} - U_{02B})\xi_{240} + (U_{5B} - U_{01B})\xi_{250} \quad (7)$$

$$I_{L3} = (U_1 - U_3)\xi_{310} + (U_{2A} - U_{02A})\xi_{320} + (U_{5A} - U_{01A})\xi_{330} + (U_{2B} - U_{02B})\xi_{340} + (U_{5B} - U_{01B})\xi_{350} \quad (8)$$



Rys. 4. Model pełny transformatora czterokierunkowego w konfiguracji podstawowej

Fig. 4. Complete model of the four-directional transformer in basic configuration

$$I_{L2B} = (U_1 - U_3)\xi_{410} + (U_{2A} - U_{02A})\xi_{420} + (U_{5A} - U_{01A})\xi_{430} + (U_{2B} - U_{02B})\xi_{440} + (U_{5B} - U_{01B})\xi_{450} \quad (9)$$

$$I_{L3B} = (U_1 - U_3)\xi_{510} + (U_{2A} - U_{02A})\xi_{520} + (U_{5A} - U_{01A})\xi_{530} + (U_{2B} - U_{02B})\xi_{540} + (U_{5B} - U_{01B})\xi_{550} \quad (10)$$

gdzie elementy  $\xi_{ij}$  stanowią transkonduktancje układu cewek. Następnie piszemy analogiczne równania dla pary cewek  $L_{6A}, L_{7A}$ :

$$U_{5A} - U_{6A} = j\omega L_{7A} I_{L7A} + j\omega M_{76A} I_{L6A} \quad (11)$$

$$U_1 - U_{01A} = j\omega L_{67A} I_{L7A} + j\omega M_{6A} I_{L6A} \quad (12)$$

stąd:

$$I_{L7A} = (U_{5A} - U_{6A})\xi_{77A} + (U_1 - U_{01A})\xi_{76A} \quad (13)$$

$$I_{L6A} = (U_{5A} - U_{6A})\xi_{67A} + (U_1 - U_{01A})\xi_{66A} \quad (14)$$

i dla pary cewek  $L_{4A}, L_{5A}$ :

$$U_{2A} - U_{4A} = j\omega L_{5A} I_{L5A} + j\omega M_{54A} I_{L4A} \quad (15)$$

$$U_1 - U_{02A} = j\omega L_{45A} I_{L5A} + j\omega M_{4A} I_{L4A} \quad (16)$$

a stąd:

$$I_{L5A} = (U_{2A} - U_{4A})\xi_{55A} + (U_1 - U_{02A})\xi_{54A} \quad (17)$$

$$I_{L4A} = (U_{2A} - U_{4A})\xi_{45A} + (U_1 - U_{02A})\xi_{44A} \quad (18)$$

Analogiczne równania otrzymujemy dla pary cewek  $L_{6B}, L_{7B}$ :

$$U_{5B} - U_{6B} = j\omega L_{7B} I_{L7B} + j\omega M_{76B} I_{L6B} \quad (19)$$

$$U_1 - U_{01B} = j\omega L_{67B} I_{L7B} + j\omega M_{6B} I_{L6B} \quad (20)$$

i stąd:

$$I_{L7B} = (U_{5B} - U_{6B})\xi_{77B} + (U_1 - U_{01B})\xi_{76B} \quad (21)$$

$$I_{L6B} = (U_{5B} - U_{6B})\xi_{67B} + (U_1 - U_{01B})\xi_{66B} \quad (22)$$

oraz dla pary cewek  $L_{4B}, L_{5B}$ :

$$U_{2B} - U_{4B} = j\omega L_{5B} I_{L5B} + j\omega M_{54B} I_{L4B} \quad (23)$$

$$U_1 - U_{02B} = j\omega L_{45B} I_{L5B} + j\omega M_{4B} I_{L4B} \quad (24)$$

i stąd:

$$I_{L5B} = (U_{2B} - U_{4B})\xi_{55B} + (U_1 - U_{02B})\xi_{54B} \quad (25)$$

$$I_{L4B} = (U_{2B} - U_{4B})\xi_{45B} + (U_1 - U_{02B})\xi_{44B} \quad (26)$$

W równaniach cewek (1)...(5), oraz (11), (12), (15), (16), (19), (20), (23) i (24) jako współczynniki prądów występują, elementy macierzy impedancyjnych pojedynczych transformatorów prostych.

W celu rozwiązania równań węzłowych macierze te zostały odwrócone, czego rezultatem są macierze admitancyjne, których elementy występują jako współczynniki napięć w równaniach (6)...(10), oraz (13), (14), (17), (18), (21), (22), (25) i (26).

Równania węzłowe transformatora z rys. 5 są postaci:

— dla węzła 1:

$$\begin{aligned}
 U_{1Y_f} = & U_1(\xi_{44A} + \xi_{66A} + \xi_{44B} + \xi_{66B} + \xi_{110} + j\omega C_{10} + j\omega C_{45A} + j\omega C_{4A} + j\omega C_{67A} + \\
 & + j\omega C_{6A} + j\omega C_{45B} + j\omega C_{4B} + j\omega C_{67B} + j\omega C_{6B} + j\omega C_{13A} + j\omega C_{13B} + \\
 & + j\omega C_{12A} + j\omega C_{12B} + j\omega C_1 + \\
 & + U_{2A}(\xi_{45A} + \xi_{120} - j\omega C_{45A} - j\omega C_{12A}) + U_{2B}(\xi_{45B} + \xi_{140} - j\omega C_{45B} - j\omega C_{12B}) + \\
 & + U_{5A}(\xi_{67A} + \xi_{130} - j\omega C_{67A} - j\omega C_{13A}) + U_{5B}(\xi_{67B} + \xi_{150} - j\omega C_{67B} - j\omega C_{13B}) + \\
 & - U_{4A}\xi_{45A} - U_{4B}\xi_{45B} - U_{6A}\xi_{67A} - U_{6B}\xi_{67B} + \\
 & - U_{01A}(\xi_{66A} + \xi_{130} + j\omega C_{6A}) - U_{01B}(\xi_{66B} + \xi_{150} + j\omega C_{6B}) + \\
 & - U_{02A}(\xi_{44A} + \xi_{120} + j\omega C_{4A}) - U_{02B}(\xi_{44B} + \xi_{140} + j\omega C_{4B}) + \\
 & + U_3(\xi_{110} + j\omega C_1)
 \end{aligned} \tag{27}$$

— dla węzła 2A:

$$\begin{aligned}
 U_{2AY_f} = & U_1(\xi_{54A} + \xi_{210} - j\omega C_{45A} - j\omega C_{12A}) + \\
 & + U_{2A}(\xi_{55A} + \xi_{220} + j\omega C_{20A} + j\omega C_{45A} + j\omega C_{5A} + j\omega C_{22} + j\omega C_{23} + j\omega C_{12A} + \\
 & + j\omega C_{2A} + j\omega C_{23A}) + \\
 & + U_{2B}(\xi_{240} - j\omega C_{22}) - U_{5A}(\xi_{230} + j\omega C_{23A}) + U_{5B}(\xi_{250} + j\omega C_{24}) + \\
 & - U_3\xi_{210} - U_{4A}(\xi_{55A} + j\omega C_{5A}) - U_{01A}\xi_{230} - U_{02A}(\xi_{54A} + \xi_{220} + j\omega C_{2A}) + \\
 & - U_{01B}\xi_{250} - U_{02B}\xi_{240}
 \end{aligned} \tag{28}$$

— dla węzła 2B:

$$\begin{aligned}
 U_{2BY_f} = & U_1(\xi_{54B} + \xi_{410} - j\omega C_{12B} - j\omega C_{45B}) + U_{2A}(\xi_{420} - j\omega C_{22}) + \\
 & + U_{2B}(\xi_{55B} + \xi_{440} + j\omega C_{20B} + j\omega C_{45B} + j\omega C_{5B} + j\omega C_{22} + j\omega C_{32} + j\omega C_{12B} + \\
 & + j\omega C_{2B} + j\omega C_{23B}) + \\
 & + U_{5A}(\xi_{430} + j\omega C_{32}) + U_{5B}(\xi_{450} + j\omega C_{23B}) - U_3\xi_{410} - U_{4B}(\xi_{55B} + j\omega C_{5B}) + \\
 & - U_{01A}\xi_{430} - U_{02A}\xi_{420} + U_{01B}\xi_{450} - U_{02B}(\xi_{54B} + \xi_{440} + j\omega C_{2B})
 \end{aligned} \tag{29}$$

— dla węzła 5A:

$$\begin{aligned}
 U_{5AYf} = & U_1(\xi_{76A} + \xi_{310} - j\omega C_{67A} - j\omega C_{13A}) + U_{2A}(\xi_{320} - j\omega C_{23A}) + \\
 & + U_{2B}(\xi_{340} - j\omega C_{32}) + U_{5A}(\xi_{77A} + \xi_{330} + j\omega C_{50A} + j\omega C_{67A} + j\omega C_{7A} + \\
 & + j\omega C_{13A} + j\omega C_{32} + j\omega C_{33} + j\omega C_{23A} + j\omega C_{3A}) + \\
 & + U_{5B}(\xi_{350} + j\omega C_{33}) - U_{6A}(\xi_{77A} + j\omega C_{7A}) - U_{3\xi_{310}} - U_{01A}(\xi_{76A} + \xi_{330} + j\omega C_{3A}) \\
 & - U_{01B}\xi_{350} - U_{02A}\xi_{320} + U_{02B}\xi_{340}
 \end{aligned} \tag{30}$$

— dla węzła 5B:

$$\begin{aligned}
 U_{5BYf} = & U_1(\xi_{76B} + \xi_{510} - j\omega C_{67B} - j\omega C_{13B}) + U_{2A}(\xi_{520} - j\omega C_{23}) + \\
 & + U_{2B}(\xi_{540} - j\omega C_{23B} + U_{5A}(\xi_{530} + j\omega C_{33}) + \\
 & + U_{5B}(\xi_{77B} + \xi_{550} + j\omega C_{50B} + j\omega C_{67B} + j\omega C_{7B} + j\omega C_{13B} + j\omega C_{23} + j\omega C_{33} + \\
 & + j\omega C_{23B} + j\omega C_{3B}) + \\
 & - U_{6B}(\xi_{77B} + j\omega C_{7B}) - U_{3\xi_{510}} - U_{01A}\xi_{530} - U_{01B}(\xi_{76B} + \xi_{550} + j\omega C_{3B}) - U_{02A}\xi_{520} \\
 & - U_{02B}\xi_{540}
 \end{aligned} \tag{31}$$

— dla węzła 3:

$$\begin{aligned}
 U_{3Yf} = & -U_1(\xi_{110} + j\omega C_1) - U_{2A}\xi_{120} - U_{2B}\xi_{140} - U_{5A}\xi_{130} - U_{5B}\xi_{150} + \\
 & + U_3(\xi_{110} + j\omega C_1 + j\omega C_{30}) + U_{01A}\xi_{130} + U_{02A}\xi_{120} + U_{01B}\xi_{150} + U_{02B}\xi_{140}
 \end{aligned} \tag{32}$$

— dla węzła 4A:

$$\begin{aligned}
 U_{4AYL} = & -U_1\xi_{54A} - U_{2A}(\xi_{55A} + j\omega C_{5A}) + U_{4A}(\xi_{55A} + j\omega C_{5A} + j\omega C_{40A}) + \\
 & + U_{02A}\xi_{54A}
 \end{aligned} \tag{33}$$

— dla węzła 4B:

$$\begin{aligned}
 U_{4BYL} = & -U_1\xi_{54B} - U_{2B}(\xi_{55B} + j\omega C_{5B}) + U_{4B}(\xi_{55B} + j\omega C_{5B} + j\omega C_{40B}) + \\
 & + U_{02B}\xi_{54B}
 \end{aligned} \tag{34}$$

— dla węzła 6A:

$$\begin{aligned}
 U_{6AYL} = & -U_1\xi_{76A} - U_{5A}(\xi_{77A} + j\omega C_{7A}) + U_{6A}(\xi_{77A} + j\omega C_{7A} + j\omega C_{60A}) + \\
 & + U_{01A}\xi_{76A}
 \end{aligned} \tag{35}$$

— dla węzła 6B:

$$\begin{aligned}
 U_{6BY+L} = & -U_1\xi_{76B} - U_{5B}(\xi_{77B} + j\omega C_{7B}) + U_{6B}(\xi_{77B} + j\omega C_{7B} + j\omega C_{60B}) + \\
 & + U_{01B}\xi_{76B}
 \end{aligned} \tag{36}$$

— dla węzła 01A:

$$U_{01A}Y_0 = -U_1(\xi_{66A} + \xi_{310} + j\omega C_{6A}) - U_{2A}\xi_{320} - U_{2B}\xi_{340} - U_{5A}(\xi_{67A} + \xi_{330} + j\omega C_{3A}) + \\ - U_{5B}\xi_{350} + U_{6A}\xi_{67A} + U_{3}\xi_{130} + U_{01A}(\xi_{66A} + \xi_{330} + j\omega C_{6A} + j\omega C_{3A}) + \\ + U_{01B}\xi_{350} + U_{02A}\xi_{320} + U_{02B}\xi_{340} \quad (37)$$

— dla węzła 01B:

$$U_{01B}Y_0 = -U_1(\xi_{66B} + \xi_{510} + j\omega C_{6B}) - U_{2A}\xi_{520} - U_{2B}\xi_{540} - U_{5A}\xi_{530} + \\ - U_{5B}(\xi_{67B} + \xi_{550} + j\omega C_{3B}) + U_{6B}\xi_{67B} + U_{3}\xi_{510} + U_{01A}\xi_{530} + \\ + U_{01B}(\xi_{66B} + \xi_{550} + j\omega C_{6B} + j\omega C_{3B}) + U_{02A}\xi_{520} + U_{02B}\xi_{540} \quad (38)$$

— dla węzła 02A:

$$U_{02A}Y_0 = -U_1(\xi_{44A} + \xi_{210} + j\omega C_{4A}) - U_{2A}(\xi_{45A} + \xi_{220} + j\omega C_{2A}) - U_{2B}\xi_{240} - U_{5A}\xi_{230} + \\ - U_{5B}\xi_{250} + U_{4A}\xi_{45A} + U_{3}\xi_{210} + U_{01A}\xi_{230} + U_{01B}\xi_{250} + \\ + U_{02A}(\xi_{44A} + \xi_{220} + j\omega C_{4A} + j\omega C_{2A}) + U_{02B}\xi_{240} \quad (39)$$

— dla węzła 02B:

$$U_{02B}Y_0 = -U_1(\xi_{44B} + \xi_{410} + j\omega C_{4B}) - U_{2A}\xi_{420} - U_{2B}(\xi_{45B} + \xi_{440} + j\omega C_{2B})\xi_{240} \\ - U_{5A}\xi_{430} - U_{5B}\xi_{450} + U_{4B}\xi_{45B} + U_{3}\xi_{410} + U_{01A}\xi_{430} + U_{01B}\xi_{450} + \\ + U_{02A}\xi_{420} + U_{02B}(\xi_{44B} + \xi_{440} + j\omega C_{4B} + j\omega C_{2B}) \quad (40)$$

W powyższych wzorach  $y_f$  jest admitancją linii transmisyjnej, natomiast  $y_L$  stanowi tzw. admitancję balastową (w omawianym przypadku  $y_L = 1/R_L$ ).

Równania węzłowe (27)...(40) wyznaczają macierz admitancyjną transformatora. Na jej podstawie, po eliminacji węzłów 4A, 4B, 6A, 6B, 01A, 01B, 02A, 02B otrzymujemy macierz rozproszenia. Korzystamy w tym celu z równania macierzowego:

$$[S] = \{z_f[Y] + [I]\}^{-1}\{[I] - z_f[Y]\} \quad (41)$$

gdzie  $[Y]$  jest macierzą admitancyjną transformatora po eliminacji w. wym. węzłów,  $[I]$  jest macierzą jednostkową,  $z_f$  impedancją linii transmisyjnej (w omawianym przypadku  $z_f = 75 \Omega$ ). Rozważane macierze mają wymiar  $6 \times 6$ .

W rozważanym przypadku przenikalność jest wielkością zmienną w funkcji częstotliwości. Jest ona potrzebna do wyznaczenia indukcyjności transformatora. Do wyznaczenia przenikalności posłużono się wzorem zapożyczonym z [1], [2]:

$$\mu = 1 + \frac{\mu_i}{1 + j + \frac{f}{f_m}} \quad (42)$$

gdzie:  $\mu_i$  jest przenikalnością początkową,  $f_m$  częstotliwością relaksacji. Poszczególne indukcyjności obliczono z wzoru:

$$L_i = \mu \cdot L_{0i}$$

gdzie  $L_{0i}$  jest indukcyjnością cewki nawiniętej na rdzeń bez uwzględnienia jego przenikalności. Indukcyjności wzajemne transformatora obliczono za pomocą wzoru:

$$M_{ij} = k\mu \sqrt{L_{0i} \cdot L_{0j}}$$

m sprzężenia (w obliczeniach przyjęto  $k = 0.99$ ).

Analizowane parametry transformatora wyrażone w decybelach definiujemy następująco:

|                                        |                                     |
|----------------------------------------|-------------------------------------|
| — tłumienie w linii głównej IN-OUT:    | $S_{31[\text{dB}]} = 20\log S_{31}$ |
| — tłumienie w linii sprzężonej IN-TAP: | $S_{1A[\text{dB}]} = 20\log S_{1A}$ |
|                                        | $S_{1B[\text{dB}]} = 20\log S_{1B}$ |
|                                        | $S_{1C[\text{dB}]} = 20\log S_{1C}$ |
|                                        | $S_{1D[\text{dB}]} = 20\log S_{1D}$ |

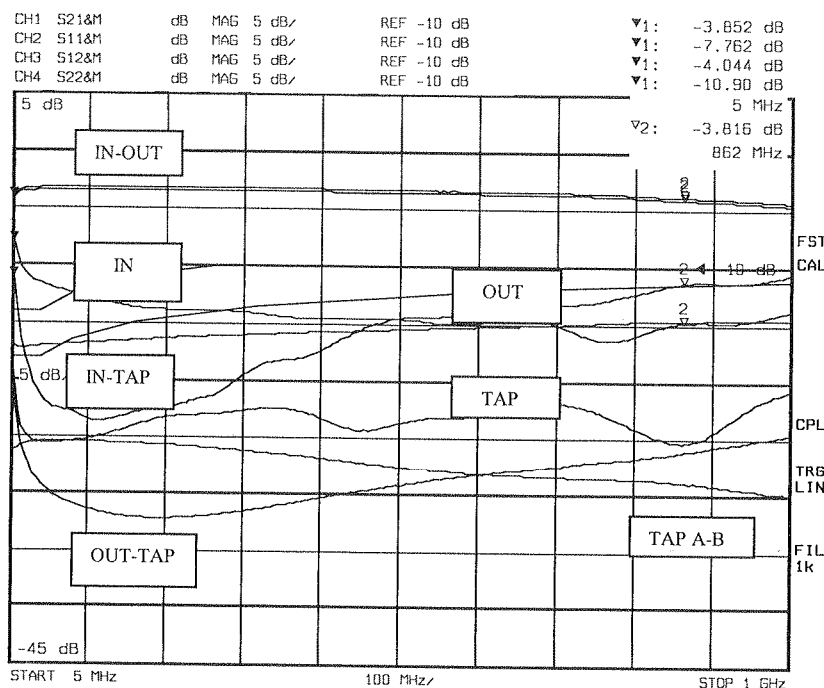
|                                  |                                     |
|----------------------------------|-------------------------------------|
| — tłumienie oddzielenia TAP A-B: | $S_{AB[\text{dB}]} = 20\log S_{AB}$ |
|                                  | $S_{AC[\text{dB}]} = 20\log S_{AC}$ |
|                                  | $S_{AD[\text{dB}]} = 20\log S_{AD}$ |
|                                  | $S_{BC[\text{dB}]} = 20\log S_{BC}$ |
|                                  | $S_{BD[\text{dB}]} = 20\log S_{BD}$ |
|                                  | $S_{CD[\text{dB}]} = 20\log S_{CD}$ |

|                                  |                                     |
|----------------------------------|-------------------------------------|
| — tłumienie oddzielenia OUT-TAP: | $S_{3A[\text{dB}]} = 20\log S_{3A}$ |
|                                  | $S_{3B[\text{dB}]} = 20\log S_{3B}$ |
|                                  | $S_{3C[\text{dB}]} = 20\log S_{3C}$ |
|                                  | $S_{3D[\text{dB}]} = 20\log S_{3D}$ |

|                                                   |                                     |
|---------------------------------------------------|-------------------------------------|
| — tłumienność niedopasowania na wejściu IN:       | $S_{11[\text{dB}]} = 20\log S_{11}$ |
| — tłumienność niedopasowania na wyjściu OUT:      | $S_{33[\text{dB}]} = 20\log S_{33}$ |
| — tłumienność niedopasowania na odgałęzieniu TAP: | $S_{AA[\text{dB}]} = 20\log S_{AA}$ |
|                                                   | $S_{BB[\text{dB}]} = 20\log S_{BB}$ |
|                                                   | $S_{CC[\text{dB}]} = 20\log S_{CC}$ |
|                                                   | $S_{DD[\text{dB}]} = 20\log S_{DD}$ |

gdzie  $k$  jest współczynnikiem gdzie parametry  $S_{ij}$  stanowią elementy macierzy rozprzelenia obliczone na podstawie wzoru (41).

Rys. 5 i 6 przedstawiają charakterystyki transformatora pomierzone i teoretyczne. Zostały one pomierzone i obliczone dla rezystancji balastowej  $R_L = 300 \Omega$ , zerowej  $R_0 = 150 \Omega$  oraz następujących pojemności transformatora:  $C_1 = C_{2A} = C_{2B} = C_{3A} = C_{3B} = 0 \text{ pF}$ ,  $C_{4A} = C_{4B} = C_{6A} = C_{6B} = 0.3 \text{ pF}$ ,  $C_{12A} = C_{12B} = C_{13A} = C_{13B} = C_{23A} = C_{23B} = C_{45A} = C_{45B} = C_{67A} = C_{67B} = 0.075 \text{ pF}$ , oraz  $C_{10} = C_{20A} = C_{20B} = C_{30A} = C_{30B} = C_{40A} = C_{40B} = C_{50A} = C_{50B} = C_{60A} = C_{60B} = C_{5A} = C_{5B} = C_{7A} = C_{7B} = 0.05 \text{ pF}$ . Wielkości te zostały oszacowane na podstawie pomiarów rezonansowych i obowiązują dla pomiarów i obliczeń transformatora w obu konfiguracjach. Takie same wartości pojemności przyjęto również w układzie transformatora dwukierunkowego [6]. Należy tu jednak podkreślić, że przyjęte pojemności są orientacyjne, gdyż ich pomiar dla wysokich częstotliwości jest bardzo niedokładny zwłaszcza z uwagi na ich małą wartość. Wpływ tych pojemności jest jednak znaczący dla częstotliwości powyżej 500 MHz, dlatego zostały one uwzględnione w modelu teoretycznym. Do obliczeń przyjęto pojemności  $C_1$ ,  $C_{2A}$ ,  $C_{2B}$ ,  $C_{3A}$ ,  $C_{3B}$  jako zerowe, ponieważ w rozważanym układzie są to pojemności odcinka przewodu przewleczonego przez otwór w rdzeniu. Jako zerowe przyjęto również występujące w powyższych równaniach pojemności  $C_{22}$ ,  $C_{23}$ ,  $C_{32}$ ,  $C_{33}$ , gdyż ze względu na specyfikę nawijania uzwojeń na środkowy rdzeń transformatora nie wywierają one praktycznego wpływu na jego parametry.



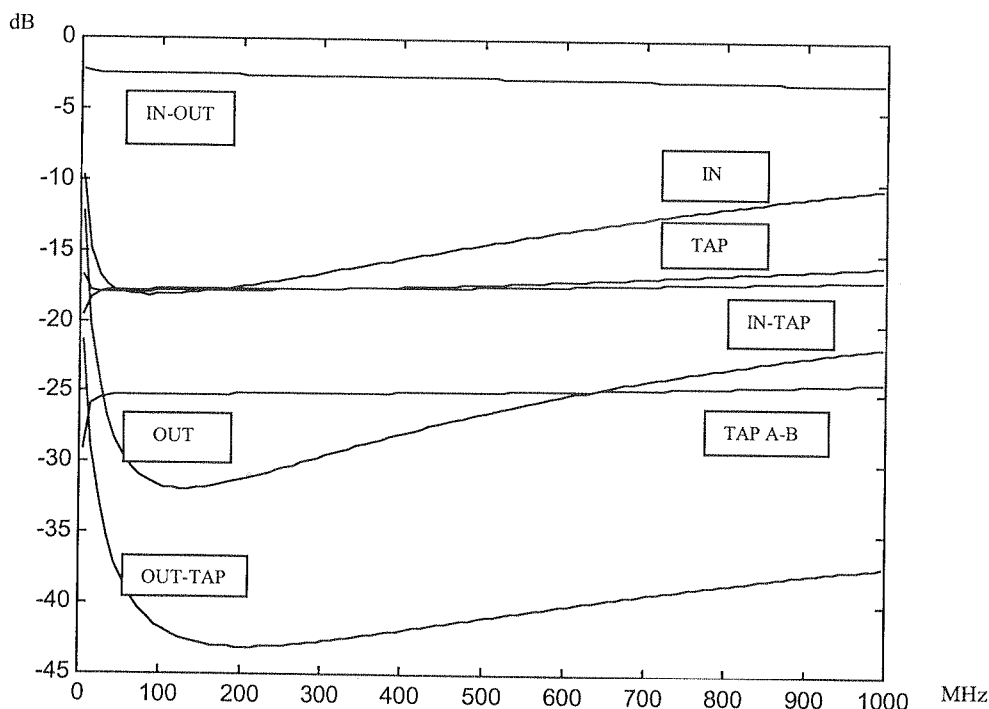
Rys. 5. Pomierzone charakterystyki transformatora czterokierunkowego w konfiguracji podstawowej

Fig. 5. Measured characteristics of the four-directional transformer in basic configuration



Różnice między przebiegami teoretycznymi a pomierzonymi są dość duże. Wynikają one z faktu, iż zastosowany wzór (42) zapewnia wg [2] dokładność 10%. Ponadto na wysokich częstotliwościach dochodzi niedoskonałość złączy F, wpływ układu pomiarowego i układu przeniesienia masy.

Charakterystyczną cechą omawianego transformatora (również w konfiguracji odwróconej) jest tendencja do malenia tłumienia w linii sprzężonej wraz ze wzrostem częstotliwości. Można to wyeliminować poprzez zamontowanie równoległych kondensatorów w liniach sprzężonych. Jednakże wyżej wymieniona tendencja niekoniecznie musi stanowić wadę. W sieciach CATV może być to zaletą ponieważ rekompensuje tłumienie kabla koncentrycznego które w funkcji częstotliwości zachowuje się dokładnie odwrotnie. Zjawisko to występuje również w transformatorze dwukierunkowym [6].

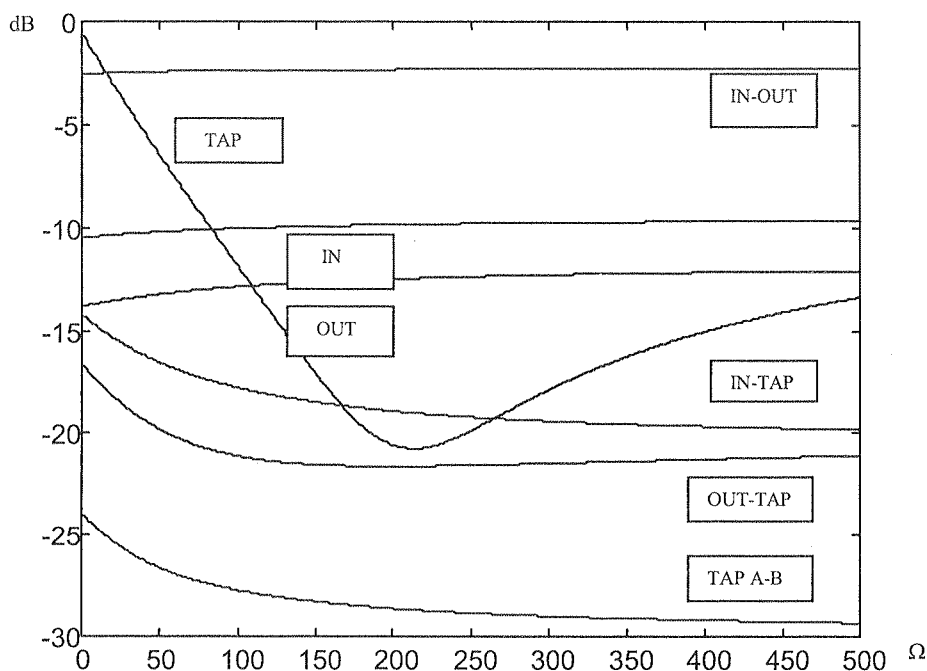


Rys. 6. Obliczone charakterystyki transformatora czterokierunkowego w konfiguracji podstawowej

Fig. 6. Calculated characteristics of the four-directional transformer in basic configuration

## 2.2. WPLYW REZYSTORA BALASTOWEGO I ZEROWEGO

Rezystancja balastowa  $R_L$  i zerowa  $R_0$  decydują w znacznym stopniu o parametrach układu. Na podstawie obliczeń można dobrać je tak, aby parametry układu były jak najlepsze. Rys. 7 ilustruje przebiegi parametrów transformatora w funkcji zmiennej rezystancji balastowej wyrażonej w ohmach dla częstotliwości 5 MHz, natomiast rys. 8 jest ilustracją dla częstotliwości 862 MHz. Jak widać, wpływ rezystancji balastowej dla częstotliwości 5 i 862 MHz jest podobny. Rezystor balastowy praktycznie nie ma wpływu na tłumienia w linii głównej i ma mały wpływ na tłumienności niedopasowania na wejściu i wyjściu. Wyraźny jest wpływ na tłumienność niedopasowania na odgałęzieniu, gdzie dla rezystancji  $R_L = 200 \Omega$  jej wielkość osiąga minimum. Ze względu na tłumienie oddzielenia i zwłaszcza na tłumienie przenikowe najkorzystniej byłoby stosować jak największe wartości  $R_L$ . Jednak jej wzrost tej rezystancji powoduje również wzrost tłumienia w linii sprzężonej. Dlatego do pomiarów z rys. 5 i 6 przyjęto  $R_L = 300 \Omega$ .

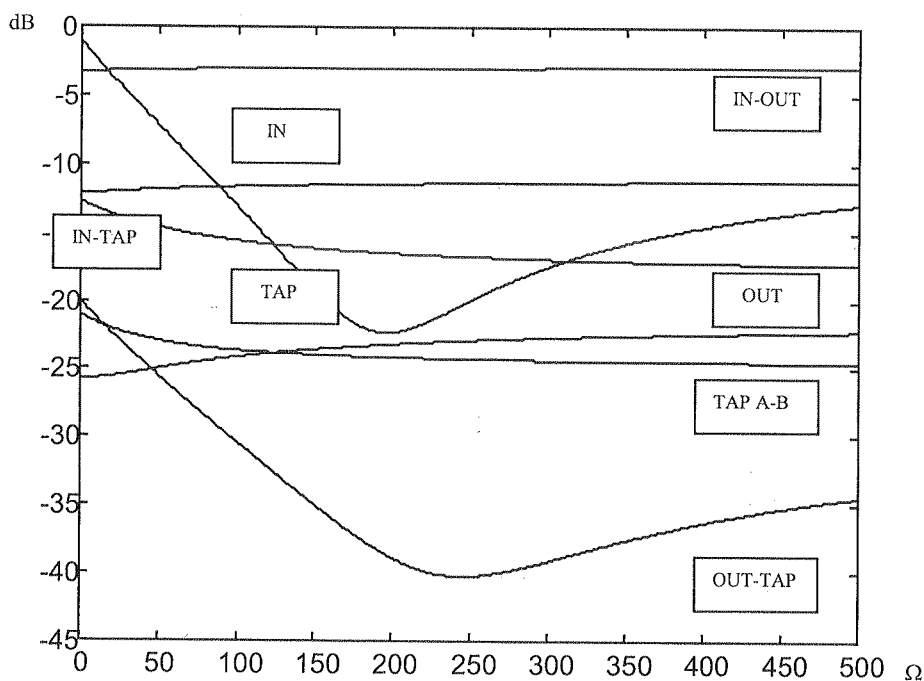


Rys. 7. Wpływ rezystancji balastowej  $R_L$  na charakterystyki transformatora w konfiguracji podstawowej dla częstotliwości 5 MHz

Fig. 7. Influence of ballast resistance  $R_L$  to characteristics of the transformer in basic configuration for frequency 5 MHz

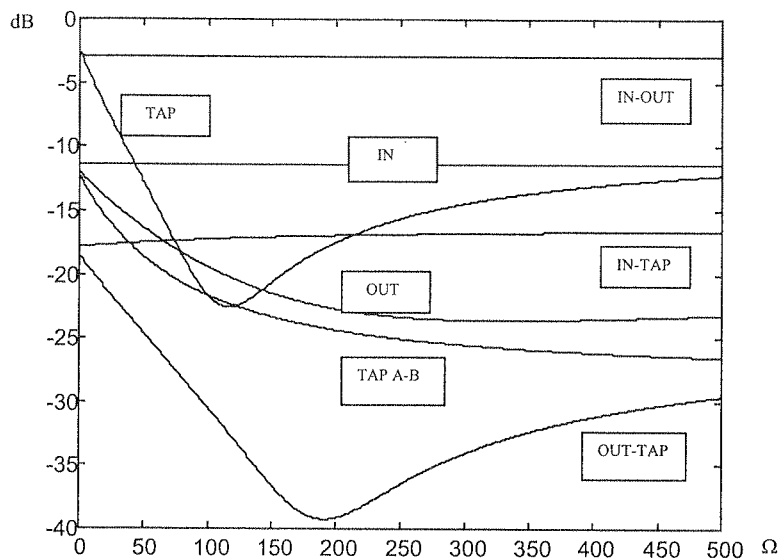
Rys. 9 ilustruje wpływ rezystancji zerowej na parametry transformatora dla częstotliwości 5 MHz. Takie parametry, jak tłumienie w linii głównej, tłumienność niedopasowania na wejściu, oraz, od ok. 200  $\Omega$ , tłumienie w linii sprzężonej i tłumienność niedopasowania na wyjściu, są w przybliżeniu stałe. Tłumienność niedopasowania na odgałęzieniu osiąga minimum dla  $R_0 = 120 \Omega$ , a tłumienie przenikowe rośnie wraz ze wzrostem  $R_0$ .

Dodajmy, że wyżej wymienione wartości rezystancji balastowej  $R_L$  i zerowej  $R_0$  przyjęto mając na względzie szerokopasmowe zastosowanie transformatora. Rzecz jasna możliwe jest zastosowanie również innych rozwiązań podyktowanych szczególnymi potrzebami aplikacyjnymi. Zwraca uwagę duże podobieństwo zagadnienia do transformatora dwukierunkowego [6].



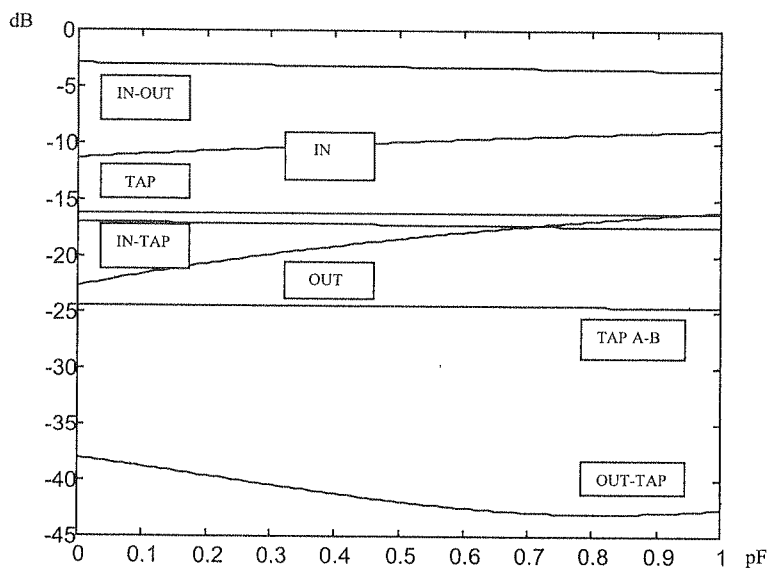
Rys. 8. Wpływ rezystancji balastowej  $R_L$  na charakterystyki transformatora w konfiguracji podstawowej dla częstotliwości 862 MHz

Fig. 8. Influence of ballast resistance  $R_L$  to characteristics of the transformer in basic configuration for frequency 862 MHz



Rys. 9. Wpływ rezystancji zerowej  $R_0$  na charakterystyki transformatora dla częstotliwości 862 MHz

Fig. 9. Influence of zero resistance  $R_0$  to racteristics of the transformer for frequency 862 MHz

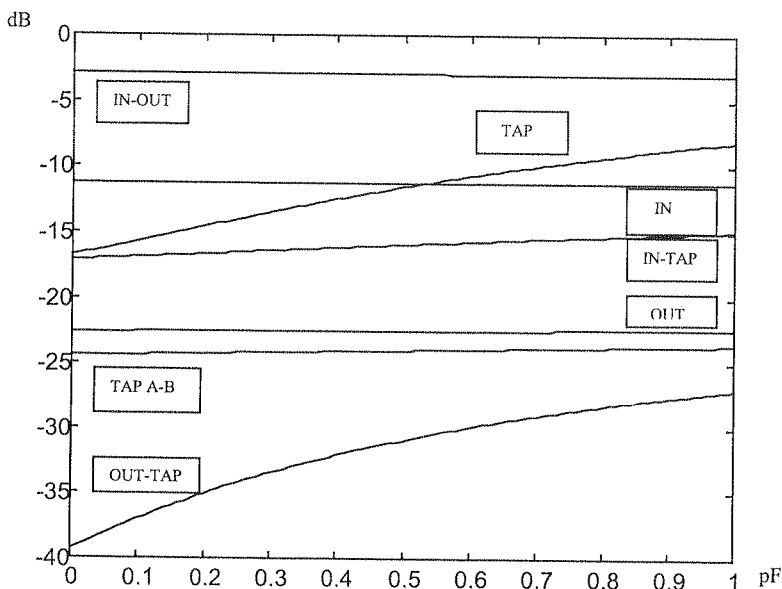


Rys. 10. Wpływ pojemności międzyzwojowej  $C_{13}$  na charakterystyki transformatora w konfiguracji podstawowej na częstotliwości 862 MHz

Fig. 10. Influence of winding capability  $C_{13}$  to characteristics of the transformer in basic configuration for frequency 862 MHz

## 2.3. WPLYW POJEMNOŚCI MIĘDZYWOJOWYCH I MONTAŻOWYCH

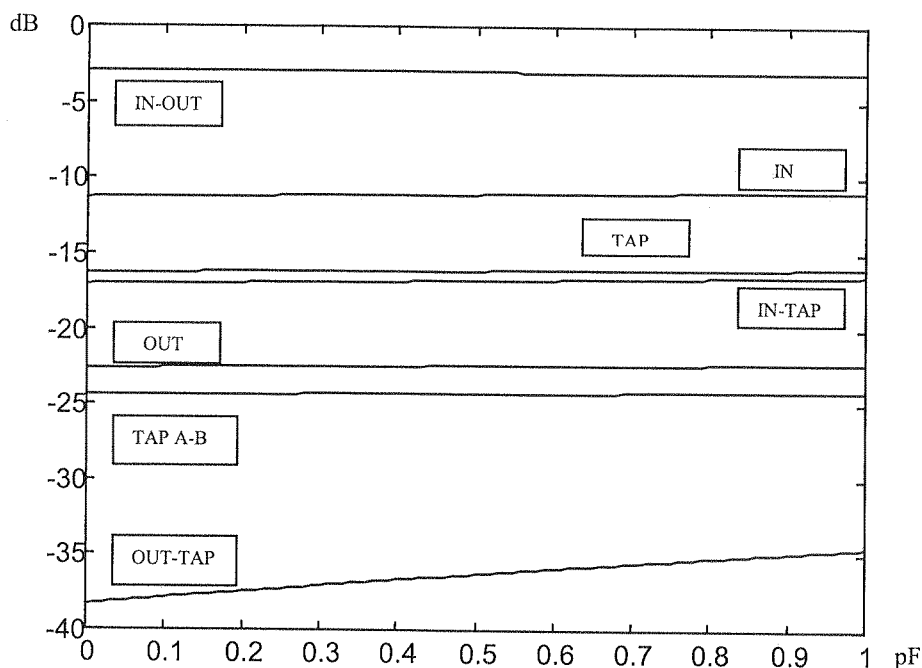
Wszystkie pojemności w transformatorze, międzywojowe  $C_1, C_{2A}, C_{2B}, C_{3A}, C_{3B}, C_{4A}, C_{4B}, C_{5A}, C_{5B}, C_{6A}, C_{6B}, C_{7A}, C_{7B}, C_{12A}, C_{12B}, C_{13A}, C_{13B}, C_{23A}, C_{23B}, C_{45A}, C_{45B}, C_{67A}, C_{67B}$ , oraz montażowe  $C_{10}, C_{30}, C_{20A}, C_{20B}, C_{30A}, C_{30B}, C_{40A}, C_{40B}, C_{50A}, C_{50B}, C_{60A}, C_{60B}$  mają charakter pasożytniczy tak, jak to miało miejsce w przypadku transformatorów jednokierunkowego [5] i dwukierunkowego [6]. Wynika to zarówno z eksperymentów jak i z obliczeń. Pojemności  $C_{10}, C_{30}$  wpływają ujemnie na tłumienności niedopasowania na wejściu i wyjściu, oraz na tłumienie w linii głównej. Pojemności  $C_{20A}, C_{20B}, C_{40A}, C_{40B}, C_{50A}, C_{50B}, C_{60A}, C_{60B}$  pogarszają tłumienność niedopasowania na odgałęzieniu i tłumienie w linii sprzężonej (rys. 11). Wpływ tych pojemności jest jednak znikomy ze względu na ich małe wartości. Również wpływ pojemności  $C_{5A}, C_{5B}, C_{7A}, C_{7B}$  jest nieznaczny, ponieważ 1.5 zwoja stanowi małą pojemność. Niezależnie od tego ich wpływ na parametry transformatora jest minimalny zakładając nawet większe zmiany pojemności (rys. 12). Pojemności  $C_1, C_{2A}, C_{2B}, C_{3A}, C_{3B}$  pominięto w analizie, gdyż mają one zbyt małe wartości, by miały jakikolwiek wpływ na parametry transformatora. Największy wpływ mają pojemności międzywojowe  $C_{4A}, C_{4B}, C_{6A}, C_{6B}, C_{45A}, C_{45B}, C_{67A}, C_{67B}$ . Rys. 13 ilustruje wpływ pojemności międzywojowych  $C_{4A}, C_{4B}$ , natomiast rys. 14 wpływ  $C_{45A}, C_{45B}$  przy hipotetycznych zmianach wartości pojemności od 0 do 1 pF.



Rys. 11. Wpływ pojemności montażowej  $C_{40A}$  na charakterystyki transformatora w konfiguracji podstawowej dla częstotliwości 862 Hz

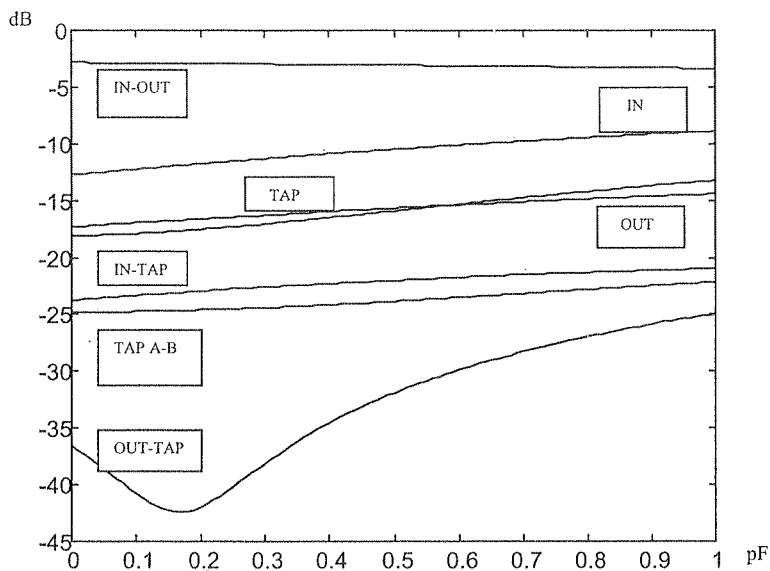
Fig. 11. Influence of assembly capability  $C_{40A}$  to characteristics of the transformer in basic configuration for frequency 862 MHz

Widać, że pojemności  $C_{4A}$ ,  $C_{4B}$  znacząco wpływają na tłumienie w linii sprzężonej, tłumienność niedopasowania na wejściu i tłumienie oddzielenia, a na pozostałe parametry praktycznie nie oddziałuje. To te pojemności (obok  $C_{45A}$ ,  $C_{45B}$ ) powodują opisaną wcześniej tendencję układu do malenia tłumienia w linii sprzężonej wraz ze wzrostem częstotliwości. Pojemności  $C_{45A}$ ,  $C_{45B}$  wpływają praktycznie na wszystkie parametry, choć w mniejszym stopniu na tłumienie w linii głównej i na tłumienie przenikowe. Analogiczny wpływ na parametry układu mają pojemności  $C_{12A}$ ,  $C_{12B}$ ,  $C_{13A}$ ,  $C_{13B}$ ,  $C_{23A}$ ,  $C_{23B}$ . Jednakże ze względu na fakt iż są to pojemności równoległych odcinków przewodów, nie odgrywają one ważącej roli (rys. 10).



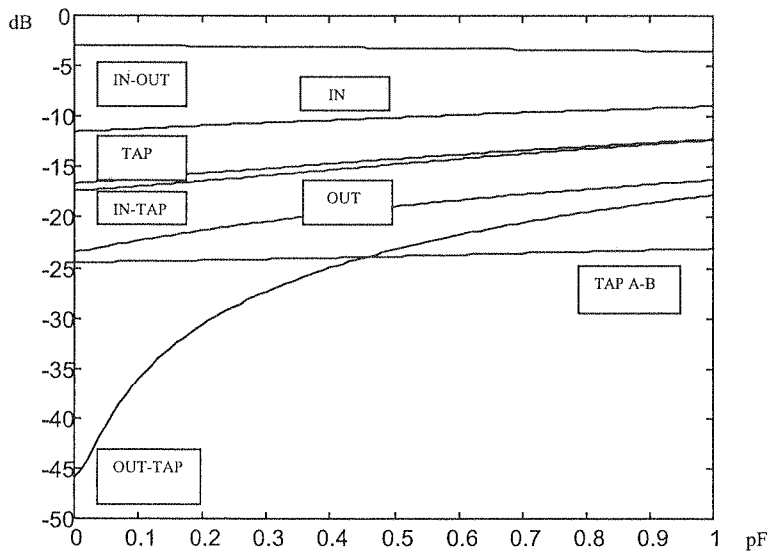
Rys. 12. Wpływ pojemności międzyzwojowej  $C_{5A}$  na charakterystyki transformatora w konfiguracji podstawowej dla częstotliwości 862 Hz

Fig. 12. Influence of winding capability  $C_{5A}$  to characteristics of the transformer in basic configuration for frequency 862 MHz



Rys. 13. Wpływ pojemności międzyzwojowej  $C_{4A}$  na charakterystyki transformatora w konfiguracji podstawowej dla częstotliwości 862 Hz

Fig. 13. Influence of winding capability  $C_{4A}$  to characteristics of the transformer in basic configuration for frequency 862 MHz



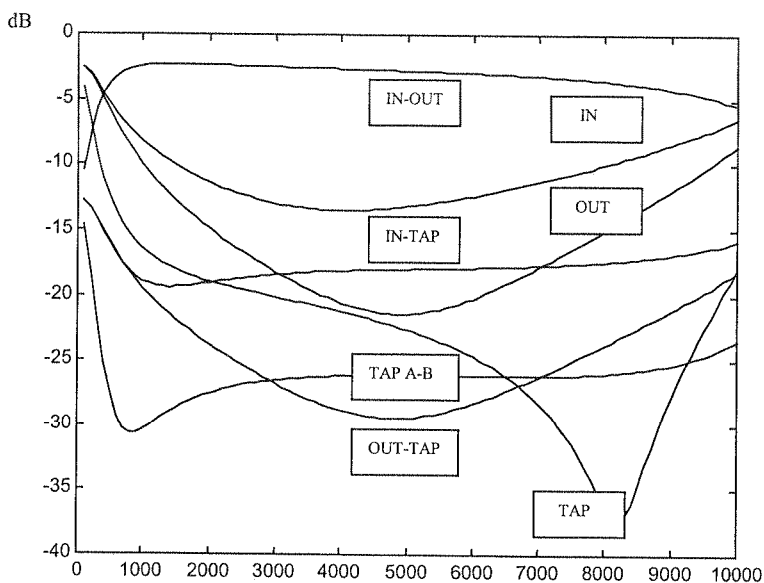
Rys. 14. Wpływ pojemności międzyzwojowej  $C_{45A}$  na charakterystyki transformatora w konfiguracji podstawowej dla częstotliwości 862 Hz

Fig. 14. Influence of winding capability  $C_{45A}$  to characteristics of the transformer in basic configuration for frequency 862 MHz

## 2.4. WPLYW PRZENIKALNOŚCI POCZĄTKOWEJ

Przenikalność początkowa  $\mu_i$  rdzenia ferromagnetycznego, na który nawinięte są uzwojenia transformatora, ma decydujący wpływ na jego parametry. Rys. 15 obrazuje przebieg wpływu przenikalności na parametry transformatora dla częstotliwości 5 MHz, rys. 16, dla częstotliwości 862 MHz. Z rys. 15 widać, że ze względu na tłumienie przenikowe, najkorzystniejsze dla transformatora dla częstotliwości 5 MHz są przenikalności rzędu 1000. Ze względu na większość pozostałych najlepsza jest przenikalność ok. 5000. Zbyt duże przenikalności nie są dla transformatora zbyt korzystne zarówno dla niskich, jak i wysokich częstotliwości. W przeciwieństwie do transformatora jednokierunkowego, tłumienia w linii głównej i sprzężonej nie są tu stałe w funkcji przenikalności początkowej. Zatem przy projektowaniu takiego transformatora należy się liczyć ze zmianą tłumień w zależności od użytego rdzenia. Rys. 17 i 18 przedstawiają charakterystyki transformatora pomierzone i obliczone z wykorzystaniem rdzenia o przenikalności początkowej  $\mu_i = 2500$ .

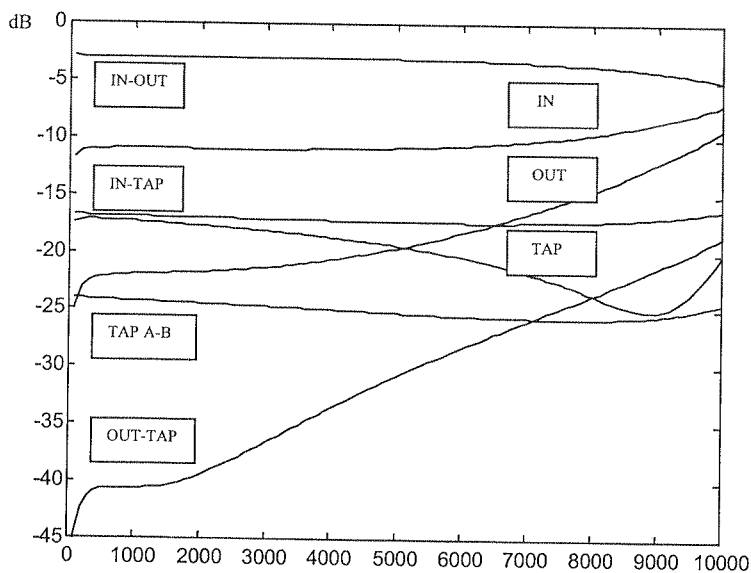
W stosunku do charakterystyk z rys. 5 i 6 (pomiarzy dla przenikalności początkowej  $\mu_i = 1400$ ), widoczna jest poprawa tłumienności niedopasowania na wszystkich wrotach, oraz poprawa tłumienia oddzielenia dla niskich częstotliwości. Wprawdzie nie odpowiada to dokładnie obliczeniom, ale jest zgodne z tendencją, jakie mają opisywane parametry w funkcji przenikalności z rys. 15.



Rys. 15. Wpływ przenikalności początkowej na charakterystyki transformatora w konfiguracji podstawowej dla częstotliwości 5 MHz

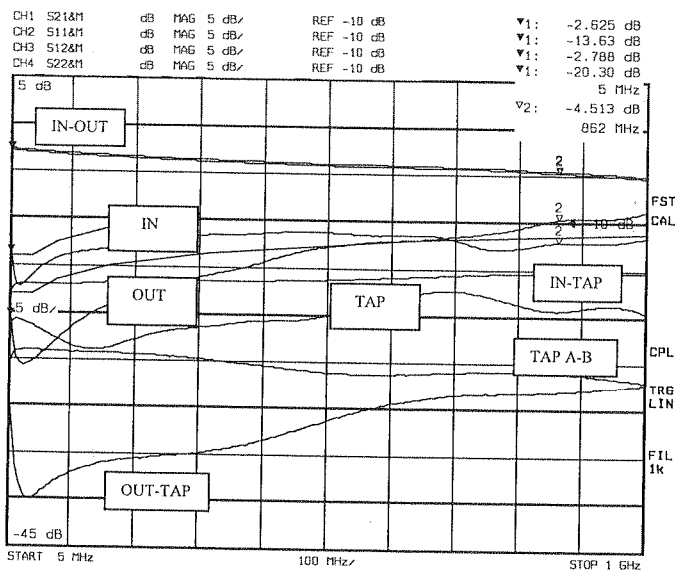
Fig. 15. Influence of initial permeability to characteristics of the transformer in basic configuration for frequency 5 MHz





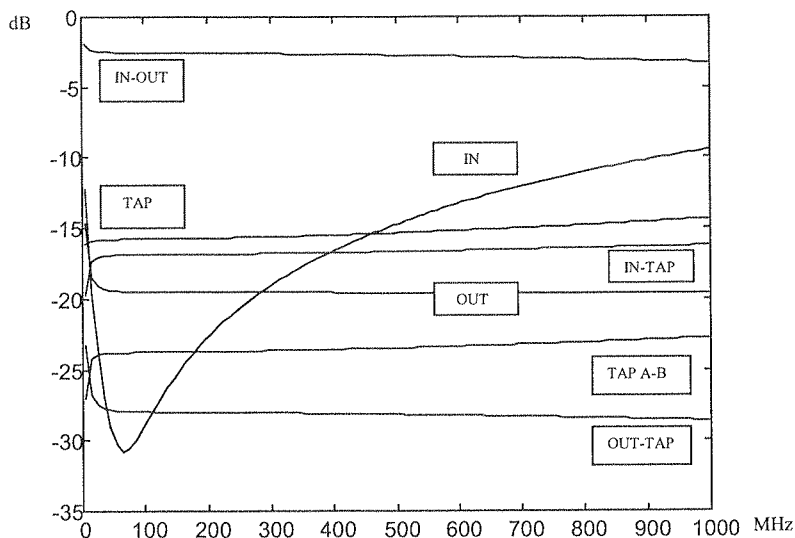
Rys. 16. Wpływ przenikalności początkowej na charakterystyki transformatora w konfiguracji podstawowej dla częstotliwości 862 MHz

Fig. 16. Influence of initial permeability to characteristics of the transformer in basic configuration for frequency 862 MHz



Rys. 17. Pomierzone charakterystyki transformatora czterokierunkowego w konfiguracji podstawowej dla przenikalności  $\mu_i = 2500$

Fig. 17. Measured characteristics of the four-directional transformer in basic configuration for initial permeability  $\mu_i = 2500$



Rys. 18. Obliczone charakterystyki transformatora czterokierunkowego w konfiguracji podstawowej dla przenikalności  $\mu_i = 2500$

Fig. 18. Calculated characteristics of the four-directional transformer in basic configuration for initial permeability  $\mu_i = 2500$

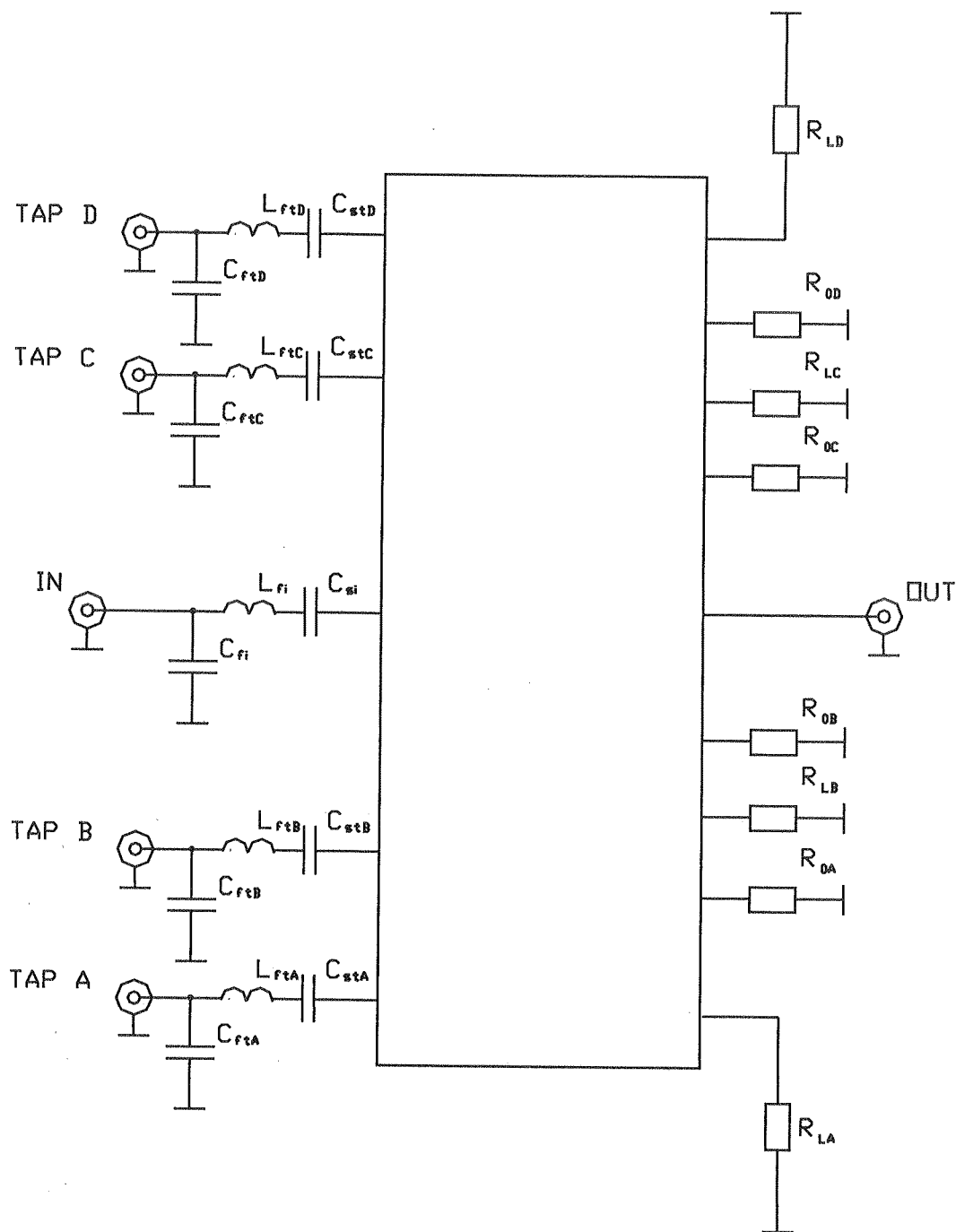
Przebiegi parametrów transformatora w funkcji przenikalności początkowej są różne dla różnych częstotliwości. Rys. 16 przedstawia przebieg wpływu przenikalności na parametry transformatora dla częstotliwości 862 MHz. W tym przypadku optimum przenikalności przesunęło się w kierunku niższych jej wartości. W tym przypadku trudniej jest ustalić przenikalność optymalną. Przykładowo ze względu na tłumienie oddzielenia przenikalność  $\mu_i = 1400$  wydaje się najkorzystniejsza. Dlatego przebiegi tłumienia oddzielenia z rys. 5, 6 są tak dobre dla wysokich częstotliwości. Podobnie jak dla niskich częstotliwości, również w tym przypadku niekorzystne jest stosowanie zbyt dużych przenikalności.

Również w tym przypadku obserwujemy duże podobieństwa do transformatora dwukierunkowego [6].

## 2.5. UKŁADY KOREKCYJNE TRANSFORMATORA

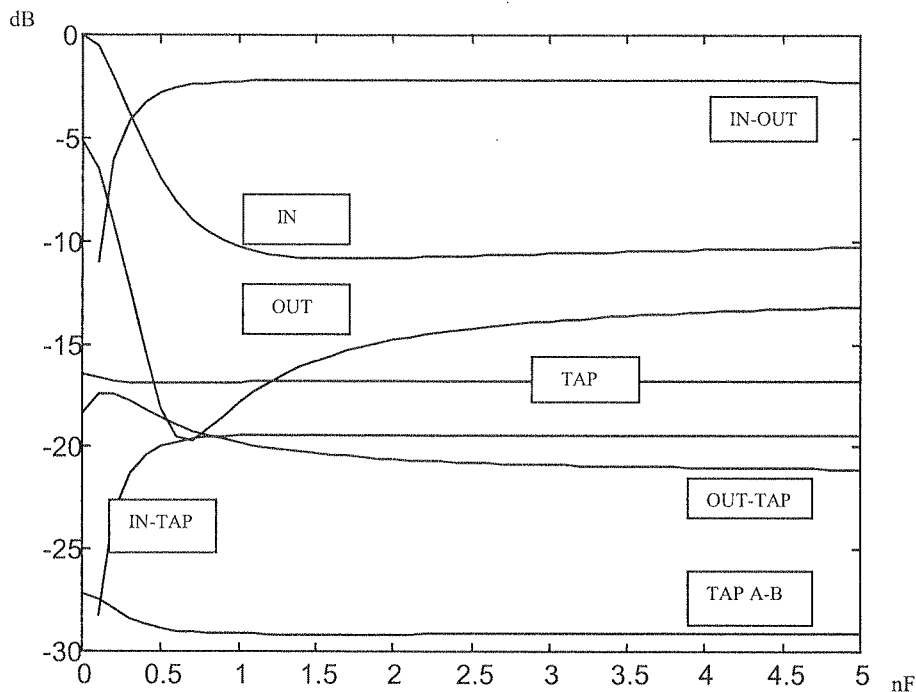
W niniejszym punkcie przedstawimy metody poprawy parametrów transformatora zarówno dla niskich, jak i wysokich częstotliwości za pomocą prostych układów korekcyjnych (rys. 19).

W celu poprawy parametrów na wejściu dla niskich częstotliwości można zastosować duży (rzędu kilku nanofaradów) kondensator szeregowy  $C_{si}$ . Efekty zastosowania tego kondensatora ilustruje rys. 20. Wartość tego kondensatora wpływa na tłumienności niedopasowania na wejściu i (zwłaszcza) na wyjściu, oraz na tłumienie oddzielenia. Nie



Rys. 19. Układy korekcyjne transformatora

Fig. 19. Corrective arrangements of the transformer



Rys. 20. Wpływ pojemności korekcyjnej  $C_{si}$  na charakterystyki transformatora dla częstotliwości 5 MHz

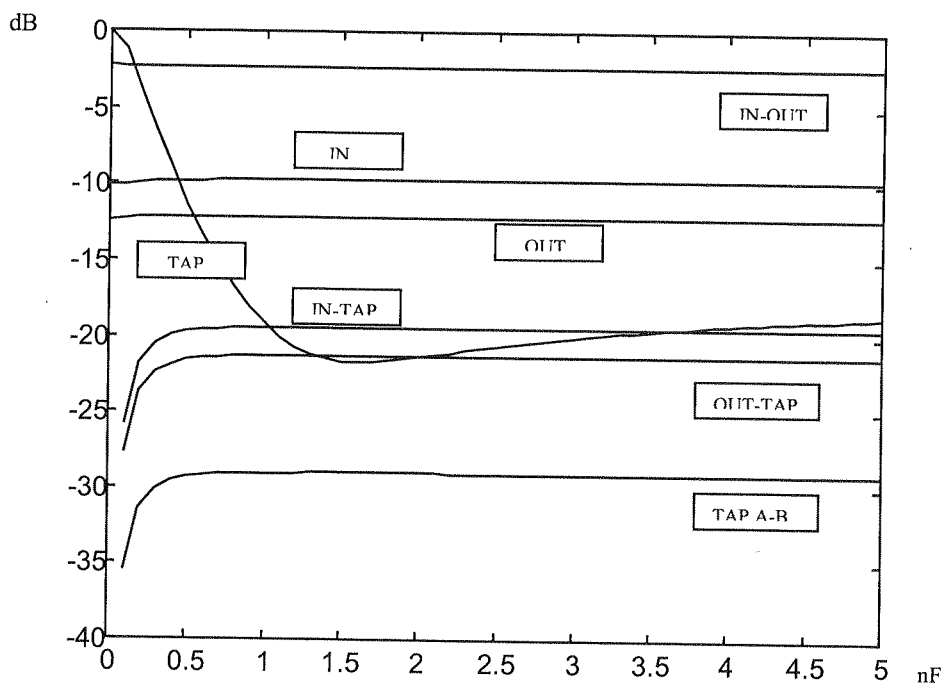
Fig. 20. Influence of corrective capability  $C_{si}$  to characteristics of the transformer for frequency 5 MHz

ma natomiast wpływ na tłumienia w linii głównej i sprzężonej, tłumienność niedopasowania na odgałęzieniu i na tłumienie przenikowe. Wielkość kondensatora szeregowego  $C_{si}$  można dobrać tak, aby uzyskać poprawę parametrów na które ten kondensator wpływa. Przykładowo zastosowanie kondensatora  $C_{si} = 750$  pF daje dużą poprawę tłumienności niedopasowania na wyjściu.

Analogicznie, na odgałęzieniach, można zastosować kondensator szeregowy  $C_{st}$ . On z kolei wpływa na tłumienność niedopasowania na odgałęzieniu. Jej przebieg jest analogiczny jak przebieg tłumienności niedopasowania na wyjściu (rys. 21). Na pozostałe parametry nie ma on wpływu. Zastosowanie kondensatorów szeregowych na wejściu i odgałęzieniu pozwala zatem na poprawę parametrów rozpatrywanego tu transformatora (z wyjątkiem oczywiście tłumień w linii głównej i sprzężonej, co zresztą nie jest tu potrzebne).

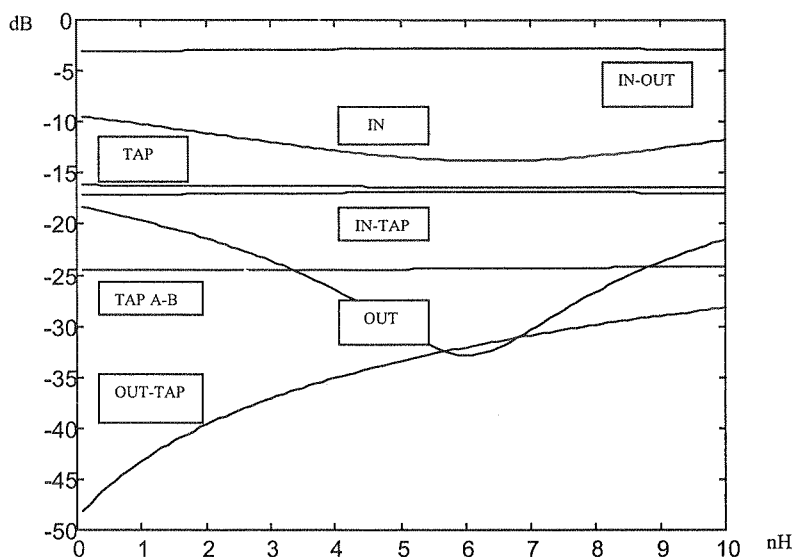
Aby poprawić parametry transformatora dla wysokich częstotliwości stosuje się na wejściu i odgałęzieniu układy korekcyjne LC. Na rys. 19 układy te stanowią odpowiednio, pary  $L_{fi}C_{fi}$  na wejściu, oraz  $L_{ft}C_{ft}$  na odgałęzieniu. Poprzez odpowiedni dobór pojemności i indukcyjności można uzyskać poprawę niektórych parametrów dla wysokich częstotliwości. Widać na rys. 22, że następuje poprawa tłumienności niedopa-

sowania na wejściu i wyjściu, ale jednocześnie pogorszenie tłumienia oddzielenia. Rys. 23 ilustruje natomiast efekt zastosowania układu korekcyjnego na odgałęzieniu. Zgodnie z oczekiwaniami, zastosowanie takiego układu pozwala na poprawę tłumienności niedopasowania na odgałęzieniu. Na pozostałe parametry układ korekcyjny w tym przypadku nie ma wpływu. Należy tu nadmienić, że podczas optymalizacji transformatora należy wspomóc badaniami praktycznymi, gdyż ze względu na 10% dokładność wzoru (42) uzyskanie optimum nie daje pełnej gwarancji uzyskania zamierzonego rezultatu.



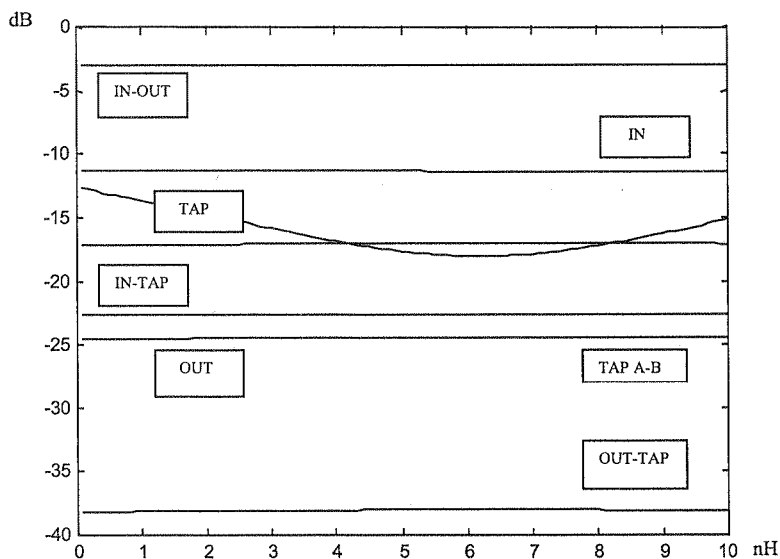
Rys. 21. Wpływ pojemności korekcyjnej  $C_{st}$  na charakterystyki transformatora dla częstotliwości 5 MHz

Fig. 21. Influence of corrective capability  $C_{st}$  to characteristics of the transformer for frequency 5 MHz



Rys. 22. Wpływ indukcyjności korekcyjnej  $L_{ft}$  na charakterystyki transformatora przy stałej pojemności korekcyjnej  $C_{ft}$  dla częstotliwości 862 MHz

Fig. 22. Influence of corrective induction  $L_{ft}$  to characteristics of the transformer for constant corrective capability  $C_{ft}$  for frequency 862 MHz

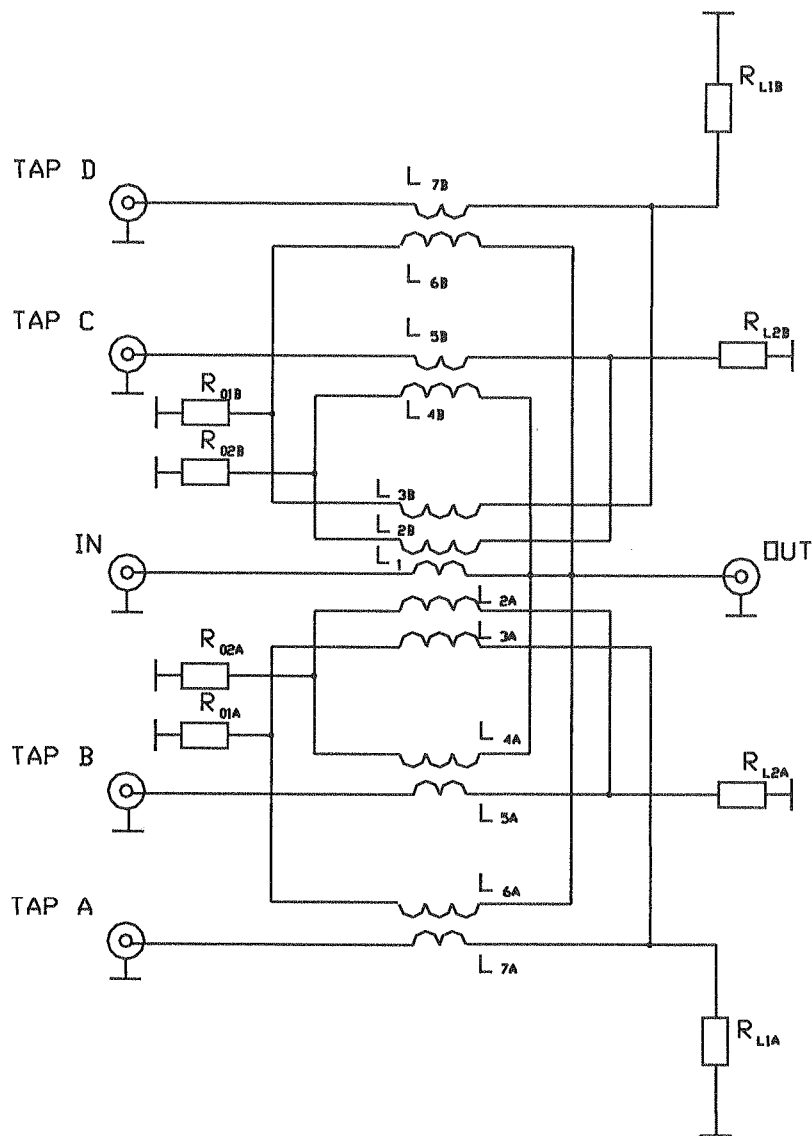


Rys. 23. Wpływ indukcyjności korekcyjnej  $L_{ft}$  na charakterystyki transformatora przy stałej pojemności korekcyjnej  $C_{ft}$  dla częstotliwości 862 MHz

Fig. 23. Influence of corrective induction  $L_{ft}$  to characteristics of the transformer for constant corrective capability  $C_{ft}$  for frequency 862 MHz

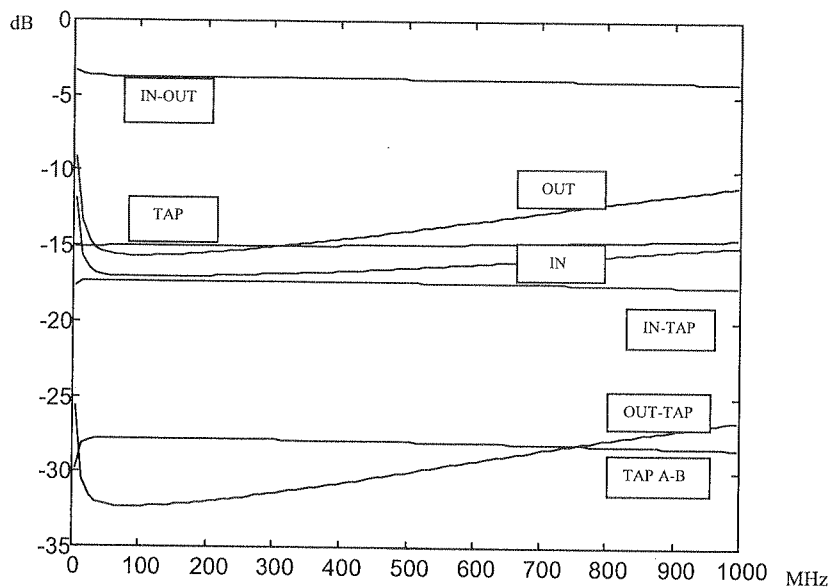
## 3. TRANSFORMATOR W KONFIGURACJI ODWRÓCONEJ

Transformator w konfiguracji odwróconej przedstawiony jest na rys. 24. Analizę tej konfiguracji prowadzi się w analogiczny sposób jak w przypadku konfiguracji podstawowej, por. p. 2.1. Jej wyniki prezentujemy na kolejnych wykresach.



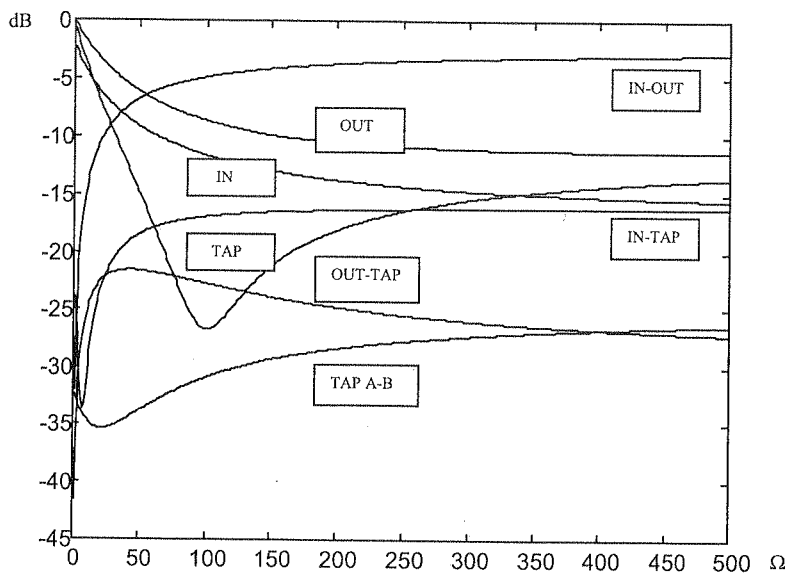
Rys. 24. Transformator czterokierunkowy w konfiguracji odwróconej

Fig. 24. Four-directional transformer in inverse configuration



Rys. 26. Obliczone charakterystyki transformatora czterokierunkowego w konfiguracji odwróconej

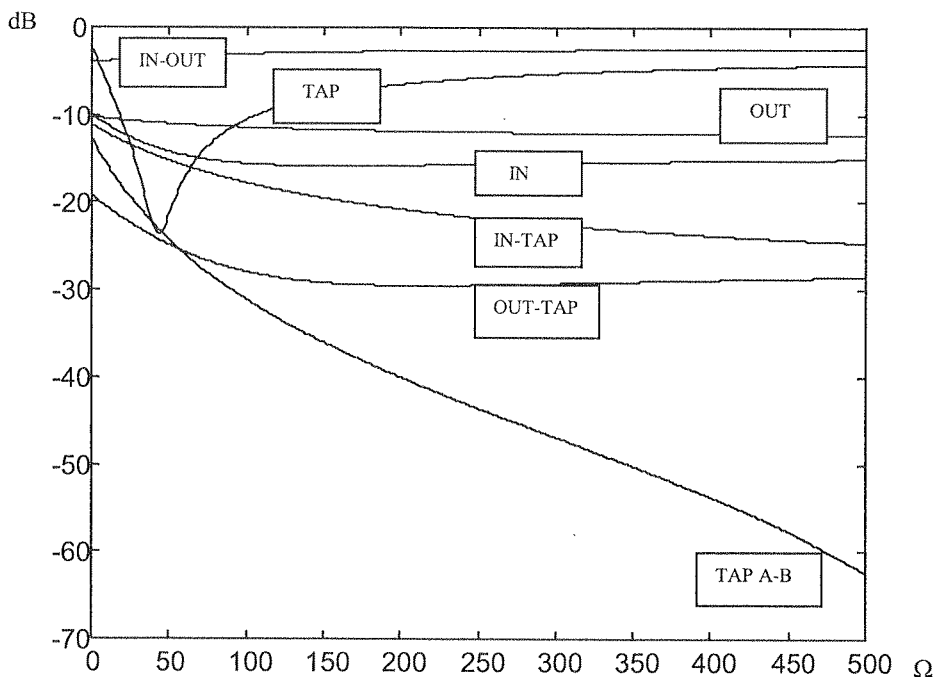
Fig. 26. Calculated characteristics of the four-directional transformer in inverse configuration



Rys. 27. Wpływ rezystancji balastowej  $R_L$  na charakterystyki transformatora w konfiguracji odwróconej dla częstotliwości 5 MHz

Fig. 27. Influence of ballast resistance  $R_L$  to characteristics of the transformer in inverse configuration for frequency 5 MHz





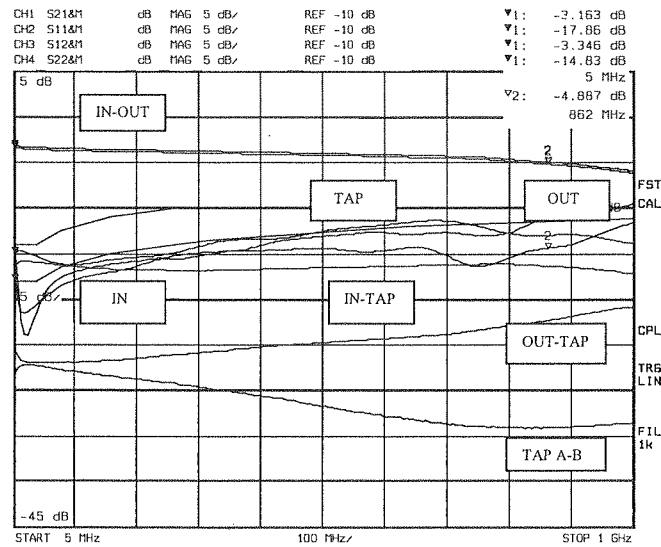
Rys. 28. Wpływ rezystancji zerowej  $R_0$  na charakterystyki transformatora w konfiguracji odwróconej dla częstotliwości 5 MHz

Fig. 28. Influence of zero resistance  $R_0$  to characteristics of the transformer in inverse configuration for frequency 5 MHz

Wpływ przenikalności początkowej dla omawianego transformatora w konfiguracji odwróconej jest podobny jak dla przypadku przypadku transformatora w konfiguracji podstawowej. Istotną różnicę stanowi jednak przebieg tłumienia w linii sprzężonej w funkcji przenikalności początkowej. Rośnie ono znacznie wraz ze wzrostem przenikalności (np. dla przenikalności rzędu 9000 wynosi ok. 25 dB). Rys. 29 i 30 przedstawiają przebiegi parametrów transformatora z rdzeniem o przenikalności początkowej  $\mu_1 = 2500$ . Obserwujemy tu poprawę tłumienności niedopasowania na wejściu i wyjściu dla niskich częstotliwości.

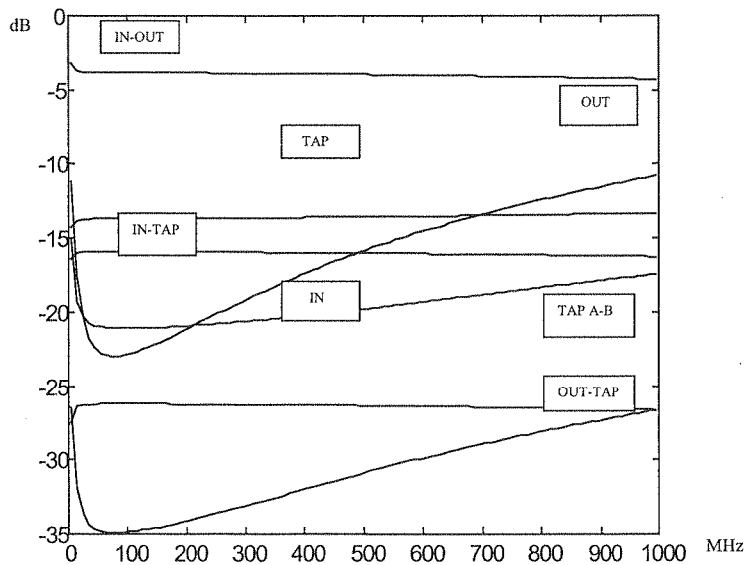
Również wpływ pojemności międzyzwojowych i montażowych ma analogiczny charakter jak w przypadku transformatora w konfiguracji podstawowej. Przebiegi są bardzo podobne, jak na rys. 10 — 14.

W transformatorze można zastosować układy korekcyjne jak na rys. 19 dla transformatora w konfiguracji podstawowej, ale tylko dla wysokich częstotliwości. Zastosowanie pojemności szeregowych dla niskich częstotliwości nie daje zadowalających rezultatów. Rys. 32 ilustruje dlaczego tak jest: otóż zastosowanie szeregowego kondensatora korekcyjnego nie powoduje poprawy tłumienności niedopasowania na wejściu.



Rys. 29. Pomierzone charakterystyki transformatora czterokierunkowego w konfiguracji odwróconej dla przenikalności  $\mu_i = 2500$

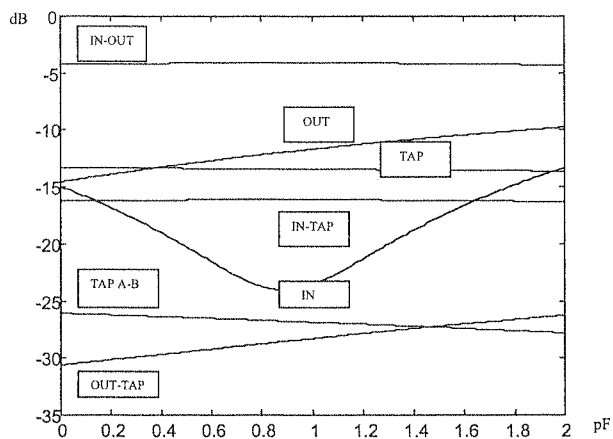
Fig. 29. Measured characteristics of the four-directional transformer in inverse configuration for initial permeability  $\mu_i = 2500$



Rys. 30. Obliczone charakterystyki transformatora czterokierunkowego w konfiguracji odwróconej dla przenikalności  $\mu_i = 2500$

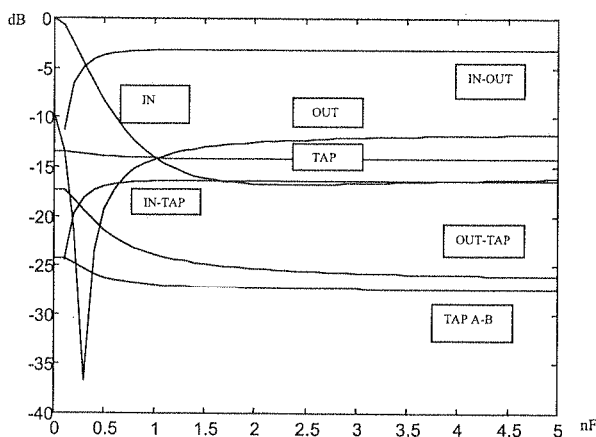
Fig. 30. Calculated characteristics of the four-directional transformer in inverse configuration for initial permeability  $\mu_i = 2500$

Powoduje on co prawda powstanie optimum dla tłumienności niedopasowania na wyjściu, ale dla tak małych, że są one nie do przyjęcia wartości tłumienności niedopasowania na wejściu. Układy LC dla wysokich częstotliwości dają natomiast podobne rezultaty jak poprzednio, tzn. dla transformatora w konfiguracji podstawowej. Rys. 31 ilustruje przykładowe przebiegi parametrów transformatora z zastosowaniem układu korekcyjnego LC w linii głównej.



Rys. 31. Wpływ pojemności korekcyjnej  $C_{fi}$  na charakterystyki transformatora przy stałej indukcyjności korekcyjnej  $L_{fi}$  dla częstotliwości 862 MHz

Fig. 31. Influence of corrective capability  $C_{fi}$  to characteristics of the transformer for constant corrective induction  $L_{fi}$  for frequency 862 MHz



Rys. 32. Wpływ pojemności korekcyjnej  $C_{si}$  na charakterystyki transformatora w konfiguracji odwróconej dla częstotliwości 5 MHz

Fig. 32. Influence of corrective capability  $C_{si}$  to characteristics of the transformer in inverse configuration for frequency 5 MHz

#### 4. PORÓWNANIE KONFIGURACJI TRANSFORMATORA

Obie rozpatrzone tu konfiguracje transformatora czterokierunkowego zachowują kilka cech wspólnych. Dla obu wariantów wpływ przenikalności początkowej jest podobny. Ze względu na tłumienie w linii głównej i sprzężonej transformatory zachowują się bardzo podobnie. Charakterystyczną cechą obu wariantów jest poprawa tłumienności niedopasowania na wejściu i wyjściu wraz ze wzrostem  $\mu_i$  (choć dla konfiguracji podstawowej w ograniczonym zakresie). Również ze względu na charakter zmian i w przybliżeniu wartości można uznać, że wpływ pojemności transformatora jest zbliżony w obu konfiguracjach. Zatem rys. 10 — 14 można uznać za reprezentatywne. Wpływ rezystancji balastowych i zerowych również ma analogiczny charakter dla obu konfiguracji. Istnieją wartości, dla których, w przypadku rezystancji balastowych i zerowych tłumienność niedopasowania na odgałęzieniu osiąga ekstremum z tym, że dla różnych częstotliwości (co zostało opisane wcześniej). Również w obu konfiguracjach korzystniej jest stosować jak największe rezystory balastowe i zerowe ze względu na tłumienie przenikowe.

Zasadniczym aspektem różniącym obie konfiguracje to stosunek tłumienia przenikowego do tłumienia oddzielenia. Różnica wynika z faktu, że w konfiguracji podstawowej cewki  $L_{4A}$ ,  $L_{4B}$ ,  $L_{6A}$ ,  $L_{6B}$  łączone są z wejściem, a w konfiguracji odwróconej z wyjściem. W pierwszym przypadku powoduje to silniejsze sprzężenie między wyjściami odgałęźnymi, co sprawia, że pogarsza się tłumienie przenikowe. W drugim przypadku występuje silniejsze sprzężenie między wyjściem a odgałęzieniami co sprawia, że tłumienie oddzielenia jest gorsze niż w przypadku konfiguracji podstawowej. Zatem dla konfiguracji podstawowej uzyskujemy lepsze tłumienie oddzielenia, gorsze przenikowe, dla konfiguracji odwróconej — przeciwnie. Takie samo zjawisko ma miejsce również w przypadku transformatora dwukierunkowego [6].

Istotną różnicą jest również przebieg tłumienia w linii sprzężonej w funkcji przenikalności początkowej rdzenia, dla obu konfiguracji. Na uwagę zasługuje również fakt, iż analogiczne zjawisko, jak i w innych przypadkach ma również miejsce dla transformatora dwukierunkowego [6].

#### 5. PODSUMOWANIE

Podobnie jak w przypadku transformatora jednokierunkowego [5] i dwukierunkowego [6] bardzo ważną cechą transformatora czterokierunkowego jest stałość tłumień w linii głównej i sprzężonej niezależnie od konfiguracji. Taki stan rzeczy ma miejsce dzięki temu, że przenikalność magnetyczna rdzenia maleje w funkcji częstotliwości. W przeciwnym przypadku nie można byłoby zaprojektować szerokopasmowego transformatora. Zaletą ta jest tym cenniejsza, że w przypadku linii głównej stałość jest utrzymana niezależnie od zmian balastu, rezystancji zerowej i, do pewnego stopnia, pojemności międzyzwojowych. Z linią sprzężoną jest trochę inaczej: zmiany balastu, rezystancji zerowej i pojemności międzyzwojowych wywołują zmiany tłumienia w linii

sprężonej. Zmiany te występują dość wyraźnie również w przypadku zmian przenikalności początkowej. To zjawisko ma miejsce również w przypadku transformatora dwukierunkowego [6]. Te czynniki sprawiają, że należy mieć to na uwadze przy projektowaniu transformatora.

Warto przy tym zauważyć, że omawiany transformator czterokierunkowy ma więcej cech zbliżonych do transformatora dwukierunkowego, co zostało zasygnalizowane podczas niniejszej analizy. Pozwala to, wraz z artykułem [6] na przyjęcie pewnego wyobrażenia na temat specyfiki transformatorów wielokierunkowych — ich osiągnięć i możliwości zastosowań.

W pracy opisano dwie użyteczne konfiguracje transformatora czterokierunkowego. Zaprezentowane wykresy i próby optymalizacji ukierunkowane zostały na szerokopasmowe zastosowanie transformatora. Ale przy bardziej uszczegółowionych zastosowaniach i przyjęciu określonych priorytetów można oczywiście uzyskać jeszcze bardziej zadowalające wyniki.

Zamieszczone tu teoretyczne wyniki badań różnią się od praktycznych z kilku powodów. Zastosowanie do obliczeń wzoru (42), gwarantuje wg [2] dokładność 10%. Jest to główna przyczyna niedokładności modelu transformatora dla niskich częstotliwości. Dla wysokich częstotliwości dochodzi ponadto niedoskonałość złączy F, wpływ układu pomiarowego, oraz układu przeniesienia masy. Jednak w wartościach bezwzględnych dokładność 10% została zachowana. Dodajmy, że przy projektowaniu transformatora, w celu optymalizacji, można posłużyć się do pewnego stopnia obliczeniami teoretycznymi, ale zgrubnie. Aby dokonać precyzyjnej optymalizacji, należy wspomóc się badaniami praktycznymi. Praca miała na celu prezentację nowej konstrukcji transformatora i wskazanie jego specyfiki. Na podstawie analizy i przedstawionych wykresów można wykorzystać zawarty w niej materiał do projektowania takich transformatorów i wykorzystania ich do różnych celów.

## 6. BIBLIOGRAFIA

1. D. I. K i m, M. T a k a h a s h i, K. A r a k i, Y. N a i t o : *Optimum design of the power dividers with ferrite toroids for CATV and/or MATV systems*. IEEE Trans. On Consumer Electronics, vol. CE-29, no 1, Feb. 1983, pp. 27-38.
2. Y. N a i t o : *Formulation of frequency dispersion of permeability*. Trans. IECE, vol. 59-c, May 1976, pp. 297-304,
3. M. G. E l l i s : *RF Directional Couplers*. Electronics System Product a division of ANTEC 2002.
4. D. I. K i m, J. H. H w a n g M. T a k a h a s h i: *A new analysis method and broad-band design of tap-offs for CATV/DBS systems*. IEEE Trans. On Consumer Electronics, vol. 46, no 1, Feb. 2000, pp. 171-178,
5. D. K r z e m i e n i e c k i : *Badanie i optymalizacja szerokopasmowego transformatora kierunkowego*. Kwartalnik Elektroniki i Telekomunikacji, 2005, 51, z. 1, ss. 105-136.
6. D. K r z e m i e n i e c k i : *Badanie i optymalizacja szerokopasmowego transformatora dwukierunkowego*. Kwartalnik Elektroniki i Telekomunikacji, 2005, 51, z. 3, ss. 387-420.

D. KRZEMIENIECKI

## ANALYSIS AND OPTIMIZATION OF BROADBAND FOUR-DIRECTIONAL TRANSFORMER

## Summary

Object of present elaboration is complex analysis of symmetrical four-directional transformer (four-directional coupler). This is a new construction which may be use as a device of cable television (CATV), most often as tap. Executed they are on base of little, line  $3 \times 3$  mm ferrite cores joined, on which wound are windings of the transformer.

Examined transformer can exist in two usable configurations named here: basic and inverse.

Work contains theoretical analysis and results of measurements and calculations of parameters of the transformer like: insertion losses of main and coupled line, isolation of output and tap, isolation of taps and return losses on input, output and tap in function of frequency in range 5 -1000 MHz.

In work examined influence of initial permeability (in range 100-10000), on parameters of the transformer, and such factors as ballast-resistor, zero-resistor considering of obtainment of optimum parameters and its influence on winding and assembly capability of the transformer and its parameters for high frequencies.

Besides one examined possibilities of use of corrective arrangements having in view improvement of parameters of the transformer for low and high frequencies. One introduced also effects of such optimization for two possible configuration of the transformer.

Taking into account optimization and influences of ballast and zero resistors one examined courses parameters of the transformer for its extreme frequencies of work: 5 and 862 MHz.

General analysis of the transformer passed in regard on broadband its use, but results of researches can also be use for more particular arrangements. Work addressed is mostly to constructors and has in view help in projecting of arrangements taps.

To researches used 18-dB symmetrical transformer with use of cores of initial permeability 1400 and 2500 produced by Taiwan.

*Keywords:* four-directional transformer, basic configuration, inverse configuration simulation



## LISTA RECENZENTÓW KWARTALNIKA ELEKTRONIKI I TELEKOMUNIKACJI

Dr inż. *Adam Abramowicz*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr inż. *Jarosław Arabas*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Prof. dr hab. inż. *Jerzy Baranowski*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr inż. *Andrzej Bąk*  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr hab. inż. *Zbigniew Bielecki*  
Wojskowa Akademia Techniczna  
Warszawa

Dr inż. *Piotr Bora*  
Wojskowa Akademia Techniczna  
Warszawa

Dr inż. *Michał Borecki*  
Politechnika Warszawska  
Instytut Mikro i Optoelektroniki

Dr inż. *Tomasz Buczkowski*  
Politechnika Warszawska  
Instytut Radioelektroniki

Dr hab. inż. *Bohdan Butkiewicz*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr hab. inż. *Grzegorz Ciesielski*  
Politechnika Łódzka  
Instytut Elektrotechniki Teoretycznej,  
Metrologii i Materiałoznawstwa

Dr hab. inż. *Witold Czarnecki*  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr inż. *Krzysztof Czerwiński*  
Politechnika Warszawska  
Instytut Radioelektroniki

Prof. nzw. dr hab. *Andrzej Dąbrowski*  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr inż. *Henryk Dobrowolski*  
Politechnika Warszawska  
Instytut Informatyki

Prof. dr hab. inż. *Janusz A. Dobrowolski*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr inż. *Jarosław Domaszewicz*  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr inż. *Przemysław Dymarski*  
Politechnika Warszawska  
Instytut Telekomunikacji

Prof. dr hab. inż. *Jerzy Frączek*  
Politechnika Śląska  
Instytut Automatyki



Dr hab. inż. *Piotr Gajewski*  
Wojskowa Akademia Techniczna  
Instytut Telekomunikacji

Dr inż. *Stanisław Jankowski*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr inż. *Zbigniew Gajo*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr inż. *Jacek Jarkowski*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Prof. dr hab. inż. *Bogdan Gabwas*  
Politechnika Warszawska  
Instytut Mikroelektroniki i Optoelektroniki

Dr inż. *Krzysztof Jasiński*  
Instytut Telekomunikacji  
Instytut Telekomunikacji

Mgr inż. *Marcin Golański*  
Politechnika Warszawska  
Instytut Telekomunikacji

Prof. dr hab. inż. *Janusz Jaworski*  
Politechnika Lubelska  
Katedra Automatyki

Dr hab. inż. *Konrad Hejn*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Prof. dr hab. inż. *Wojciech Kabaciński*  
Politechnika Poznańska  
Instytut Elektroniki i Telekomunikacji

Prof. dr hab. inż. *Ewa Hermanowicz*  
Politechnika Gdańska  
Wydział Elektroniki i Telekomunikacji  
i Informatyki

Prof. dr hab. inż. *Zbigniew Kaczkowski*  
Polska Akademia Nauk, Warszawa  
Instytut Fizyki

Prof. dr hab. inż. *Ryszard Jachowicz*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Mgr inż. *Andrzej Kalinowski*  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr hab. inż. *Andrzej Jakubiak*  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr inż. *Ryszard Kisiel*  
Politechnika Warszawska  
Instytut Mikroelektroniki i Optoelektroniki

Prof. dr hab. inż. *Andrzej Jakubowski*  
Politechnika Warszawska  
Instytut Mikroelektroniki i Optoelektroniki

Dr inż. *Tomasz Kosiło*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr hab. inż. *Swietlana Januszkiewicz*  
Politechnika Szczecińska  
Wydział Informatyki

Dr inż. *Krzysztof Kulpa*  
Politechnika Warszawska  
Instytut Radioelektroniki

Dr **Ryszard Kossowski**  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr hab. inż. **Wiesław Kuźmich**  
Politechnika Warszawska  
Instytut Mikroelektroniki  
i Optoelektroniki

Dr inż. **Zbigniew Kowalczyk**  
Przemysłowy Instytut Telekomunikacji  
Gdańsk-Wrzeszcz

Dr inż. **Lech Lewandowski**  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Mgr inż. **Henryk Kowalski**  
Politechnika Warszawska  
Instytut Informatyki

Prof. dr hab. inż. **Tadeusz Łuba**  
Politechnika Warszawska  
Instytut Telekomunikacji

Prof. dr hab. inż. **Andrzej Kraśniewski**  
Politechnika Warszawska  
Instytut Telekomunikacji

Mgr inż. **Grzegorz Mazur**  
Politechnika Warszawska  
Instytut Informatyki

Prof. dr hab. inż. **Jacek Kudrewicz**  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Prof. dr hab. inż. **Marian Miłek**  
Politechnika Zielonogórska  
Instytut Metrologii Elektrycznej

Prof. dr hab. inż. **Małgorzata Kujawińska**  
Politechnika Warszawska  
Instytut Mikromechaniki i Fotoniki

Prof. dr hab. inż. **Józef Modelski**  
Politechnika Warszawska  
Instytut Radioelektroniki

Dr inż. **Sławomir Kukliński**  
Politechnika Warszawska  
Instytut Telekomunikacji

Prof. dr hab. inż. **Tadeusz Morawski**  
Politechnika Warszawska  
Instytut Radioelektroniki

Dr inż. **Sławomir Kula**  
Politechnika Warszawska  
Instytut Telekomunikacji

Prof. dr hab. inż. **Jan Mulawka**  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Prof. dr hab. inż. **Juliusz Lech Kulikowski**  
Polska Akademia Nauk, Warszawa  
Instytut Biocybernetyki i Inżynierii Biomedycznej

Prof. dr hab. inż. **Andrzej Napieralski**  
Politechnika Łódzka  
Katedra Mikroelektroniki  
i Technik Informatycznych

Prof. dr hab. inż. **Zygmunt Kuśmierek**  
Politechnika Łódzka  
Instytut Elektroniki Teoretycznej,  
Meteorologii i Materiałoznawstwa

Dr inż. **Leszek Opalski**  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr inż. *Andrzej Pacut*  
Politechnika Warszawska  
Instytut Automatyki

Prof. dr hab. *Włodzimierz Pogribny*  
Akademia Techniczno-Rolnicza  
Instytut Telekomunikacji, Bydgoszcz

Prof. dr *Wincenty Pajewski*  
Polska Akademia Nauk, Warszawa  
Instytut Podstawowych Problemów Techniki

Dr inż. *Artur Przelaskowski*  
Politechnika Warszawska  
Instytut Radioelektroniki

Dr hab. inż. *Zdzisław Papir*  
Akademia Górniczo-Hutnicza, Kraków  
Katedra Telekomunikacji

Dr inż. *Mariusz Rawski*  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr inż. *Andrzej Paszkiewicz*  
Politechnika Warszawska  
Instytut Telekomunikacji

Dr inż. *Mirosław Rajewski*  
Politechnika Gdańska  
Instytut Systemów Informacyjnych

Dr hab. inż. *Jan Petykiewicz*  
Politechnika Warszawska  
Instytut Fizyki

Prof. nadzw. dr hab. *Stanisław Roślaniec*  
Politechnika Warszawska  
Instytut Radioelektroniki

Prof. dr hab. inż. *Andrzej Pfitzner*  
Politechnika Warszawska  
Instytut Mikroelektroniki i Optoelektroniki

Dr hab. *Krzysztof Sacha*  
Politechnika Warszawska  
Instytut Automatyki i Informatyki Stosowanej

Prof. dr hab. inż. *Stanisław J. Piestrach*  
Politechnika Wrocławska  
Instytut Cybernetyki Technicznej

Prof. dr hab. inż. *Jerzy Siuzdak*  
Politechnika Warszawska  
Instytut Telekomunikacji

Prof. dr hab. inż. *Marian Piekarski*  
Politechnika Wrocławska  
Instytut Telekomunikacji i Akustyki

Prof. nadzw. dr hab. *Władysław Skarbek*  
Politechnika Warszawska  
Instytut Radioelektroniki

Prof. dr hab. inż. *Anna Piotrowska*  
Instytut Technologii Elektronicznej  
Warszawa

Dr inż. *Andrzej Skorupski*  
Politechnika Warszawska  
Instytut Informatyki

Prof. dr hab. inż. *Kazimierz J. Pluciński*  
Wojskowa Akademia Techniczna  
Instytut Podstaw Elektroniki, Warszawa

Mgr inż. *Krzysztof Skowroński*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Prof. zw. dr hab. *Wojciech Sobczak*  
Politechnika Gdańska  
Katedra Systemów Informatycznych

Dr inż. *Marek Średniawa*  
Politechnika Warszawska  
Instytut Telekomunikacji

Prof. dr hab. inż. *Waldemar Soluch*  
Instytut Technologii Materiałów  
Elektronicznych, Warszawa

Prof. dr hab. inż. *Leszek Trybus*  
Politechnika Rzeszowska  
Katedra Automatyki i Informatyki

Prof. dr hab. inż. *Marek Stabrowski*  
Politechnika Warszawska  
Instytut Elektrotechniki Teoretycznej  
i Miernictwa Elektrycznego

Prof. dr hab. inż. *Aleksander Urbaś*  
Politechnika Wrocławska  
Instytut Telekomunikacji i Akustyki

Dr hab. inż. *Witold J. Stepowicz*  
Politechnika Gdańska  
Wydział Elektroniki, Telekomunikacji  
i Informatyki

Prof. dr hab. inż. *Krzysztof W. Wawryn*  
Politechnika Koszalińska  
Katedra Teorii Obwodów  
i Układów Elektronicznych

Prof. dr hab. inż. *Jerzy Szabatin*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Mgr inż. *Krzysztof Włostowski*  
Politechnika Warszawska  
Instytut Telekomunikacji

Prof. dr hab. inż. *Paweł Szczepański*  
Politechnika Warszawska  
Instytut Mikroelektroniki i Optoelektroniki

Dr *Piotr Witoński*  
Politechnika Warszawska  
Instytut Mikroelektroniki i Optoelektroniki

Dr hab. *Jan Szmidt*  
Politechnika Warszawska  
Instytut Mikroelektroniki i Optoelektroniki

Płk. dr hab. inż. *Marian Tadeusz Wnuk*  
Wojskowa Akademia Techniczna  
Instytut Telekomunikacji, Warszawa

Prof. dr hab. inż. *Mieczysław Szustakowski*  
Wojskowa Akademia Nauk  
Instytut Optoelektroniki, Warszawa

Prof. dr hab. inż. *Jacek Wojciechowski*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr inż. *Jacek Szymanowski*  
Politechnika Warszawska  
Instytut Automatyki i Informatyki Stosowanej

Prof. nzw. Dr hab. inż. *Andrzej Wojtkiewicz*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Dr inż. *Lech Śliwa*  
Politechnika Warszawska  
Instytut Systemów Elektronicznych

Prof. dr hab. inż. *Waldemar Wójcik*  
Politechnika Lubelska  
Instytut Technologii Elektronicznej  
Katedra Elektroniki

Dr hab. inż. *Zygmunt Wróbel*  
Uniwersytet Śląski  
Instytut Problemów Techniki

Prof. dr hab. inż. *Janusz Zarębski*  
Akademia Morska  
Katedra Radioelektroniki Morskiej, Gdynia

## INFORMACJE DLA AUTORÓW

Redakcja przyjmuje do publikowania prace oryginalne, przeglądowe i monograficzne wchodzące w zakres szeroko pojętej elektroniki. Ponieważ KWARTALNIK ELEKTRONIKI I TELEKOMUNIKACJI jest czasopismem Komitetu Elektroniki i Telekomunikacji Polskiej Akademii Nauk, w związku z tym na jego łamach znajdują się prace naukowe dotyczące podstaw teoretycznych i zastosowań z zakresu elektroniki, telekomunikacji, mikroelektroniki, optoelektroniki, radiotechniki i elektroniki medycznej.

Artykuły powinny charakteryzować oryginalne ujęcie zagadnienia, własna klasyfikacja, krytyczna ocena (teorii lub metod), omówienie aktualnego stanu, lub postępu danej gałęzi techniki oraz omówienie perspektyw rozwojowych. Artykuły publikowane w innych czasopismach nie mogą być kierowane do druku w Kwartalniku Elektroniki i Telekomunikacji w drugiej kolejności zgłoszenia.

Objętość artykułu nie powinna przekraczać 30 stron po około 1800 znaków na stronie, w tym rysunki i tabele.

### Wymagania podstawowe.

Artykuły należy nadsyłać na wyraźnym, jednostronnym, czarno-białym wydruku komputerowym. Wydruk w formacie A4 powinien mieć znormalizowaną liczbę wierszy i znaków w wierszu (30 wierszy po 60 znaków w wierszu), w dwóch egzemplarzach, w języku polskim lub angielskim wybranym przez autora. Do wydruku powinna być dołączona dyskietka z elektronicznym tekstem artykułu. Preferowane edytory to WORD 6 lub 8. Układ artykułu (w wersji podstawowej) musi być następujący:

- Tytuł.
  - Autor (imię i nazwisko autora/ów).
  - Miejsce pracy (nazwa instytucji, miejscowość, adres. + ew. adres elektroniczny (e-mail)).
  - Zwięzłe streszczenie powinno być w języku takim, w jakim jest pisany artykuł (wraz ze słowami kluczowymi).
  - Tekst podstawowy powinien mieć następujący układ:
    1. WPROWADZENIE
    2. np. TEORIA
    3. np. WYNIKI NUMERYCZNE
      - 3.1. ....
      - 3.2. ....
    4. ....
    5. ....
    6. PODSUMOWANIE
    7. ew. PODZIĘKOWANIA
    8. BIBLIOGRAFIA
  - Układ streszczenia w dodatkowej wersji językowej powinien być następujący:
    - AUTOR (inicjał imienia i nazwisko).
    - TYTUŁ (w języku angielskim – o ile artykuł pisany jest w języku polskim i na odwrot).
- Obszerne do 3600 znaków streszczenia (wraz z słowami kluczowymi) w języku:
- a. angielskim, gdy artykuł pisany jest w języku polskim.
  - b. polskim, gdy artykuł pisany jest w języku angielskim.

Streszczenie to powinno pozwolić czytelnikowi na uzyskanie istotnych informacji zawartych w pracy. Z tego względu w streszczeniu tym mogą być cytowane numery istotnych wzorów, rysunków i tabel zawartych w podstawowej wersji językowej.

- Wszystkie strony muszą mieć numerację ciągłą.

### Sposób pisania tekstu.

Tekst powinien być pisany bez używania wyróżnień, a w szczególności nie dopuszcza się spacjiowania, podkreślania i pisania tekstu dużymi literami z wyjątkiem wyrazów, które umownie pisze się dużymi literami (np. FORTRAN). Proponowane wyróżnienia Autor może zaznaczyć w maszynopisie zwykłym ołówkiem za pomocą przyjętych znaków adjustacyjnych, np. podkreślenie linią przerywaną oznacza spacjiowanie (rozstrzelanie), podkreślenie linią ciągłą – pogrubienie, podkreślenie wężykiem — kursywa.

Tekst powinien być napisany z podwójnym odstępem między wierszami, tytuły i podtytuły małymi literami. Marginesy z każdej strony powinny mieć około 35 mm. Wielkość czcionki wydruku powinna być zbliżona co najmniej co wielkości czcionki maszyny do pisania (minimum 12 punktów). Przy podziale pracy na rozdziały i podrozdziały cyfrowe ich oznaczenia nie powinny być większe niż II stopnia (np. 4.1.1.).

#### **Sposób pisania tabel.**

Tabele powinny być pisane na oddzielnych stronach. Tytuły rubryk pionowych i poziomych powinny być napisane małymi literami z podwójnym odstępem między wierszami. Przypisy (notki) dotyczące tabel należy pisać bezpośrednio pod tabelami. Tabele należy numerować kolejno liczbami arabskimi, u góry każdej tabeli podać tytuł dwujęzyczny. W pierwszej kolejności w podstawowej wersji językowej, a później w dodatkowej wersji językowej. Tabele umieścić na końcu maszynopisu. Przyjmowane są tabele algorytmów i programy na wydrukach komputerowych. W tym przypadku zachowany jest ich oryginalny układ. Tabele powinny być cytowane w tekście.

#### **Sposób pisania wzorów matematycznych.**

Rozmieszczenie znaków, cyfr, liter i odstępów powinno być zbliżone do rozmieszczenia elementów druku. Wskaźniki i wykładniki potęg powinny być napisane wyraźnie i być prawidłowo obniżone lub podwyższone w stosunku do linii wiersza podstawowego. Znaki nad literami i cyframi, całkami i in. symbolami (strzałki, linie, kropki, daszki) powinny być umieszczone dokładnie nad tymi elementami, do których się odnoszą. Numery wzorów cyframi arabskimi powinny być kolejne i umieszczone w nawiasach okrągłych z prawej strony. Nazwy jednostek, symbole literowe i graficzne powinny być zgodne z wytycznymi IEE (International Electronical Commision) oraz ISO (International Organization of Standarization).

#### **Powołania.**

Powołania na publikacje powinny być umieszczone na ostatnich stronach tekstu pod tytułem „Bibliografia”, opatrzone numeracją kolejną bez nawiasów. Numeracja ta powinna być zgodna z odnośnikami w tekście artykułu. Przykłady opisu publikacji:

- periodycznej      1. F. Valdoni: A new milimetre wave satelite. E.T.T. 1990, vol. 2, no 5, pp. 141–148
- nieperiodyczne    2. K. Andersen: A resource allocation framework. XVI International Symposium, Stockholm (Sweden), may 1991, paper A 2,4
- książki            3. Y.P. Tvidis: Operation and modeling of the MOS transistors. New York, McGraw-Hill, 1987, p. 553

#### **Materiały ilustracyjne.**

Rysunki powinny być wykonane wyraźnie, na papierze gładkim lub milimetrowym w formacie nie mniejszym niż 9 × 12 cm. Mogą być także w postaci wydruku komputerowego (preferowany edytor Corel Draw). Fotografie lub diapozytywy przyjmowane są raczej czarno-białe w formacie nie przekraczającym 10 × 15 cm. Na marginesie każdego rysunku i na odwrocie fotografii powinno być napisane ołówkiem imię i nazwisko Autora oraz skrót tytułu artykułu, do którego są przeznaczone oraz numer rysunku. Spis podpisów pod rysunki i fotografie powinny być umieszczone na oddzielnej stronie. Podpisy pod rysunkami (fotografiami) powinny być dwujęzyczne: w pierwszej kolejności w podstawowej wersji językowej, a później w dodatkowej wersji językowej. Rysunki powinny być cytowane w tekście.

#### **Uwagi końcowe.**

Na odrębnej stronie powinny być podane następujące informacje:

- adres do korespondencji z kodem pocztowym (domowy lub do miejsca pracy),
- telefon domowy i/lub do miejsca pracy,
- adres e-mailowy (jeśli autor posiada).

Autorowi przysługuje bezpłatnie 20 odbitek artykułu. Dodatkowe egzemplarze odbitek, lub cały zeszyt Autor może zamówić u wydawcy na własny koszt.

Autora obowiązują korekta autorska, którą powinien wykonać w ciągu 3 dni od daty otrzymania tekstu z Redakcji oraz zwrócić osobiście lub listownie pod adres Redakcji. Korekta powinna być naniesiona na przekazanych Autorowi szpaltach na marginesach ew. na osobnym arkuszu w przypadku uzupełnień tekstu większych niż dwa wiersze. W przypadku nie zwrócenia korekty w terminie, korektę przeprowadza Redakcja Techniczna Wydawcy. Redakcja prosi Autorów o powiadomienie ją o zmianie miejsca pracy i adresu prywatnego.





## INFORMATION FOR AUTHORS OF K.E.T.

The editorial staff will accept for publishing only original monographic and survey papers concerning widely understood electronics. Because of the fact that KWARTALNIK ELEKTRONIKI I TELEKOMUNIKACJI is a journal of the Committee for Electronics and Telecommunications of Polish Academy of Science, it presents scientific works concerning theoretical bases and applications from the field of electronics, telecommunications, microelectronics, optoelectronics, radioelectronics and medical electronics.

Articles should be characterised by original depiction of a problem, its own classification, critical opinion (concerning theories or methods), discussion of an actual state or a progress of a given branch of a technique and discussion of development perspectives.

An article published in other magazines can not be submitted for publishing in K.E.T. The size of an article can not exceed 30 pages, 1800 character each, including figures and tables.

### Basic requirements

The article should be submitted to the editorial staff as a one side, clear, black and white computer printout in two copies. The article should be prepared in English or Polish. Floppy disc with an electronic version of the article should be enclosed. Preferred wordprocessors: WORD 6 or 8.

Layout of the article.

- Title.
- Author (first name and surname of author/authors).
- Workplace (institution, address and e-mail).
- Concise summary in a language article is prepared in (with keywords).
- Main text with following layout:
  - Introduction
  - Theory (if applicable)
  - Numerical results (if applicable)
  - Paragraph 1
  - Paragraph 2
  - .....
  - .....
  - Conclusions
  - Acknowledgements (if applicable)
  - References
- Summary in additional language:
  - Author (first name initials and surname)
  - Title (in Polish, if article was prepared in English and vice versa)
  - Extensive summary, however not exceeding 3600 characters (along with keywords) in Polish, if article was prepared in English and vice versa). The summary should be prepared in a way allowing a reader to obtain essential information contained in the article. For that reason in the summary author can place numbers of essential formulas, figures and tables from the article.

Pages should have continuous numbering.

### Main text

Main text can not contain formatting such as spacing, underlining, words written in capital letters (except words that are commonly written in capital letters). Author can mark suggested formatting with pencil on the margin of the article using commonly accepted adjusting marks.

Text should be written with double line spacing with 35 mm left and right margin. Titles and subtitles should be written with small letters. Titles and subtitles should be numbered using no more than 3 levels (i.e. 4.1.1.).

### Tables

Tables with their titles should be placed on separate page at the end of the article. Titles of rows and columns should be written in small letters with double line spacing. Annotations concerning tables